

# 単電子ニューロデバイスのアンサンブルにおける確率共鳴現象

加賀谷 亮<sup>†</sup> 大矢 剛嗣<sup>†</sup> 浅井 哲也<sup>†</sup> 雨宮 好仁<sup>†</sup>

<sup>†</sup> 北海道大学 大学院情報科学研究科  
〒060-0814 札幌市北区北14条西9丁目

E-mail: †{kagaya,oya,asai,amemiya}@sapiens-ei.eng.hokudai.ac.jp

あらまし 近年、コンピュータサイエンスとナノテクノロジーの融合による計算効率の飛躍的向上を目指して、生体に学んだ半導体ナノコンピューティングデバイスに関する研究開発が進んでいる [1], [2]。故障やノイズに対する耐性を持つ脳構造に学んで、室温で正確な情報処理を行うナノデバイス・単電子回路が実現できれば、そのインパクトは大きいと考える。本研究では、スパイクニューロンのアンサンブルにおける確率共鳴現象 [3] に着目して、その基本的な単電子神経デバイスを設計する。そのデバイスを用いたネットワークにより、ノイズ環境下で（そのノイズを利用して）情報処理を行う例を示す。

キーワード ナノデバイス, 単電子回路, 単電子箱, 生体様集積システム, 確率共鳴

## Stochastic Resonance in an Ensemble of Single-Electron Neuromorphic Devices

Ryo KAGAYA<sup>†</sup>, Takahide OYA<sup>†</sup>, Tetsuya ASAI<sup>†</sup>, and Yoshihito AMEMIYA<sup>†</sup>

<sup>†</sup> Graduate School of Information Science and Technology, Hokkaido University  
Kita 14, Nishi 9, Kita-ku, Sapporo 060-0814, Japan.

E-mail: †{kagaya,oya,asai,amemiya}@sapiens-ei.eng.hokudai.ac.jp

**Abstract** Neuromorphic computing based on single-electron circuit technology is gaining prominence because of recent claims about its massively increased computational efficiency and its increasing relevance between computer technology and nanotechnology [1], [2]. Its impact will be strongly felt maximum when single-electron circuits can operate at room temperature, based on fault- and noise-tolerant neural structures. In this paper, inspired by stochastic resonance in an ensemble of spiking neurons [3], we designed a basic single-electron neural component and examined its statistical results on the network.

**Key words** Nanodevices, single-electron circuit, single-electron box, neuromorphic integrated systems, stochastic resonance

# 1. まえがき

本研究は、生物の脳が持つ優れた故障・ノイズ耐性に動機付けられて、熱雑音を利用して情報処理を行う新しい単電子回路のアーキテクチャ開発を目指したものである。

単電子回路とは、電子ひとつ一つの動きを制御して機能を出すように構成された電子回路である [4], [5]。トンネル接合を使用し、クーロンブロッケードという物理現象を利用して電子の動きを制御する。トンネル接合は近接した二つの導体からできていて、静電的には単純なコンデンサー ( $C$ ) である。トンネル接合を介して電子の出し入れを行う際に、そのトンネルによって回路の静電エネルギー ( $E_c$ ) が増加するような電子のトンネルは禁止される ( $E_c$  が温度揺らぎに比べて無視できない場合)。この現象をクーロンブロッケードという。

クーロンブロッケード現象を発現させるためには、トンネル接合の容量を小さい値にしなければならない。例えば、接合容量が 1 pF という通常の小容量コンデンサー程度だと、 $E_c$  は温度にして 1 mK 程度の超低温になってしまう。比較的容易に実験可能な 0.1 K 程度の温度では、クーロンブロッケードは熱擾乱でかき消され、観測されない。そのため、回路要素のトンネル接合とキャパシタをいずれも微小寸法 (数十 nm 以下) につくる必要がある。

このような微細加工も最近のナノテクノロジーの進歩により可能となってきた。現在では、単電子回路の論理ゲートやメモリセルなど単電子 LSI に向けた要素デバイスがつくられるようになっている。しかし、その実用化にはまだ解決しなければならない問題が多い。本研究の目的は、微細加工による方法ではなく、回路アーキテクチャによって熱擾乱をキャンセルする方法を模索することにある。その際、決定論的な計算のエラーを補償するようなアーキテクチャではなく、自然の営み中で生物が行っている情報処理方法に範を求め。なぜなら、生物は熱雑音のエネルギーと確率を巧みに利用して情報処理を行っているからである。文献 [6] にて、著者らは多勝者競合ニューラルネットワークを単電子回路で構成し、そのネットワークが 1 K 程度の温度でも正しく動作することを報告した。本稿では、スパイクニューロンのアンサンブルにおける確率共鳴現象 [3] を利用して、さらに高い温度で動作する単電子ニューロデバイスを提案する。

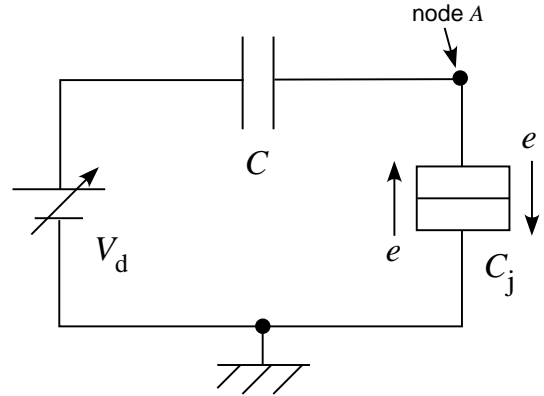


図 1 単電子箱の構成.

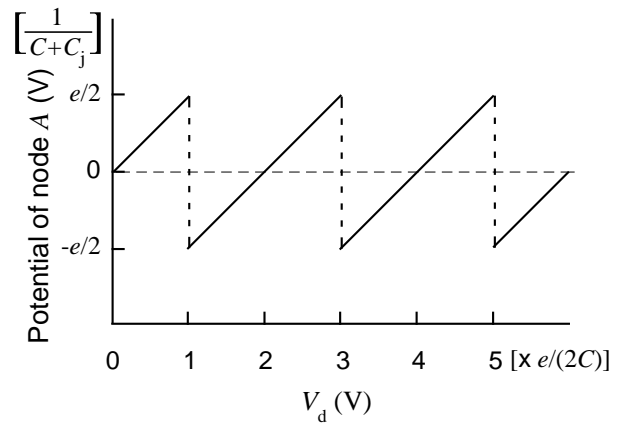


図 2 単電子箱の動作特性.

# 2. 単電子箱によるニューロン回路

本稿では、単電子回路の基本回路の一つである単電子箱をニューロン回路として見なす。単電子箱とは、トンネル接合  $C_j$  とバイアスキャパシタ  $C$  からなる回路である (図 1)。これにバイアス電圧  $V_d$  を加えると、電子が接地点からノード A に向けて接合  $C_j$  をトンネルし、ノード A に浮遊電子 (素子材料に背景として存在する陽イオンによって打ち消されない過剰電子) としてたまる。

クーロンブロッケード効果が支配的な低温下では、回路の自由エネルギーが最小となるような個数の電子がノード A に蓄積される。この蓄積電子数  $n$  は、加えたバイアス電圧  $V_d$  に対して階段関数となり、以下の条件

$$V_d = \frac{(n \pm 1)e}{2C}, \tag{1}$$

が成り立つところで不連続に変化する ( $e$  は素電荷量を表す)。この電子数の変化に対応して、ノード A の電位は図 2 のようにのこぎり刃状の変化を示す。

クーロンブロッケード効果が熱擾乱で乱されるような高温状態では、以下のトンネル頻度

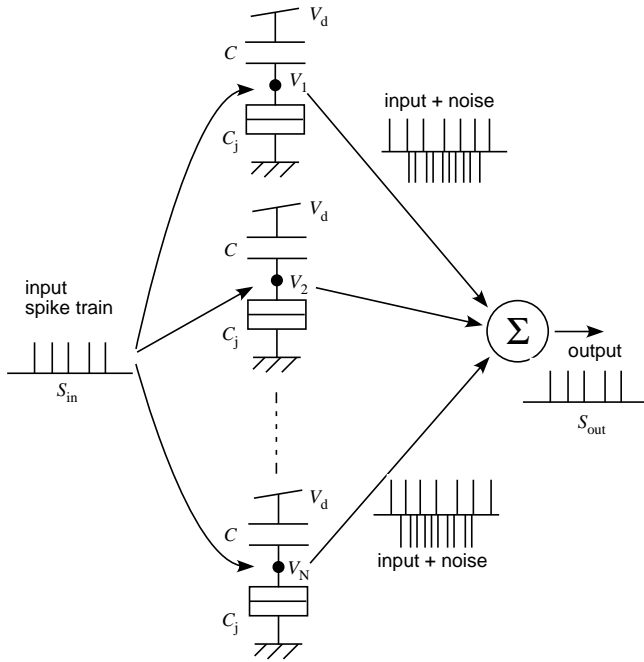


図3  $N$  個の単電子箱の加算ネットワーク.

$$\Gamma = \frac{1}{e^2 R_T} \frac{\Delta E}{1 - \exp(-\Delta E/k_B T)}, \quad (2)$$

に従って電子がランダムに接合をトンネルする。ここで、 $\Delta E$  はトンネル前後の回路の静電エネルギー変化（トンネルによる減少量が  $\Delta E$ ）、 $R_T$  は接合のトンネル抵抗、 $k_B$  はボルツマン定数、 $T$  は温度を表わす。したがって温度の増加により、 $\Delta E < 0$  でも電子がトンネルするようになる。このことが、クーロンブロッケードを利用した単電子回路の設計を難しくしているのである。また、温度の増加により、電子のトンネル頻度は指数関数的に増加する。

さてここで、図3に示すような  $N$  個の単電子箱の確率共鳴を考える。各単電子箱が独立して存在する場合、電子箱の各接合の電子トンネルは独立におこる。文献[3]に習って、全ての単電子箱に共通の入力を与え、その出力の総和をとる。ここでは簡単のため、周波数  $f$  のスパイク列  $S_{in}$  を全ての単電子箱に共通に与える。また、出力の総和を計算する具体的な単電子回路は考えないものとする<sup>(注1)</sup>。入力スパイクは、各単電子箱のノード電圧  $V_i$  を増加させるが、それによって電子が接地点からノードに向けてトンネルしない程度の低い振幅を持つとする<sup>(注2)</sup>。このような環境下で温度を増加させると、トンネル頻度

(注1): 総和回路を設けると、回路全体のトンネル前後の静電エネルギーが(2)に従ってトンネル頻度を変化させることから、各接合におけるトンネル事象は非独立となる。

(注2): このことは、各単電子箱のトンネル事象をニューロンのスパイク発生事象とらえれば、ニューロンをしきい値以下の入力で刺激し続けることに相当する。

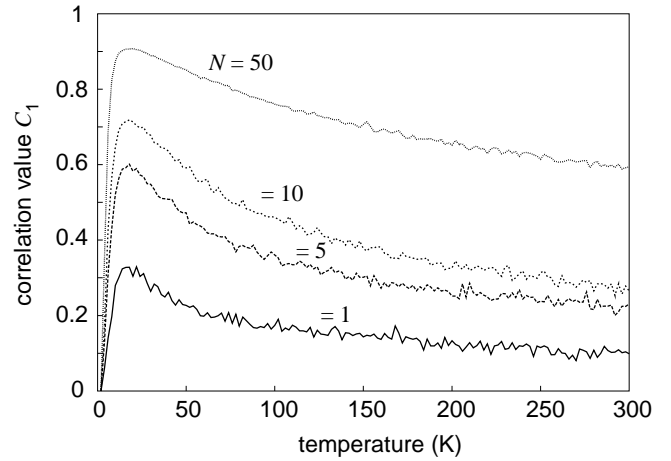


図4 単電子箱のアンサンブルにおける確率共鳴現象.

が増加して、低温ではトンネル（発火）を起こすに至らなかった入力スパイクが（熱雑音によって）トンネルを引き起こすようになる。

図4に、 $N=1, 5, 10, 50$ の単電子箱からなるアンサンブルの動作シミュレーション結果を示す。ここで、 $f=100$  MHz、 $C=C_j=10$  aF ( $10 \times 10^{-18}$  F)、トンネル抵抗  $R_T$  は  $1$  M $\Omega$  とした。温度を絶対零度から室温（300 K）まで変化させ、入力スパイクと総和出力の相関値

$$C_1 = \frac{\langle S_{in} \cdot S_{out} \rangle - \langle S_{in} \rangle \langle S_{out} \rangle}{\sqrt{\langle S_{in}^2 \rangle - \langle S_{in} \rangle^2} \sqrt{\langle S_{out}^2 \rangle - \langle S_{out} \rangle^2}}, \quad (3)$$

を計算した。ここで、 $S_{out} = \sum_i^N V_i(t)$  である。全ての  $N$  において、温度の増加とともに相関値が急激に増加し、その後滑らかに減衰するような確率共鳴現象を確認した。相関値がピークになる温度は、全ての  $N$  においておよそ 20 K であった。また、 $N$  の増加に伴って相関値が増加することを確認した。

ここでの我々の第一の興味は、現実的なトンネル接合の物理パラメータを用いた場合、室温において上記の相関値がどの程度の値になるかを知ることである。驚くべきことに、 $N=50$  においてさえ相関値は 0.7 程度あり、この値は  $N$  を増やすことでさらに増加する。文献[3]によれば、 $N=1000$  でこの相関値はノイズ強度によらずほぼ 1 となる。このことは、ニューロン集団を信号伝送路と考えたとき、その信号伝送路が熱雑音によって擾乱を受けているにも関わらず、入力信号がほぼ完全に伝達されることを意味している。この仕組みを巧く利用して、回路が「信号伝送路」としての機能だけでなく、何らかの高次機能、特に  $N$  の増加に対して並列度が上がるような演算機能を持つようにする。その第一段階と

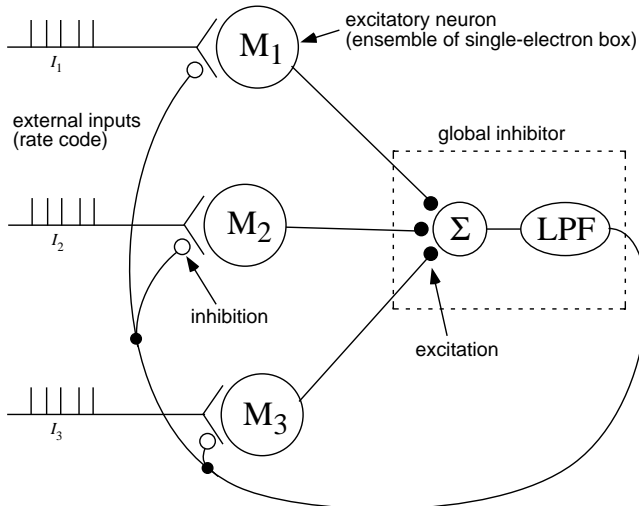


図5 単電子箱のアンサンブルによる競合神経ネットワーク。

して、上記の単電子箱の確率共鳴現象を利用して、単電子箱（ニューロン）間で競合処理を行うようなネットワークを構成する。

本稿では、基本的な all-to-all 結合の抑制性ニューラルネットを考える。基本構造は、文献 [6], [8] にあるような、 $N$  個の興奮性ニューロンが一つの抑制ニューロンを興奮させ、その抑制ニューロン（グローバルインヒビタ）が全ての興奮性ニューロンを抑制するものである。この環境下で  $N$  個ニューロンに興奮性入力（情報はスパイク頻度/タイミングのどちらでコードしてもよい）を与えると、頻度の高い入力を受けたニューロン（もしくは、早い時期にスパイクを受けたニューロン）が生き残る。抑制を弱くすると、生き残る数が増える。

図5に、単電子箱アンサンブルによる競合ニューラルネットの構成例を示す。図は、三つの興奮性ニューロン ( $M_1 \sim M_3$ ) と一つのグローバルインヒビタによるネットワークの構成例である。一つのニューロンは、 $N$  個の単電子箱のアンサンブルであり、ニューロン内の単電子箱は共通の入カスパイク列  $I_i$  を受ける。ニューロンの出力は、 $N$  個の単電子箱の出力を重ね合わせたものである。この重ね合わせはグローバルインヒビタで行われる<sup>(注3)</sup>。このグローバルインヒビタは、 $N \times 3$  個の単電子箱の出力の総和を計算し、各ニューロンを抑制する。抑制を持続させるために、グローバルインヒビタに以下のダイナミクス

$$\tau \dot{y} = -y + w \sum_i^M \sum_j^N V_{ij}(t) \quad (4)$$

(注3): 図5では、 $N$  個の単電子箱の出力を一本の軸索で表わしている。

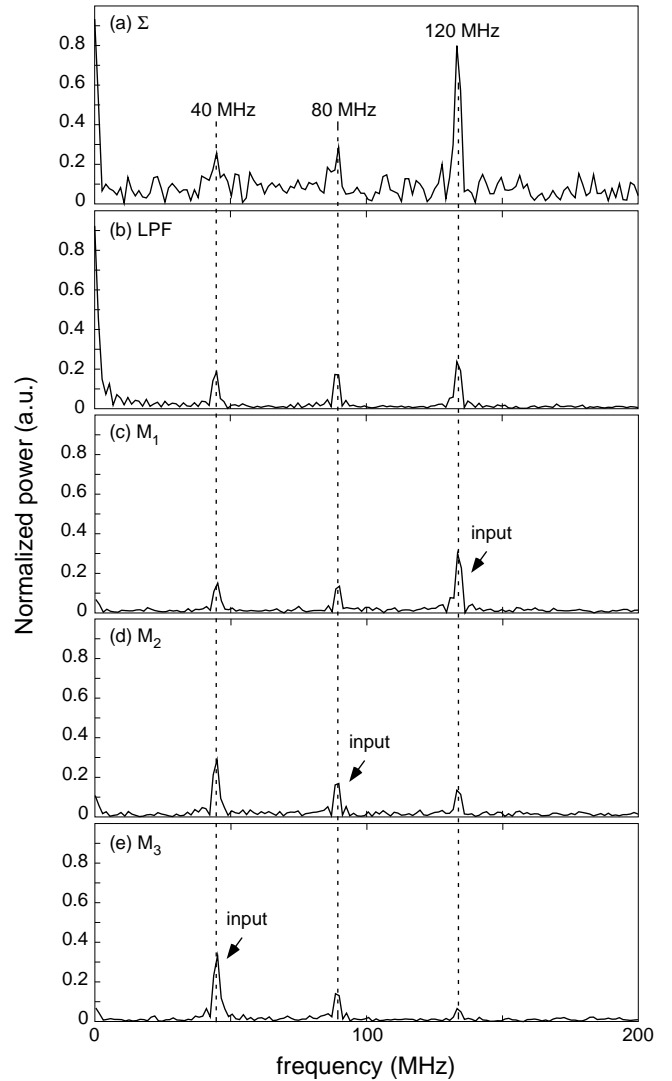


図6 単電子箱アンサンブルによる競合神経ネットワークの周波数応答。

を持たせた。ここで、 $y$  はインヒビタの出力、 $w$  は結合重み、 $M$  はニューロン数（図5の例では3）、 $N$  はニューロン内の単電子箱数、 $V_{ij}$  はニューロン  $i$  における  $j$  番目の単電子箱のノード電圧を表わす。ここで、各ニューロンは  $y$  により短絡抑制されるとした。

単電子箱アンサンブルによる競合ニューラルネットのシミュレーション結果を図6に示す ( $M = 3$ ,  $N = 10$ )。全ての単電子箱で、図4のシミュレーションと同じ物理パラメータを用いた。また、 $M_1$ ,  $M_2$  および  $M_3$  に、それぞれ 120 MHz, 80 MHz および 40 MHz のスパイク列を与えた。回路の動作温度は、図4にて全ての  $N$  で相関値が最大となる 20 K に設定した。図6(a) と (b) に、図5の  $\Sigma$  および LPF 直後の周波数応答を示す。それぞれの図において、入力スパイクの周波数 (40 MHz, 80 MHz, 120 MHz) 近傍で顕著なピークが見られる。

図6(c), (d) および (e) に、それぞれ  $M_1$ ,  $M_2$  およ

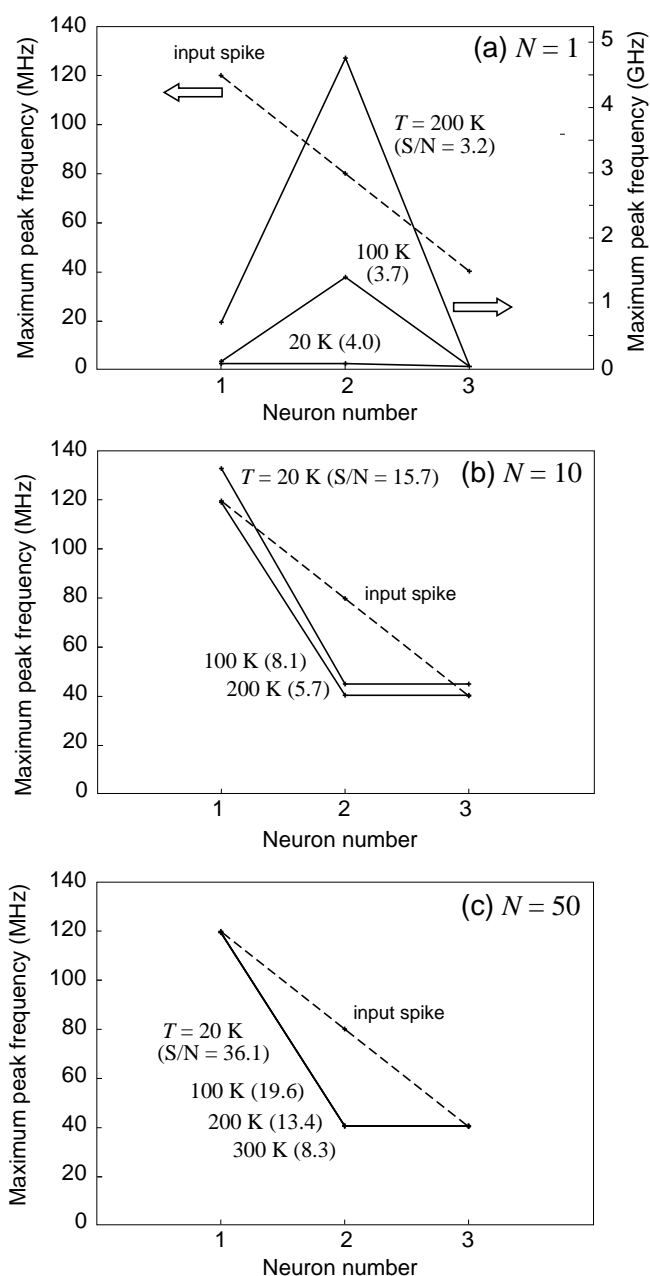


図7 単電子箱アンサンブルによる抑制神経ネットワークの競合結果.

び  $M_3$  の周波数応答を示す。  $M_1$  の最大のピーク周波数は 120 MHz であり、  $M_2$  と  $M_3$  のそれは 40 MHz であった。つまり、発火頻度の高い入力を受けている  $M_1$  が生き残り (120 MHz)、それよりも低い入力を受けている  $M_2$  と  $M_3$  の活動が抑制されている (40 MHz) ことから、  $T = 20$  K でも神経競合が起きていると言える。

我々の次の興味は、このネットワークがどの程度の温度まで正しく動作することを調べることである。図4より、  $N$  の増加に伴ってそのパフォーマンスが上がるのが推測できる。ここでいう競合のパフォーマンスとは、 i) ニューロン番号に応じて線形に変化

(図6, 7の例では線形に減少) する入力周波数に対して、ニューロンの出力が非線形に変化 (この例では指数関数的に減少) する度合い、ならびに ii) 勝者ニューロンの周波数応答において、平均ノイズレベルとピーク周波数における最小シグナルの比 (最小 S/N 比)、の二点のことを言う。ここでは、  $N = 1, 10, 50$  を例にとって、温度を変化させたときの競合パフォーマンスを調べた。その結果を図7に示す。図7(a), (b) および (c) は、それぞれ  $N = 1, 10, 50$  に対する競合結果を示す。

図7(a) が示すように、  $N = 1$  ではいずれの温度においても  $M_2$  (入力周波数: 80 MHz) が生き残り、正しく競合が行われなかった。  $N = 10$  の場合は [図7(b)]、  $T = 20$  K, 100 K, 200 K のいずれの温度でも、最大の入力を受けている  $M_1$  (入力周波数: 120 MHz) が生き残り、  $M_2$  と  $M_3$  は抑制されることを確認した。このとき、パワースペクトルの最小 S/N 比 (注4参照) は、  $T = 20$  K で 15.7 と高い値を示した。この値は、  $T = 200$  K でさえ、 5.7 と高い。また、  $N = 50$  の場合では、  $T = 300$  K の場合でさえ競合が正しく行われ、またその際の S/N は 8.3 と高い値を示した。このことは、確率共鳴の原理に基づいて単電子デバイスを用いて競合ニューラルネットワークを構成すると、室温においては  $N = 50$  程度で勝者と敗者の区別が十分に可能になることを示している。

### 3. まとめ

生物の脳における確率共鳴現象に着目して、室温において競合処理 (最大の入力を選択する処理) を行う単電子デバイスの構成例を示した。

まず、単電子箱のアンサンブルにおける確率共鳴現象を、現実的な物理パラメータを用いて調べた。その結果、温度の増加とともに入出力信号の相関値が急激に増加し、その後滑らかに減衰するような確率共鳴現象を確認した。相関値がピークになる温度は、全ての  $N$  (単電子箱の個数) においておよそ 20 K であった。また、  $N$  の増加に伴って相関値が増加することを確認した。

さらに、上記の単電子箱の確率共鳴現象を利用して、単電子箱 (ニューロン) 間で競合神経処理を行うようなネットワークを構成した。その結果、室温においては  $N = 50$  程度で勝者と敗者の区別が十分に可能になることがわかった。

謝辞 本研究は、新エネルギー・産業技術総合開発機構 (NEDO) 平成 16 年度産業技術研究事業費助成金を受けて実施したものである。

## 文 献

- [1] Likharev K., Mayr A., Muckra I., and Turel O., “CrossNets: High-performance neuromorphic architectures for CMOL circuits,” *Molecular Electronics III: Annuals of New York Acad. Sci.* vol. 1006, pp. 146-163 (2003).
- [2] Oya T., Schmid A., Asai T., Leblebici Y., and Amemiya Y., “On the fault tolerance of a clustered single-electron neural network for differential enhancement,” *IEICE Electronics Express*, vol. 2, no. 3, pp. 76-80 (2005).
- [3] Collins J. J., Chow C. C., and Imhoff T. T., “Stochastic Resonance without tuning,” *Nature*, vol. 376, pp. 236-238 (1995).
- [4] H. Gravert and M. H. Devoret, *Single Charge Tunneling — Coulomb Blockade Phenomena in Nanostructures*, New York: Plenum (1992).
- [5] 春山 純志「単一電子トンネリング概論—量子力学とナノテクノロジー」コロナ社 (1992).
- [6] Oya T., Asai T., Kagaya R., Hirose T., and Amemiya Y., “Neuromorphic single-electron circuit and its application to temporal-domain neural competition,” *Proc. 2004 Int. Symp. Nonlinear Theory and its Application*, pp. 235-239 (2004).
- [7] Oya T., Asai T., Fukui T., and Amemiya Y., “A majority-logic device using an irreversible single-electron box,” *IEEE Trans. Nanotechnology*, vol. 2, no. 1, pp. 15-22 (2003).
- [8] Asai T., Kanazawa Y., and Amemiya Y., “A subthreshold MOS neuron circuit based on the Volterra system,” *IEEE Trans. Neural Networks*, vol. 14, no. 5, pp. 1308-1312 (2003).