

位相縮約による非線形発振回路の雑音誘起同期現象の数理解析

中田 一紀[†] 三浦 佳二^{††,†††} 浅井哲也^{††††}

[†]九州大学 稲盛フロンティア研究センター 〒819-0395 福岡県福岡市西区元岡 744

^{††}東北大学大学院情報科学研究科 〒980-8579 宮城県仙台市青葉区荒巻字青葉 6-3-09

^{†††}さきがけ JST 〒102-0076 東京都千代田区五番町 7

^{††††}北海道大学大学院情報科学研究科 〒060-0814 札幌市北区北 14 条西 9 丁目

E-mail: [†]k.nakada@ieee-org, ^{††}miura@ecei.tohoku.ac.jp, ^{†††}asai@ist.hokudai.ac.jp

あらまし 本研究では、非線形発振回路における雑音誘起同期現象を最適化する設計手法について提案する。まず、位相縮約理論に基づいて、発振回路の位相応答特性を随伴固有関数法により数値計算的に求め、雑音誘起同期現象による位相同期促進を最適化する Type II の位相応答特性を示すことを確認した。次に、物理的なデバイスパラメータや回路パラメータと数理的なモデルパラメータとの対応を明らかにした。さらに、実用的な集積化実装の観点から、最適な位相応答曲線を得るための物理的なパラメータの調整方法について系統的に調べた結果について示すとともに、具体的な最適化設計について示す。

キーワード 雑音誘起位同期, 非線形振動子, 位相感受関数, アナログ CMOS 回路, 集積化実装

Phase Reduction Analysis on Noise-induced Synchronization among Nonlinear Oscillator Circuits

Kazuki NAKADA[†], Keiji MIURA^{††,†††}, and Tetsuya ASAI^{††††}

[†] INAMORI Frontier Research Center, Kyushu University Motooka 744, Nishi-ku, Fukuoka, 819-0395 Japan

^{††} Collaborative Mathematics Research Unit, Graduate School of Information Sciences, Tohoku University,

Aoba 6-3-09, Aramaki, Aoba,-ku Sendai 980-8579 Japan

^{†††} Alliance for Breakthrough between Mathematics and Sciences, PRESTO, JST,

Goban-cho 7, Chiyoda-ku, Tokyo 102-0076 Japan

^{††††} Graduate School of Information Science and Technology, Hokkaido University,

Kita 14, Nishi 9, Kita-ku, Sapporo, Hokkaido, 060-0814 Japan

E-mail: [†]k.nakada@ieee-org, ^{††}miura@ecei.tohoku.ac.jp, ^{†††}asai@ist.hokudai.ac.jp

Abstract We propose a design approach for optimization of noise-induced synchronization among analog sub-RF CMOS oscillator circuits, each of which is known as the Wilson-Cowan type. Based on the phase reduction theory, we numerically computed the phase sensitivity function of the circuit using the adjoint method. As a result, the circuit show the Type II phase sensitivity properties, which are optimal for noise-induced synchronization among nonlinear limit-cycle oscillators subjected to white Gaussian noise. We further clarified the relationship between physical device and circuit parameters and mathematical model parameters of the circuit. From the viewpoint of practical integrated circuit implementation, we systematically investigated how to tune the physical parameters to obtain an optimal phase sensitivity function for noise-induced synchronization, and demonstrate an optimized design approach.

Key words Noise-induced synchronization, Nonlinear oscillator, Phase sensitivity function, Analog CMOS circuit, Integrated circuit implementation

1. はじめに

近年、非線形科学の分野において雑音誘起同期現象の研究が進展している [1]- [12]. 雑音誘起同期現象は、リミットサイクルを生じる独立した非線形振動子群から弱結合したカオス振動子系まで多様な非線形振動子において確認されており、最近では、独立したカオス振動子群においても観測されている [12]. 理論的解析は、一般的なりミットサイクルを持つ非線形振動子群に共通雑音としてガウシアン白色雑音を与えた場合において初めて証明され [1], 最近ではさまざまな雑音に対して理論的に拡張されている [5], [6], [11], [12].

工学的な応用の観点からも雑音誘起同期現象の機能的役割が着目されている. たとえば、半導体集積デバイスの研究では、クロックスキューの問題を改善する手法のひとつとして、蛍光灯のような環境雑音を利用して、空間的に配置されたクロック源の同期を促進する機構が提案されており、その実環境における実デバイスでの検証も行われている [13]. また、磁性体集積デバイスの研究では、スピントルクナノ発振素子アレイの位相同期が熱ゆらぎに由来する乗算的雑音の効果によって向上することが示されている [14]. さらに、最近ではワイヤレスセンサネットワークの時刻同期手法にも応用されている [15].

一般に、雑音誘起同期現象は、非線形振動子のダイナミクスを位相縮約した位相方程式により解析されている. 最近の研究では、雑音誘起同期現象の確率的な同期特性を最適化する位相応答特性が理論的に導出されている [11], [12]. 重畳される雑音の統計的性質によって、最適となる位相応答特性は異なるものの、いずれも対称性の高い特性を示す. この結果は、神経生理学の実験的知見とも整合性がある [7].

本研究では、実用的な集積化実装の観点から、雑音誘起同期現象を利用したクロック源の確率的位相同期機構を最適化するための非線形発振回路の位相応答特性について考察する. まず、位相縮約理論に基づいて、発振回路のモデルダイナミクスから位相応答特性を随伴固有関数法により数値計算的に求める. 次に、物理的なデバイスパラメータや回路パラメータが発振回路の位相応答特性に与える効果について体系的に調べる. そしてその結果から、物理的なパラメータを最適化する手法について提案する.

2. 非線形発振回路における雑音誘起同期現象

ここでは、先行研究において示されている非線形発振回路における雑音誘起同期現象 [13] について概説する.

2.1 Wilson-Cowan 振動子モデルと雑音誘起同期現象

非線形振動子として Wilson-Cowan 振動子をモデルとした発振回路群における雑音誘起同期現象を利用した位相同期機構が提案されている [13]. Wilson-Cowan 振動子のダイナミクスは次式:

$$\tau \frac{du_i}{dt} = -u + f(u_i - v_i, \beta) + I(t) \quad (1)$$

$$\frac{dv_i}{dt} = -v + f(u_i - \theta, \beta) \quad (2)$$

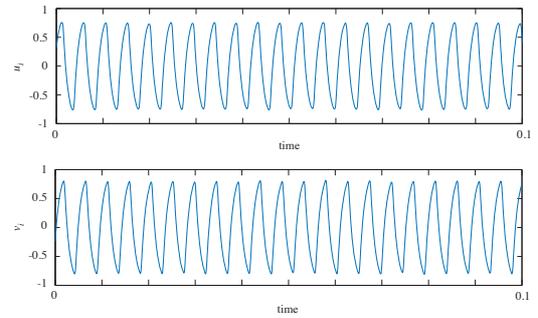


図 1 Wilson-Cowan 振動子モデルの時間発展.

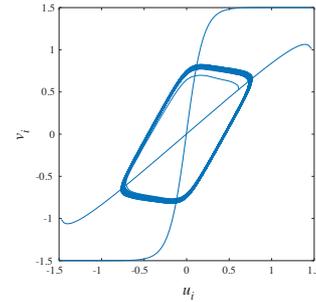


図 2 Wilson-Cowan 振動子回路の相空間軌道.

に従う. ここで、 u_i および v_i は i 番目の振動子の状態変数、 θ は閾値、 $I(t)$ は共通入力を表している. 非線形関数 $f(x, \beta) = \tanh(\beta x)$ は、スロープファクタ β をパラメータに持つ双曲線正接関数である. また、時定数 τ は振動子によって生成される波形の非線形性を決定するパラメータである. ここでは、平衡点が原点となるように座標変換している.

図 1 は、振動子単体のダイナミクスの時間発展を示したものである. このとき、入力として、ガウス型白色雑音で駆動しているため、発振周期や振幅はが揺らいでいるものの、摂動としての雑音に対して安定したリミットサイクル発振を生じていることが分かる. 図 2 は、リミットサイクル軌道を相空間上に示したものであり、ヌルラインで分割された領域ごとに異なる軌道を描いていることが分かる. また、リミットサイクル軌道に対称性があることが確認できる.

Wilson-Cowan 振動子をアレイ上に配置し、共通雑音としてポアソン型インパルスを与えると、振動子間の位相が同期することが示されている [13]. このとき、次の秩序変数:

$$R(t) = \frac{1}{N} \left| \sum \exp(j\phi_i) \right| \quad (3)$$

を考えると、位相同期の程度を評価することができる. ここで、 N 振動子の個数であり、 j は虚数単位を表している. たとえば、 j 番目の位相を $\phi_j = \tan^{-1}(v_j/u_j)$ と定義し、秩序変数の時間発展を調べると、雑音の効果により、時間が経つにつれて秩序変数 $R(t)$ が 1 に近づいていくことが示されている [13]. このことは、理論的には位相差のダイナミクスに関するリアプノフ指数が負となることから示されている [4].

2.2 Wilson-Cowan 型発振回路

次に、Wilson-Cowan 振動子をモデルとする発振回路の構成と動作について説明する [19]. 図 3 に、発振回路の回路構成を

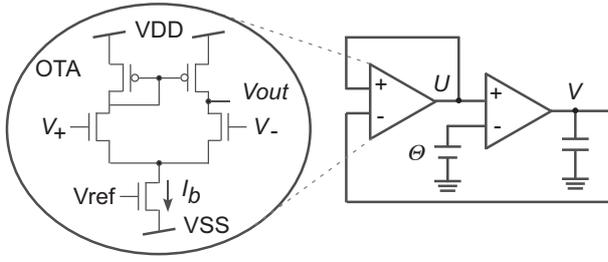


図3 Wilson-Cowan 型発振回路の回路構成.

示す. 発振回路は2つの差動増幅器と容量, バイアス電圧源によって構成される. その動作式は次式:

$$C_U \frac{dU_i}{dt} = -gU + I_b f(U_i - V_i, \beta) + I(t) \quad (4)$$

$$C_V \frac{dV_i}{dt} = -gV + I_b f(U_i - \Theta, \beta) \quad (5)$$

に従い, U_i および V_i は振動子モデルの状態変数 u_i および v_i にそれぞれ対応している. また, Θ は閾値 θ に対応した電圧であり, C_U および C_V は時定数を決定する容量値, g はリークコンダクタンス, および I_b はバイアス電流 $I(t)$ である [19].

非線形関数のスロープファクタ β は次の関係式:

$$\beta = \frac{\kappa}{2U_T} \quad (6)$$

で表せる. ここで, κ は結合係数であり, U_T は熱電圧を表している [18]. 差動増幅器の差動対を構成するトランジスタに対してソース縮退を適用することで, 実効的なスロープファクタを次式:

$$\beta = \frac{\kappa}{\kappa + 1} \frac{\kappa}{2U_T} \quad (7)$$

に従うように変更することができる. 標準的なプロセスでは κ は1より小さいため, β は小さくなる. スロープファクタ β には温度依存性があるため, 動作温度によっても変化する.

2.3 Wilson-Cowan 型発振回路の位相応答特性

Wilson-Cowan 型発振回路に対する摂動としての雑音の効果を考えるために, インパルス摂動法により, 位相応答特性が求められている [13]. 図4は, Wilson-Cowan 型発振回路の位相応答関数である. 一般的に, 位相応答関数は微小摂動に対する位相変化を表す位相感受関数に入力を畳み込んだものであり, インパルス摂動法によって求められた位相応答関数は位相感受関数を近似したものとなる. 位相応答関数の関数形から, おおまかに相空間上での分割された領域に対応した位相変化をすることが分かる.

3. 雑音誘起同期現象を最適化する位相応答特性

ここでは, 雑音誘起同期現象による非線形振動子の位相同期を最適化する位相応答特性について説明する.

3.1 雑音誘起同期現象の位相縮約による理論的解析

雑音誘起同期現象は, 位相縮約理論 [16] により理論的解析が進められている [1]-[6]. 最近では, リミットサイクル振動子をガウス型白色雑音で駆動した場合 [1] だけでなく, ポアソン

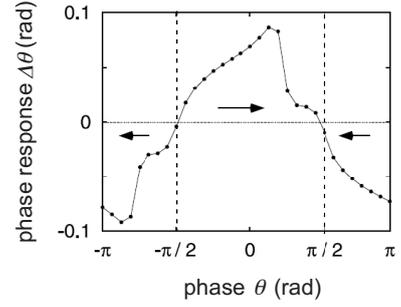


図4 Wilson-Cowan 型発振回路の位相応答特性.

型インパルス [4] や相関雑音 [5], [6] で駆動した場合にも理論的に拡張されている.

ここでは, リミットサイクルを持つ非線形振動子をガウス型白色雑音で駆動した場合のリアプノフ指数の導出 [1] について説明する. リミットサイクル振動子の位相を θ , 位相感受関数を $Z(\theta)$ とすると, 位相の確率的な時間発展は次式:

$$d\phi_i = \omega dt + \sigma Z(\phi_i) dW \quad (8)$$

に従う. ここで, ω は i 番目の振動子の自然角周波数を表している. また, dW は雑音項であり, σ は雑音強度を表している. さらに, この確率的位相ダイナミクスを Itô 型確率微分方程式:

$$d\phi = (\omega + Z''(\phi) DZ(\phi)) dt + \sigma Z(\phi) dW \quad (9)$$

として記述する. ここで, D はドリフト項の係数を表している.

このとき, 位相差のダイナミクスからリアプノフ指数は次式:

$$\lambda = \frac{\sigma^2}{2} \int_0^1 Z''(\phi) Z(\phi) P(\phi) d\phi \quad (10)$$

から導かれる [1]. ここで, $P(\phi)$ は位相の定常分布関数を表している. もし, 定常状態において $P(\phi) = 1$ となるとすると, リアプノフ指数は次式:

$$\lambda \approx -\frac{\sigma^2}{2} \int_0^1 \{Z'(\phi)\}^2 d\phi. \quad (11)$$

で表すことができる. 従って, $\lambda < 1$ となり, 位相差は0に収束することが示される [1].

3.2 最適位相感受関数

次に, 雑音誘起同期現象による非線形振動子の確率的位相同期性を最適となる位相感受関数の導出 [11], [12] について説明する. 非線形振動子に重畳される雑音の統計的性質によって, 異なる位相感受関数が最適となることが理論的に示されている [11], [12].

非線形振動子をガウス型白色雑音で駆動した場合, 次の評価関数:

$$\int_0^1 a[Z(\phi)]^2 + b[Z'(\phi)]^2 + c[Z''(\phi)]^2 d\phi = 1 \quad (12)$$

を最適化することで理想的な位相感受関数が求められることが示されている [11] ここで, a , b および c はフリーパラメータ

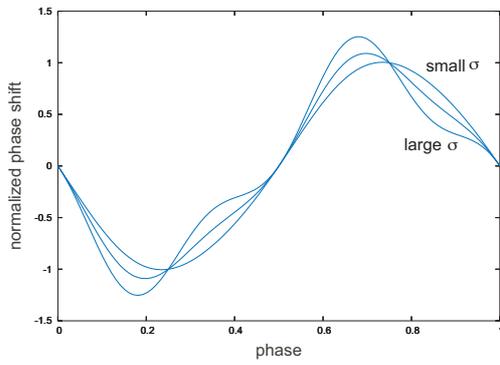


図5 最適位相感受関数

で0あるいは1の値を取る。このときの最適位相感受関数は次式：

$$Z(\phi) = A \sin(2\pi\phi) + B \sin(2\pi\phi) \sin(4\pi\phi) \quad (13)$$

に従う。ここで、 A および B はフリーパラメータによって決定される係数であり、 B は雑音強度 σ に依存する [11]。図5は、それぞれ異なる雑音強度において最適となる位相感受関数である。1次の基本周波数成分と3次の高周波数成分によって構成されていることが確認できる。それに対して、非線形振動子をポアソン型インパルスで駆動した場合には、最適位相感受関数は鋸型の関数形となることが示されている [12]。ガウス型白色雑音およびポアソン型インパルスで駆動した場合のいずれも最適位相感受関数は Type II の対称性を持つ関数となることが示されている [11], [12]。

3.3 随伴固有関数法

ここでは、ダイナミクスが微分方程式の形で与えられた任意の非線形振動子から位相感受関数を数値計算的に求める手法について説明する。非線形振動子のダイナミクスは次式：

$$\frac{d\mathbf{X}}{dt} = F(\mathbf{X}) + p(t) \quad (14)$$

に従うとする。このとき対応した位相方程式は次式：

$$\frac{d\phi}{dt} = \omega + Z(\phi) \cdot p(t) \quad (15)$$

に従う。ここで、 $p(t)$ は摂動入力を表している。位相感受関数 Z は次式の随伴方程式：

$$\frac{dZ(\phi)}{dt} = -[D_{\mathbf{X}}F(\mathbf{X}_p)]^T Z(\phi) \quad (16)$$

の解として求められる。ここで、 \mathbf{X}_p はリミットサイクル軌道であり、 $D_{\mathbf{X}}$ はヤコビ行列を表している。数値計算により導出された $Z(\theta)$ は位相感受関数の良い近似を与える。

4. 数値計算によるパラメータ最適化

ここでは、随伴固有関数法により数値計算的に Wilson-Cowan 型発振回路の位相感受関数を導出し、発振回路の位相応答特性について体系的に調べる。具体的には、デバイスパラメータと回路パラメータを変更することにより、導出した位相感受関数のパラメータに対する依存性について調べる。数値計算の条件として、パラメータをそれぞれ $C_U = C_V = 1.0 \mu\text{F}$, $\beta = 7.5$,

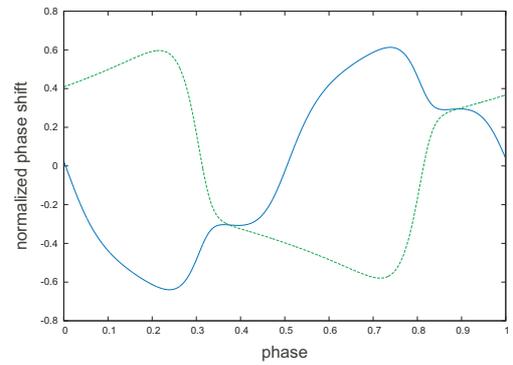


図6 Wilson-Cowan 型発振回路の位相感受関数。

$I_b = 1\mu\text{A}$, $\Theta = 0 \text{ V}$, および $g = 1.0 \text{ G}\Omega$. に設定した。

4.1 位相感受関数

図6は、Wilson-Cowan 型発振回路の位相感受関数であり、Type II の位相応答特性 [7] を示すことが分かる。この結果をインパルス摂動法により求められた位相応答関数 (図4) と比較すると、定性的に近い特性であることが分かる。また、図5に示したガウス型白色雑音で駆動した場合の最適位相感受関数とも近い特性を示すことが分かる。

4.2 物理的パラメータの位相応答特性に与える効果

ここで、Wilson-Cowan 型発振回路の物理的なパラメータが位相感受関数に与える効果について検証する。

4.2.1 容量による効果

図7は、容量 C_U を変更したときの位相感受関数を示している。容量比 C_U/C_V が大きくなるにつれて、発振回路の生成波形の非線形性も強くなる。たとえば、 $C_U = 2.0\mu\text{F}$ に設定した場合 (図7 A), 対応する位相感受関数の関数形の非線形性も強くなる。それに対して、 $C_U = 0.5\mu\text{F}$ に設定して、容量比を小さくした場合 (図7 B), 発振回路の生成波形の非線形性は弱くなり、対応する位相感受関数も最適なものに近づく。この結果より、相対的に、前段の差動増幅器の容量を小さくして、後段の差動増幅器の容量を大きくして、後段の回路をゆっくり動作させることで最適な位相応答特性が得られることが示唆される。

4.2.2 閾値電圧による効果

次に、閾値電圧 Θ を変更して、発振回路の対称性を変化させたときの位相感受関数の変化について示す (図8)。ここでは、閾値電圧の絶対値を $|\Theta| = 0.25 \text{ V}$ に設定した。その結果、対応する位相感受関数にも非対称性が生じることが分かる。

4.2.3 スロープファクタによる効果

さらに、差動増幅器のスロープファクタ β を変更したときの位相感受関数の変化について示す。スロープファクタを大きくして $\beta = 10.0$ とした場合 (図9 A), 位相感受関数の非線形性は強くなる。それに対して、スロープファクタを小さくして $\beta = 5.0$ とした場合 (図9 B), 位相感受関数の非線形性は弱くなり、最適なものに近づくことが分かる。

4.2.4 バイアス電流による効果

同様の効果は、差動増幅器のバイアス電流 I_b を変化させたと

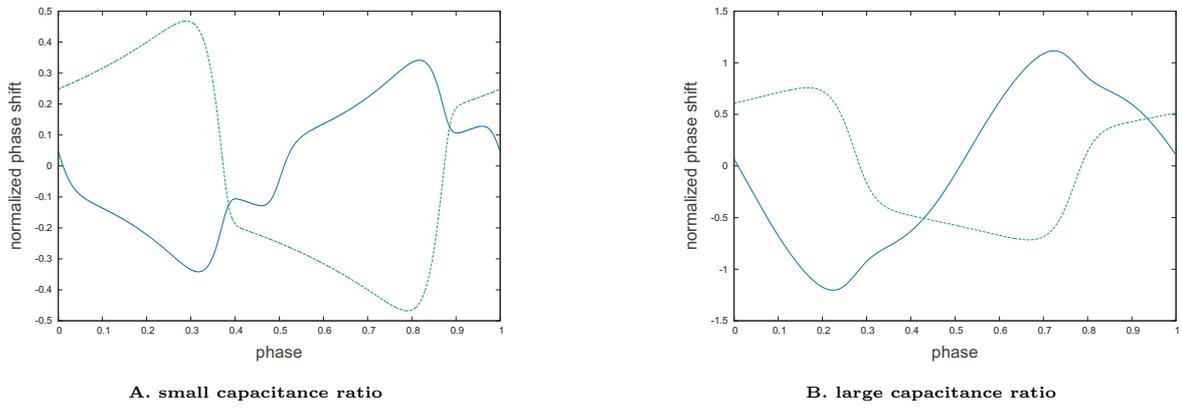


図7 容量による効果.

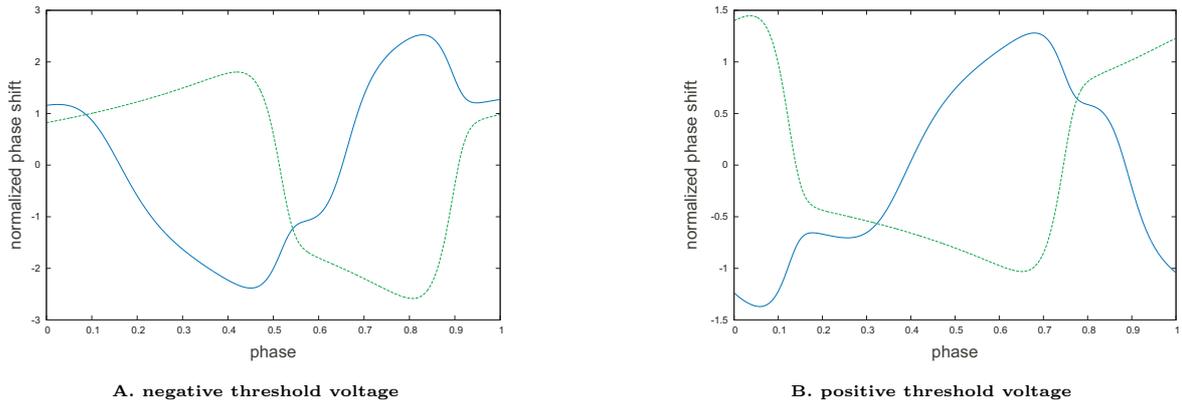


図8 閾値電圧による効果.

きにも得られる (図 10). バイアス電流を増加させ, $I_b = 2.0 \mu\text{A}$ とした場合 (図 10A), 位相感受関数の非線形性は強くなるが, バイアス電流を減少させ, $I_b = 0.5 \mu\text{A}$ とした場合 (図 10B), 位相感受関数の非線形性は弱くなり, 最適なものに近づくことが分かる.

4.2.5 リークコンダクタンスによる効果

リークコンダクタンス g を変化させることは, バイアス電流 I_b を変化させることと同様の効果を生じる. そのため, リークコンダクタンスとバイアス電流の値の比を調節することが重要となる.

4.3 パラメータの最適化

上記の結果に基づき, 位相感受関数を最適化する発振回路の設計方針について考える. まず, スロープファクタ β は, 半導体の製造プロセスによって決定される. そこで, まず容量比を設定する. 標準的な製造プロセスでは, 容量比は高精度で設定することができる. 次に, 容量の値に応じて, バイアス電流を決定する. このとき, リークコンダクタンス g を流れるリーク電流を考慮しながら, 差動増幅器のトランジスタのサイズ比を決定し, バイアス電流とリークコンダクタンスの比を調節する.

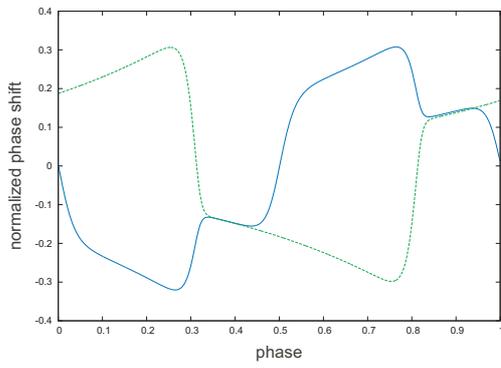
上記に従い, 決定したパラメータセットを表 1 に示す. さらに, 実際の集積回路設計では, 発振回路の動作速度や消費電力, 発振出力といった回路の仕様と性能を考えながら, 位相感受関数の最適化を行う必要がある. 提案した設計手法の枠組みは, 微分方程式でダイナミクスが記述される非線形発振回路に広く

capacitance value	threshold voltage	bias current	slope factor	leak conductance
$1.0 \mu\text{F}$	0 V	$0.5 \mu\text{A}$	7.5	$1.0 \text{G}\Omega$

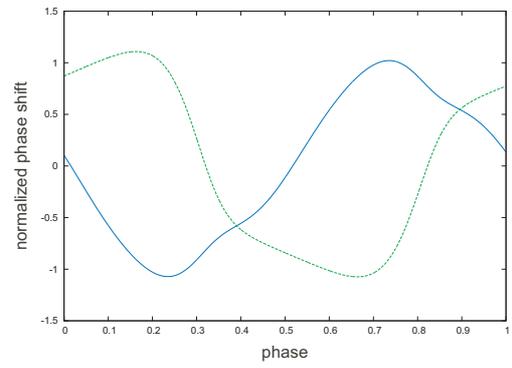
適用できる. たとえば, リングオシレータのような発振回路の最適化設計に適用することができる. また, このように, 発振回路の位相応答特性を計算することによって, 最近着目されているパルス注入同期機構 [20] の最適化にも応用することが期待できる.

5. まとめ

本研究では, 雑音誘起同期現象を利用した非線形発振回路の確率的位相同期機構を最適化するために, 位相応答特性の観点から回路設計を最適化する手法について提案した. 具体的には, 位相縮約理論に基づき, Wilson-Cowan 型発振回路の位相感受関数を随伴固有関数法により数値計算的に求め, その位相感受関数が最適となるように, 物理的な回路パラメータやデバイスパラメータを決定した. この結果より, 大規模半導体集積回路におけるクロックスキューの問題を改善するためのクロック源の位相同期を促進することが期待できる. ここで提案した手法を応用すれば, リングオシレータのようにダイナミクスが微分方程式で記述できる非線形発振回路の確率的な位相同期特性を最適化することができる. 今後は, 多段のリングオシレータの解析に提案手法を適用し, 実際に回路設計を行う予定である.

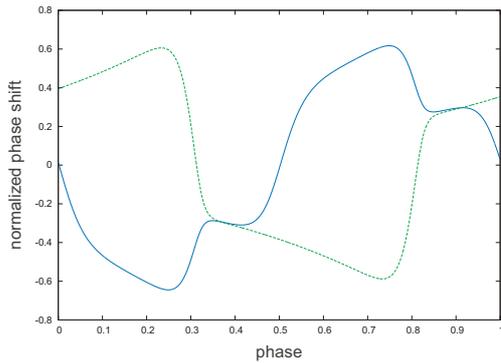


A. large slope factor

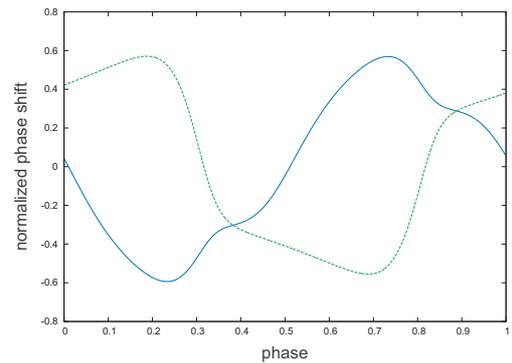


B. small slope factor

図9 スロープファクタによる効果



A. large bias current



B. small bias current

図10 バイアス電流による効果

文 献

- [1] J. Teramae and D. Tanaka, "Robustness of the noise-induced phase synchronization in a general class of limit cycle oscillators," *Phys. Rev. Lett.* 93, 204103, 2004.
- [2] H. Nakao, K. Arai, K. Nagai, "Synchrony of limit-cycle oscillators induced by random external impulses," *Phys. Rev. E*, vol. 72, 026220, 2005.
- [3] H. Nakao, K. Arai, Y. Kawamura, "Noise-induced synchronization and clustering in ensembles of uncoupled limit-cycle oscillators," *Phys. Rev. Lett.* vol. 98, 184101, 2007.
- [4] K. Arai, K. H. Nakao, "Phase coherence in an ensemble of uncoupled limit-cycle oscillators receiving common Poisson impulses," *Phys. Rev. E*, vol. 77, 036218, 2007.
- [5] K. Yoshimura and K. Arai, "Phase reduction of stochastic limit cycle oscillators," *Physical Review Letters* vol. 101, 154101, 2008.
- [6] J. Teramae, H. Nakao, G. B. Ermentrout, "Stochastic phase reduction for a general class of noisy limit cycle oscillators," *Physical review letters*, vol. 102, no. 19, 194102, 2009.
- [7] R. F. Galan, G. B. Ermentrout, and N. N. Urbana, "Reliability and stochastic synchronization in type I vs. type II neural oscillators,"
- [8] C. Zhou, J. Kurths, "Noise-induced phase synchronization and synchronization transitions in chaotic oscillators," *Phys. Rev. Lett.* vol. 88, 230602, 2002.
- [9] C. Zhou, J. Kurths, I.Z., Kiss, L. Hudson, "Noise-enhanced phase synchronization of chaotic oscillators," *Phys. Rev. Lett.* vol. 89, 014101, 2002.
- [10] J. A. Freund, S. Barbay, S. Lepri, A. Zavatta, G. Giacomelli, "Noise-induced phase synchronization: Theoretical and experimental results," *Fluctuation and Noise Letters*, vol. 3, L195-L204, 2003.
- [11] A. Abouzeid, B. Ermentrout, "Type-II phase resetting curve is optimal for stochastic synchrony," *Physical Review E*, vol. 80, no. 1, 011911, 2009.
- [12] S. Hata, K. Arai, R. F. Galan, and H. Nakao, "Optimal phase response curves for stochastic synchronization of limit-cycle oscillators by common Poisson noise," *Phys. Rev. E* 84, 016229, 2011.
- [13] A. Utagawa, T. Asai, Y. Amemiya, "Noise-induced phase synchronization among analog MOS oscillator circuits," *Fluctuation and Noise Letters*, in press.
- [14] K. Nakada, S. Yakata, T. Kimura, 2011. "Noise-induced synchronization in spin torque nano oscillators," presented at Annual Conference on Magnetism and Magnetic Materials, Scottsdale Arizona USA, October, 2011.
- [15] H. Yasuda, K. Takaso, M. Hasegawa, "Noise-induced synchronization by environmental signals for wireless sensor networks" *IEICE Tech. Rep.*, vol. 111, no. 106, NLP2011-30, pp. 29-34, June 2011.
- [16] Y. Kuramoto, *Chemical Oscillations, Waves, and Turbulence*, Springer, New York, 1984; Dover, New York, 2003.
- [17] A. T. Winfree, "Biological rhythms and the behavior of populations of coupled oscillators," *J. Theor. Biol.* 16, 15, 1967.
- [18] S.-C. Liu, J. Kramer, G. Indiveri, T. Delbruck, R. Douglas, *Analog VLSI: Circuit and Principles*, The MIT press, 2002.
- [19] T. Asai, Y. Kanazawa, T. Hirose, Y. Amemiya, "Analog reaction-diffusion chip imitating the Belousov-Zhabotinsky reaction with hardware Oregonator model," *International Journal of Unconventional Computing*, vol. 1, no. 2, pp. 123-147, 2005.
- [20] K. Yamamoto and M. Fujishima, "70GHz CMOS harmonic injection-locked divider," *Digest of Technical Papers, IEEE International Solid-State Circuits Conference*, pp. 2472-2481, 2006.