

博士論文

雑音を利用する生体の初期視覚システムに
学んだアナログ機能LSIに関する研究

宇田川 玲

2011年

北海道大学 大学院情報科学研究科

目次

第1章 序論	5
第2章 極低消費電力で動作するロジックメモリ回路	11
2.1 まえがき	11
2.2 しきい系における確率共鳴	13
2.3 二重井戸ポテンシャル系における確率共鳴	13
2.4 テイル電流制限型ロジックメモリ回路	16
2.5 テイル電流制限型ロジックメモリ回路における確率共鳴現象	17
2.6 テイル電流制限型ロジックメモリ回路の電源電圧依存性	20
2.7 まとめ	22
第3章 暗画像検出のための生体網膜モデル	29
3.1 まえがき	29
3.2 しきい系で構成したアレイネットワーク	31
3.3 近傍結合を持つしきい系で構成したネットワーク	33
3.4 シミュレーション結果 (相関係数)	35
3.5 提案モデルの理論導出	41
3.6 シミュレーション結果 (二乗誤差)	42
3.7 理論解析	44
3.7.1 誤差式の導出	44
3.7.2 最適な RF サイズの導出	50
3.8 シミュレーション結果と理論式の比較	53
3.9 まとめ	54

第4章	高速PDM変調を行なうニューラルネット電子回路	61
4.1	まえがき	61
4.2	VORネットワーク	63
4.3	興奮系ニューロンで構成したVORネットワーク回路	66
4.4	積分発火型ニューロンで構成したVORネットワーク回路	71
4.5	100個の積分発火型ニューロン回路を用いたネットワーク回路	76
4.6	まとめ	78
第5章	互いに位相同期するオンチップクロック源回路	81
5.1	はじめに	81
5.2	雑音誘起同期現象	82
5.2.1	位相縮約	82
5.2.2	リアプノフ指数	84
5.2.3	雑音誘起同期の理論解析	86
5.3	提案モデル	87
5.4	提案回路と回路シミュレーション結果	91
5.5	まとめ	99
第6章	ノイズシェイピング特性を有する$\Delta\Sigma$型1ビットADコンバータ	103
6.1	はじめに	103
6.2	Marらのニューラルネットワークモデルの概要	104
6.3	サブスレッショルドCMOSニューロン回路とネットワーク回路	109
6.4	回路シミュレーション結果	113
6.5	まとめ	120
第7章	総括	123
第8章	本研究に関する発表論文	129

第1章 序論

近年の環境保全とエネルギー消費への意識の高まりから、これまで以上に低消費電力かつインテリジェントな情報処理を行なうコンピュータの実現が期待されている。半導体プロセスの微細化はLSIの低消費電力化、高集積化へつながるため、微細化を進めることがその実現への近道といえる。事実、LSIの微細化により、モバイル情報機器はバッテリー駆動時間を犠牲にせずより高速のプロセッサを搭載するようになってきている。一方で、半導体プロセスルールがナノスケールになったことで、素子バラツキや環境雑音が回路特性に大きな影響を及ぼすようになった。これまでゆらぎや雑音は半導体プロセスの面や半導体プロセスの後処理などの面から多大なコストをかけて排除されてきたが、微細化と低電圧化によりさらに厳しい状況になっている [図 1(1), (2) を参照]。微細化の極端な例として、単電子トランジスタ (Single Electron Transistor, SET) と呼ばれる次世代情報処理デバイスを取りあげる。これは電子一つで制御できるトランジスタであり、現行のトランジスタと比較して格段に低い消費電力で動作する。しかし熱ゆらぎや微細な電氣的な変化によって電子トンネリングが起きてしまうため、低温 (数 K) かつ非常に精度の高い製造技術が必要となる。

一方で生体のもつ脳は低消費電力でインテリジェントな情報処理が可能な系である。ヒトの脳は非常に高度で複雑な処理が可能であるのに関わらず、10 W 程度の消費電力しかない。もしコンピュータでこの処理をエミュレートした場合、例えば、ヒトの脳の数分の一の大きさしかないネズミの脳のごく一部をエミュレートするだけでも数千 W もの消費電力が必要となる。通常のLSIはノイマン型アーキテクチャを用いてブール代数による計算を行なうコンピュータであり、脳 (ニューラルネットワーク) が用いる計算方式とまったく異なることがその一因である。こ

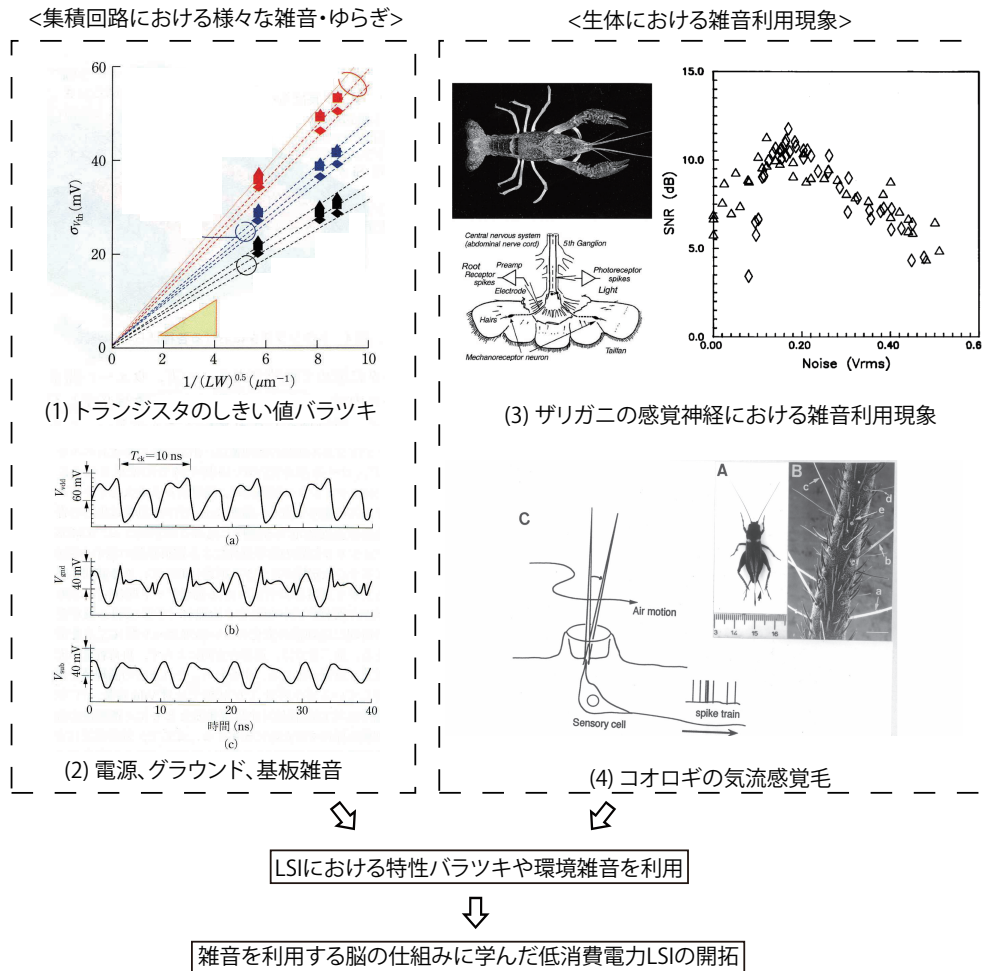


図 1.1: 雑音を利用する脳の仕組みに学んだ集積回路の設計

ここで脳の構造をできるだけ直接的にハードウェア化する手法として、C. Mead らにより Neuromorphic Engineering と呼ばれる開発手法が提案された。この手法を用いた場合回路素子の特性を生かした設計であるため、低消費電力かつコンパクトな回路となる。実際にその回路を試作して試験した場合、シミュレーションと比較し性能が劣化する欠点がある。これは、トランジスタの特性を生かした設計であるため、製造時のトランジスタの特性バラツキが直接回路性能に影響を及ぼす。また、環境雑音にも強く影響されるため、回路はシールドしたうえで雑音の影響をできるだけ受けないように設計を行なう必要がある。ここで生体のニューラルネットワークにおける基本演算素子であるニューロンを考える。この素子は生体

内で生成される素子であるため、我々の半導体プロセスで製造されるトランジスタと比較すると、特性バラツキが大きいことが容易に想像できる。さらに脳内には様々な機能を有するニューラルネットワークが無数にからみあうように存在しており、それらはお互い雑音源となる。このことからニューラルネットワークは常に劣悪な環境にあり、本来の性能を発揮できていないということになる。ところが、これら雑音によって性能が上昇しているという実験結果が多数示されている。例えば図1(3)はザリガニの感覚神経の実験を示しており、この感覚系のSNRは雑音がまったく存在しない環境より少し雑音が存在している環境の方が高くなったという。図1(4)はコオロギの気流感覚毛の写真である。この感覚系は空気分子一つの動きをとらえることができるほど高感度だが、その感度の高さゆえ自らの熱雑音さえ時折検出してしまうという。その熱雑音を用いることで本来検出できない微弱な分子の動きを確率的にとらえることができる。この実験結果が示唆しているのは、それらの特性バラツキ、雑音源がニューラルネットワークが正しく機能するのに必要であるということだ。脳は自然環境を生き抜くため進化し適応してきたのだから、自然の雑多な環境で最も高い性能を発揮するよう進化した。図1(3)および(4)を用いて説明した現象は「確率共鳴」として知られている非線形現象であり、生体が雑音を積極活用していることを示すものである。この仕組みを集積回路の設計に応用できれば、現在LSIがさらされている雑音や特性バラツキによる回路性能の劣化を改善できるかもしれない。

雑音や特性バラツキを積極利用して動作する集積回路を設計できたならば、そのメリットは多く存在する。特に、スマートセンサネットワークに代表される分散ネットワークにおいて、それぞれの端末(センサ)は限られたエネルギー供給で動作することを要求されており、さらに設置される環境も一様ではなく、雑音に対して十分な耐性をもつようマージンをとる必要がある。このような環境モニタセンサに本手法を用いれば環境雑音を活用することができるため、有効である。センサに用いるものとして脳の視覚系に着目した。視覚系は微弱信号検出などのLSIにとって有用な機能が多く存在し他の系と比較してネットワークの構造および機能がよく研究されているため、回路化に適している。

まず、網膜に存在する視細胞の生理学実験から得られた見地を元に「確率共鳴」現象に着目し、その現象を用いて特に低い電源電圧で動作するロジックメモリ回路を開発した。確率共鳴現象とは、系が本来応答できないような入力信号が与えられた時、外部から中程度の雑音を与えられると入力検出精度が最大になる現象のことである。中でも双安定系は本質的に2つの状態を保持する動作であるためロジックメモリ電子回路へ応用できる。今回ニューロンの動作を模擬した単純な構成のロジックメモリ回路を作成し、その低電圧化と雑音利用の可能性について検討した。その結果、提案回路は一般よりも低い電源電圧で動作するため通常のラッチ回路で構成されたメモリセルと比較して1/100程度の小さな消費電力で動作する事が確認できた。さらに入力信号振幅が制限されている時、回路に雑音を加えると確率共鳴の効果でエラー率が低減する事を回路シミュレーションにより明らかにした。

次に、暗画像検出に用いるイメージセンサへの応用を目的として、フォトセンサ間の特性ばらつきを低減できる受容野ネットワークモデルを構築し、その理論解析を行なった。微弱光検出には先に述べた「確率共鳴」が有効だが、フォトセンサ間にバラツキがあるとそのバラツキまで確率共鳴により検出されてしまう。そこで感覚神経に特有の「受容野」という概念をセンサ設計に応用する。単一のフォトレセプタ(センサ)の出力は網膜から外側膝状体(Lateral Geniculate Nucleus, LGN)を経て大脳の視覚野へと至る過程で多数のニューロンへ投影される。この投影される範囲を「受容野」とよびこれが素子間のバラツキを効果的に抑制している。ここで、「確率共鳴」と「受容野」と取り入れた数理モデルを構築し、これら二つの概念により微弱光を効果的に検出できSNRが最大になることを数値シミュレーションにより確認した。さらになぜ受容野の概念が素子間バラツキの抑制に効果があるのか、どの程度のサイズの受容野がハードウェア実装の時に最適なのかを理論的に解明した。

また、網膜から得た視覚情報より眼球運動を制御する前庭眼反射(Vestibulo Ocular Reflex, VOR)と呼ばれる機能を元に、高速パルス密度変調を行なうアナログ集積回路を設計した。VORとは頭が回転した時眼球を反対方向に回転させること

で注視しているものがぶれないように補正する機能である。VOR ネットワーク内に存在するニューロンは低速であり頭の回転速度に対して追従する事ができない。しかし、複数個のニューロンに特性バラツキが存在しておりそれぞれ雑音の影響下にあるとき頭の回転速度に対してネットワーク全体が追従できるようになる。この機能を応用すると、低速だが低消費電力かつコンパクトな電子回路を複数集積することで消費電力を抑えつつ必要な性能を得る事が可能となる。低速動作を目的としたニューロン型 PDM 電子回路を作成することで集積度に比例して処理周波数が線形に増加する事を回路シミュレーションおよび電子回路実験により確認することができた。

そして、網膜から脳の上丘 (Superior Colliculus, SC) へ至る経路での生理学実験から、雑音を利用して位相同期を行なうオンチップクロック源回路の開発を行なった。これは互いに完全に独立したニューロン同士が定常入力では同期せず雑音入力により同期するという「雑音誘起同期現象」を利用したものである。ここで、周期的に発火するパルスニューロンを論理回路で用いるクロック発生器とみなし、クロック信号が必要な要素回路近傍にニューロン回路を分配する。その上で雑音をチップ全体に与えることによりチップ内全てのニューロン回路が同期するため、位相遅れの無いクロック信号分配が実現できる。回路シミュレーションおよび電子回路実験より、雑音を与えた時全てのクロック源回路が同期する事が確認でき、また分配したいクロック周波数に対してノイズの周波数帯域は 1/2 程度で済む事がわかった。

最後に脳の一次視覚野 (Primary Visual Cortex) に存在する負のフィードバックを持ったニューラルネットワークより 1bit Δ - Σ 型アナログ-デジタル変調器 (ADC) を作成した。効果的に雑音をとり入れるため、トランジスタをしきい値以下でバイアスするサブスレッショルド CMOS 集積回路の設計手法を用いている。回路シミュレーションよりネットワーク回路は出力に含まれる低周波のノイズを高周波に転送する「ノイズシェイピング」機能を持つためネットワークを構成しない回路と比較して高い SNR を実現できた。また通常の雑音利用を行なわない 1bit ADC と比較して 1/10 程度の消費電力である事がわかった。

第2章 極低消費電力で動作するロジックメモリ回路

2.1 まえがき

近年、確率共鳴 [1, 2, 3] と呼ばれる非線形現象が注目を浴びている。この現象は本来系が検出できない微弱信号を、雑音の力を借りて系が検出するという現象であり、しきい素子を用いた（ダイナミクスを持たない）系 [4, 5, 6, 7], 単安定系 [6, 9], 双安定系（二重井戸ポテンシャル系） [10, 11] などにおいて観測されている。また、電子工学の分野でも確率共鳴現象が多く確認されており、例えばカーボンナノチューブや単電子を用いた例 [12, 10, 11, 12]、半導体レーザーなどを用いた例が示されている [2, 3, 4]。確率共鳴現象は、主に微弱信号の検出に応用できると考えられている [3, 6, 7] が、中でも双安定系 [15, 8] での確率共鳴現象は単に微弱信号検出のみならず、系本来の2つの安定点を有するという性質を応用することでロジックメモリに利用できそうだ。例えば電源電圧が低すぎて入力信号が与えられても正しく回路の内部状態が書き換わらないような場合でも雑音を利用することで確率的に正しく動作するかもしれない。ここで、エラー率を低く保つよりも消費電力を少なくすることが要求される環境であれば確率共鳴を利用したロジックメモリは有効だと考えられる。

我々は一つのオペアンプを用いて簡単に回路化できる二重井戸ポテンシャル系を提案した。その二重井戸ポテンシャル系の電子回路実験において、本来内部状態を書き換えることができないような振幅の書き込みデータであっても雑音の助けを借りて確率的に正しく内部状態を書き換えることができるという確率共鳴を確認した。実験をできるだけ簡素に行なうためオペアンプを用いて電子回路を作

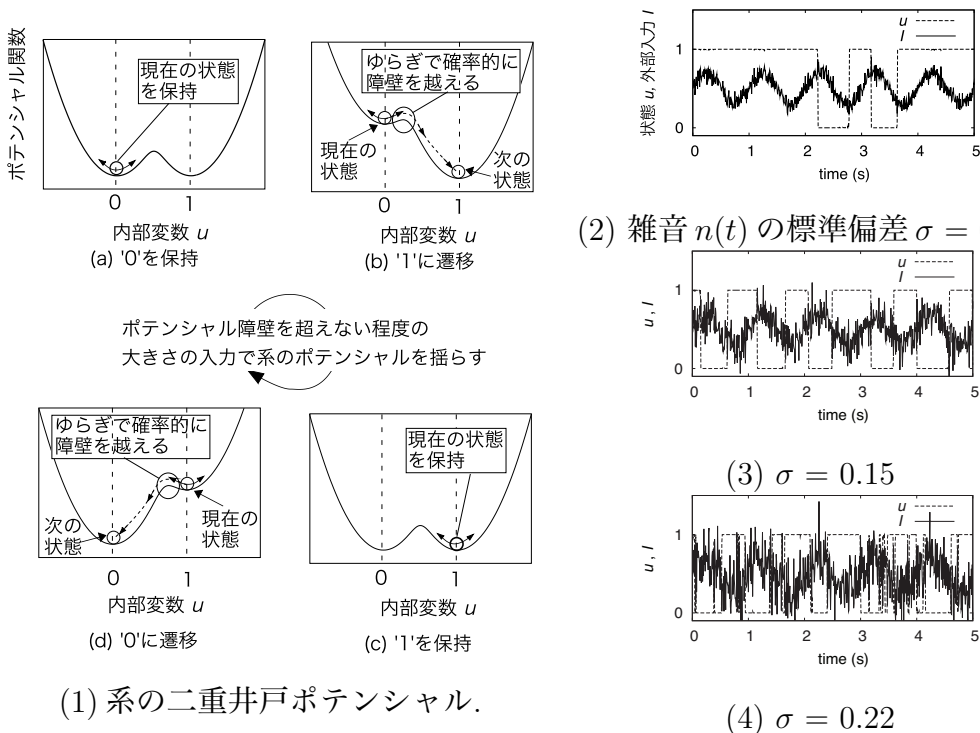


図 2.1: 二重井戸ポテンシャル系における確率共鳴.

成した。一方、ロジックメモリとして LSI 内で用いる場合トランジスタ数は少ない方が好ましいため、集積化を念頭に置いたシミュレーションにおいてはオペアンプのかわりに五つのトランジスタから構成される OTA を用いて回路化した。この回路の消費電力は主に OTA のバイアス電流によって決まるため、バイアス電流をトランジスタのリーク電流のオーダーまで低減して低消費電力化を図った。まず、提案回路がロジックメモリとしての基本的な機能 (内部状態の書き換え、保持) を有していることを回路シミュレーションより確認した。次に、確率共鳴現象を観測するため、微小振幅の書き込みデータを与えた場合のシミュレーションを行なった。雑音を与えることで確率的にエラー率が低減するという典型的な確率共鳴の特性が得られそうだ。今回提案した「テイル電流制限型ロジックメモリ回路」の消費電力は通常のメモリ回路と比較してテイル電流が制限されているぶん低くなると考えられる。さらに消費電力を削減するべく、提案回路の電源電圧をトランジスタのしきい電圧近くまで低減しその影響を調査する。通常のロジックメモリ

回路は二つのインバータから構成されているため電流パスが二つだが、二重井戸ポテンシャル系を OTA を用いて回路化した場合電流パスが一つであるため、通常のロジックメモリ回路より低い消費電力で動作すると考えられる。

2.2 しきい系における確率共鳴

系に与える入力信号が微弱であるとき、本来検出できないはずの入力信号が系に雑音を与えることで検出可能になる。この現象は確率共鳴と呼ばれる。図にしきい系における確率共鳴のイラストを示す。図に示すように正弦波入力を与えた時、系はしきい値を超えるなら 1 を出力し、超えないなら 0 を出力する。入力信号の強度がしきい値よりも小さいと、系は入力信号を検出できない。

2.3 二重井戸ポテンシャル系における確率共鳴

古典アナログニューロン単体のダイナミクスは

$$\tau \frac{du}{dt} = -u + f(\text{input}), \quad (2.1)$$

のように記述されることが多い (u は膜電位, τ は時定数, $f(\cdot)$ は非線形応答関数)。本稿では、少々天下りの的であるが、以下のようなダイナミクス

$$\tau \frac{du}{dt} = -u + f_{\beta}(u - I), \quad (2.2)$$

を考える。ここで、 $f_{\beta}(\cdot)$ はスロープ β のシグモイド関数, I は外部入力信号である。 β が十分大きいと仮定すると、 $u > I$ の場合は $u \rightarrow 1$, $u < I$ の場合は $u \rightarrow 0$ で安定する。よって、この系は双安定系であると容易に推測できる。

次に、この系のポテンシャル関数 H を求めてみよう。系が安定であることを示すためには、

$$\frac{\partial H}{\partial t} = \frac{du}{dt} \cdot \frac{\partial H}{\partial u} < 0, \quad (2.3)$$

を満足する関数 H が求ればよい。その一つの条件は

$$\frac{\partial H}{\partial u} = -\tau \frac{du}{dt}, \quad (2.4)$$

である。上式に (2.2) を代入すると

$$\frac{\partial H}{\partial u} = u - f_{\beta}(u - I), \quad (2.5)$$

を得る。これを u で積分すれば、この系のポテンシャル関数

$$H = \frac{1}{2}u^2 - \frac{1}{\beta} \ln(\exp(\beta u) + \exp(\beta I)) + C, \quad (2.6)$$

が得られる (C は積分定数)。

求めたポテンシャル関数のプロット例を図 2.1(1) に示す。外部入力 I の大きさに応じて、 u の状態 0 と 1 の間のポテンシャル障壁の高さが変化する。 $I = 0.5$ の場合 (図 2.1(1)-(a), (c))、 u の状態 0 と 1 の間に最も高いポテンシャル障壁が存在する。この障壁を越えるような入力を与えられない限り、系は現在の状態を保持する。状態を変化させるためには、外部入力 I の大きさを 0 または 1 にして、障壁をなくせばよい。たとえば、外部入力として振幅 1 pp, オフセット 0.5 の周期信号を与えれば (I は 0~1)、 $I = 0$ のときに u が状態 1 へ遷移し、 $I = 1$ のときに u が状態 0 へ遷移するはずである。また、たとえ障壁が残っていても、適度な強度の外部雑音を I に加えることにより、状態を確率的に遷移させることが可能である。たとえば、外部入力が振幅 0.6 pp, オフセット 0.5 の周期信号 (I は 0.2~0.8) であったとする。図 2.1(1)-(b), (d) は、それぞれ $I = 0.2, 0.8$ におけるポテンシャルの様子を表す。このように障壁が低い状態で、ポテンシャル障壁がなくなるような強度の雑音を I に加えると、 I の大きさに応じて状態を確率的に遷移させることができる。たとえば、 $I = 0.8$ のときに状態 0 に遷移する確率が高く、 $I = 0.2$ のときに状態 1 に遷移する確率が高くなるような強度の雑音を与えれば、外部入力 I の増減に追従して u の状態が遷移するようになるだろう。さらに雑音強度を増やすと、外部入力の大きさに関係なく状態が遷移するようになる。上記のような現象は、一般に「二重井戸ポテンシャル系における確率共鳴」とよばれる。

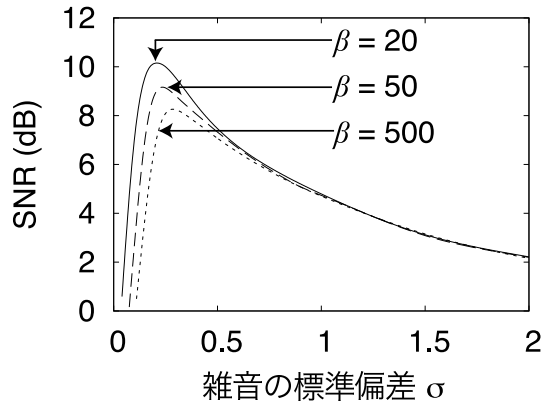


図 2.2: 二重井戸ポテンシャル系の確率共鳴曲線.

式 (2.2) のモデルを用いた確率共鳴の数値シミュレーションを行った ($\tau = 10^{-3}$, $\beta = 20$, $I = A \cdot \sin(2\pi f_0 t) + B + n(t)$, $A = 0.2$, $f_0 = 1$ Hz, $B = 0.5$)。 $n(t)$ は標準偏差 σ のガウシアンノイズである (帯域制限: 100 Hz)。 図 2.1(2)-(4) に $\sigma = 0.06, 0.15, 0.22$ のときの u および外部入力 I の時間変化を示す。 雑音の標準偏差が小さいとき ($\sigma = 0.06$) は、ポテンシャル障壁が消える確率が低く、よって u の状態が遷移する確率も低い [図 2.1(2)]。 図 2.1(3) に示すように、雑音の標準偏差を大きくすると、外部入力 (1 Hz の正弦波入力) の増減に追従して u の状態が遷移するようになる (I が高いと u が 0, I が低いと u が 1 に遷移する)。 これがこの系で確率共鳴が最も強く起きている状態である。 さらに雑音の標準偏差を大きくすると、外部入力信号は雑音に埋もれてしまい、 u は状態 0, 1 の間をランダムに遷移するようになる [図 2.1(4)]。

雑音の標準偏差 (σ) およびシグモイド関数のスロープ β に対する系の SNR ($\equiv 10 \log_{10} S(f_0)/B(f_0)$; $S(f_0), B(f_0)$ はそれぞれ u の PSD の f_0 におけるシグナルおよびバックグラウンドレベル) の変化を図 2.2 に示す。 σ を大きくすると SNR が増加し、 $\sigma = 0.2$ で SNR が最大 (約 10 dB) となった ($\beta = 20$ の場合)。 σ をさらに大きくすると、SNR が徐々に減少するという、典型的な確率共鳴特性が得られた。 また、 β を大きくすると ($\beta = 50, 500$)、SNR が最大となる σ の値が大きくなり、SNR の最大値が小さくなった。 これは β の増加によりポテンシャル障壁が高

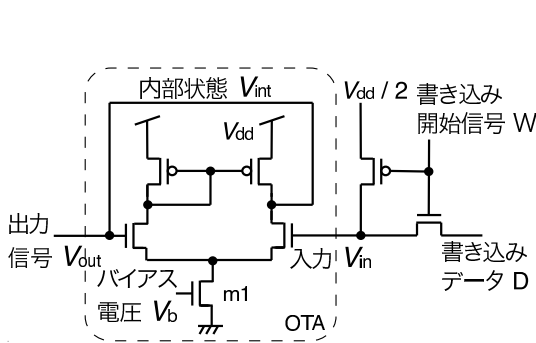


図 2.3: OTA を用いて構成したテイル電流制限型ロジックメモリ回路

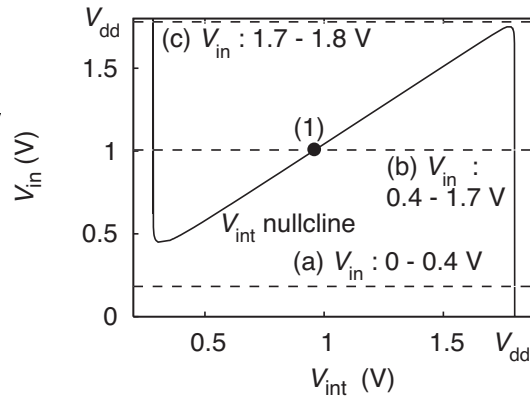


図 2.4: 提案回路における V_{int} のヌルクライン

くなり、状態遷移が起きにくくなるためである。よって、高い SNR を低雑音環境下で得るためには、小さな β を選ぶ必要がある。

2.4 テイル電流制限型ロジックメモリ回路

導入した二重井戸ポテンシャル系を OTA を用いて電子回路化した。図 2.3 に回路図を示す (動作原理は [22] を参照)。まずこの回路が双安定系であることを示すため、回路の内部状態 V_{int} のヌルクラインを電子回路シミュレーションから求めた。ただし TSMC 0.18 μm パラメータを用い、 $V_{\text{dd}} = 1.8 \text{ V}$, $V_{\text{b}} = 0 \text{ V}$ とした。トランジスタサイズは $L = 0.18 \mu\text{m}$, $W = 0.27 \mu\text{m}$ である。図 2.4 にその結果を示す。 V_{in} が 0 から 0.4 V の範囲にあった場合 [例えば図中点線 (a) の場合] ヌルクラインとの交点は $V_{\text{int}} = V_{\text{dd}}$ のみに存在する。この点は安定な固定点であるため $V_{\text{int}} = V_{\text{dd}}$ となる。 V_{in} が 0.4 V から 1.7 V の範囲にあった場合 [例えば図中点線 (b) の場合] 交点は三つ存在する。ただし、図中黒丸 (1) で示された固定点は不安定であり安定な固定点はその他の二点であるため、 V_{int} はその二点のどちらかで安定する。 $V_{\text{int}} \approx 1.8 \text{ V}$ の場合 [図中 (c) の場合] 安定な固定点は $V_{\text{int}} = 0$ のみである。以上のことから安定点は $V_{\text{int}} = 0$ および V_{dd} の二点であり、この系は双安定系とい

える。

次にメモリ回路として機能していることを確かめるため、“0”、“1”の書き込みデータ D を入力電位 V_{in} として与え内部状態 V_{int} が書き換わったこと、および内部状態 V_{int} を正しく保持できたことをシミュレーションより確認した。書き込み開始信号 W としてオフセット 0.9 V、周期 0.25 s、振幅 0.9 V のパルス電圧を、書き込みデータ D としてオフセット 0.9 V、周期 1 s、振幅 0.9 V のパルス電圧を与えた。 $W = “0”$ の場合 ($V_{in} = V_{dd}/2$ の場合) 正しく出力が保持できたかどうかを観測した。図 2.5 (a) がそのシミュレーション結果である。図 2.5 (a) の上段が V_{in} の時間変化、下段が V_{out} の時間変化である。図 2.5 (a) より、 V_{in} によって V_{out} は正しく書き換えられそののち出力が保持されたことが確認できた。

2.5 テイル電流制限型ロジックメモリ回路における確率共鳴現象

前章で電流制限型ロジックメモリ回路が正しく動作したことを確認できたので、この回路における確率共鳴現象を観測した。回路シミュレーションは前章と同様の条件で行なった。ただし、確率共鳴を観測するために V_{in} の振幅を 0.7 V とし、さらに雑音電圧 V_n を V_{in} に加算した電圧 $V'_{in}(= V_{in} + V_n)$ を入力信号として与えた。ここで V_n は 100 Hz の帯域制限をかけたガウシアンノイズ電圧 (平均 0 V、標準偏差 $\sigma = V_s$ V) である。

まず、雑音の標準偏差 V_s を大きくすることで出力電圧が確率的に応答する様子を示すため回路の入出力電圧 (V'_{in} , V_{out}) の時間変化を観測した。図 2.5(b) から (d) は $V_s = 0.05$ V, 0.15 V, 0.3 V における回路シミュレーション結果である。各図 (b ~ d) において、上段が V'_{in} の時間変化、下段が V_{out} の時間変化を表す。 V_s が 0.05 V の場合、 V_{out} が遷移する確率は 0.2 程度であった [図 2.5(b)]。図 2.4 から 1 に遷移するのに必要な V_{in} は 0.4 V 程度、0 に遷移するのに必要な V_{in} は 1.75 V 程度であった。一方回路シミュレーションで用いた V_{in} はオフセット 0.9 V、振幅 0.7 V のパルス波 ($V_{in} = 0.2$ V ~ 1.6 V) であったため、 V_{out} が 0 に遷移するために必要な V_n は

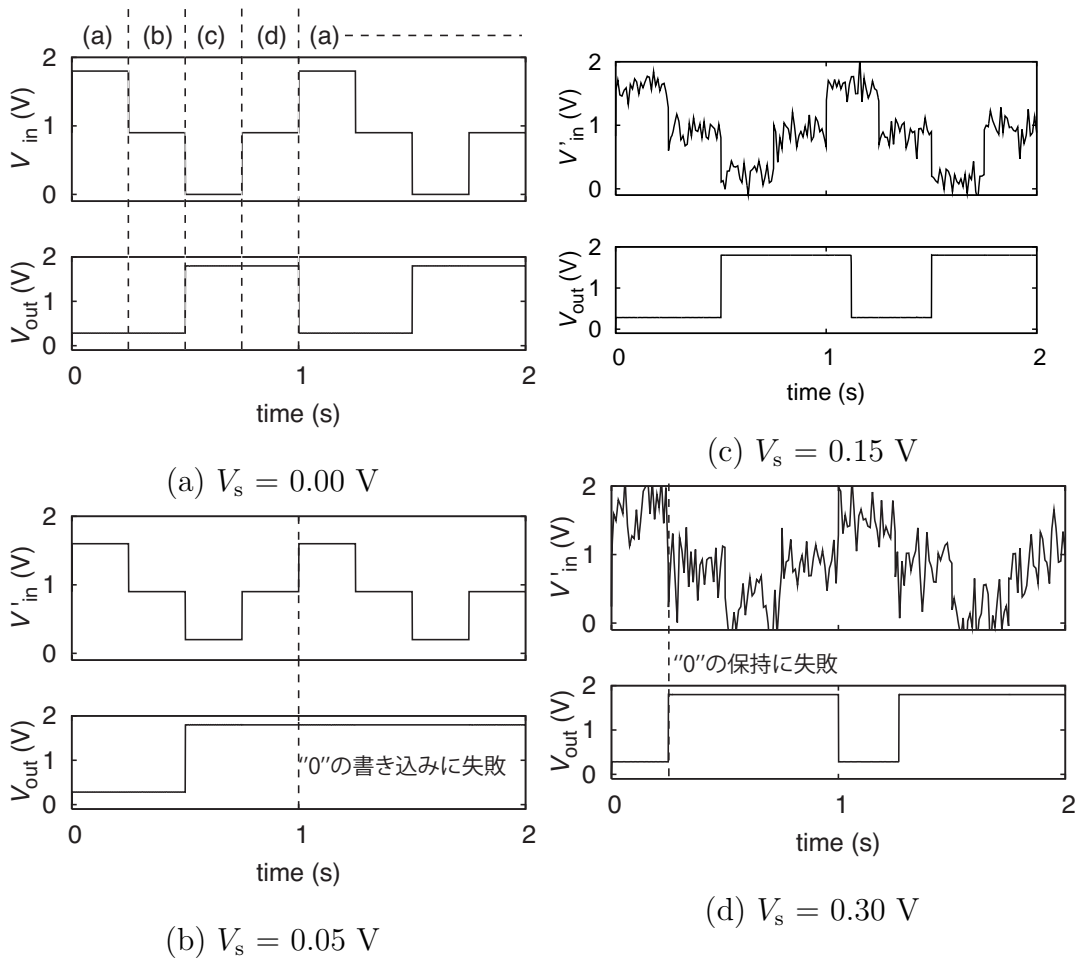


図 2.5: 雑音の標準偏差 V_s を変化させたときの V_{in} , V_{out} の時間変化

+0.15 V (V_{in} が 1.6 V のとき) である。よって、 V_s が 0.05 V の場合、 V_{in} が 0.15 V を越える確率が低く、その結果、 V_{out} が遷移する確率も低い [図 2.5(b)]。 $V_s = 0.15 \text{ V}$ の場合、 V_{in} が 1.75 V を越える確率が図 2.5(b) よりも高く、その結果、 V_{out} が遷移する確率も高かった [図 2.5(c)]。ここで重要なことは、 V_{in} が低いときに V_{out} が V_{dd} に遷移する確率が高く、 V_{in} が高いときに V_{out} が 0 に遷移する確率も高い、ということである。つまり、ここで用いた V_{in} は本来、状態遷移をさせるために必要な振幅を持っていないにも関わらず、雑音によって、 V_{in} が低い (高い) ときに状態が “確率的に” V_{dd} (0) に遷移するのである。この状態で確率共鳴が最も強く起きている。さらに V_s を大きくした例を図 2.5(d) に示す ($V_s = 0.3 \text{ V}$)。この場合 “1”

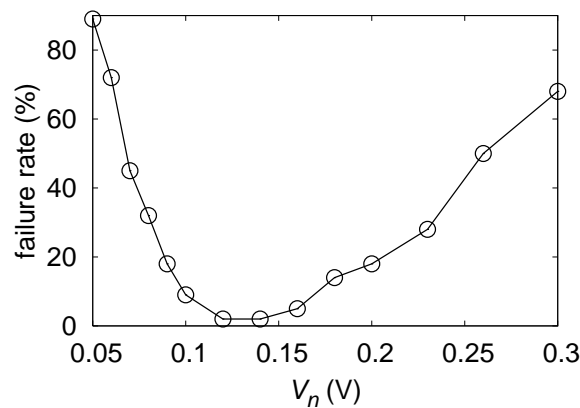


図 2.6: 雑音強度を変えたときのエラー率の変化

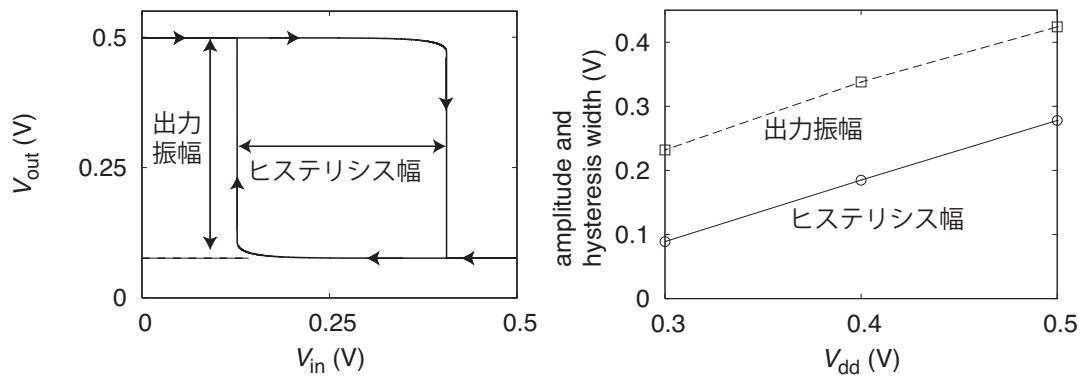
図 2.7: $V_{dd} = 0.5$ Vでの $V_{in} - V_{out}$ 特性

図 2.8: 電源電圧依存性

の書き換え信号が与えられた時 V_{out} は“0”になったものの、保持電圧である $V_{dd}/2$ が与えられた時 V_{out} “1”へ遷移したため、エラー率が高いと推測できる。これは、 V_{in}' における雑音レベルが信号レベルを大きく上回っているためである。

以上のことを踏まえてエラー率が雑音強度に対してどのように変化するかを計算した。エラー率は $V_{in} = V_{dd}/2$ のとき反転書き込みデータと V_{int} が同じ論理値であったかどうかを1000回測定して算出した。雑音の標準偏差 V_s を0から0.3 Vまで変化させた時のエラー率を図2.6に示す。最低のエラー率は2% ($V_s = 0.13$ V)であった。

今回作成したサブスレッショルド領域で動作させた提案回路の消費電力を算出

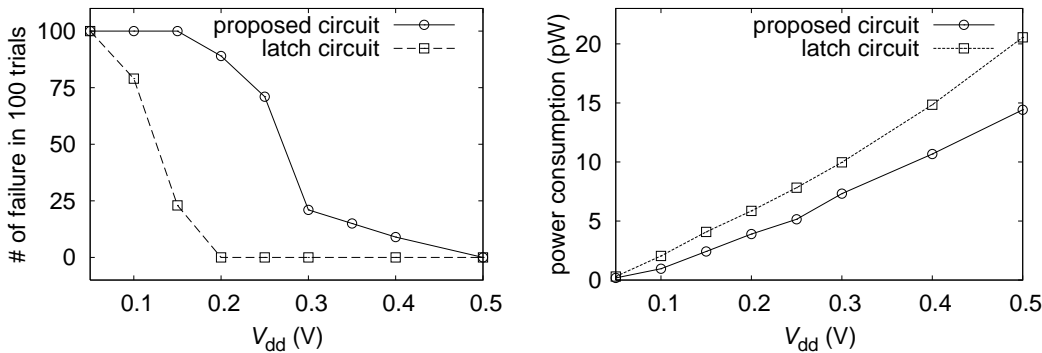


図 2.9: ラッチ回路と提案回路における不良率の電源電圧依存性
 図 2.10: ラッチ回路と提案回路における消費電力の電源電圧依存性

し、同じ電源電圧のラッチ回路の消費電力と比較した。提案回路の消費電力は 150 pW であったのに対し、ラッチ回路の消費電力は 14.6 nW であったことから本提案回路はラッチ回路と比較して大幅に消費電力を削減できたといえる。

2.6 テイル電流制限型ロジックメモリ回路の電源電圧依存性

提案回路はラッチ回路と比較して低消費電力であったので、さらなる低消費電力化を検討するため電源電圧をトランジスタのしきい値近くまで低減した。TSMC 0.18 μm パラメータを用い、 $V_b = 0$ V とした。トランジスタサイズは $L = 0.18$ μm , $W = 0.27$ μm とした (m1 のみ $L = 1.8$ μm , $W = 0.27$ μm)。図 2.7 に $V_{dd} = 0.5$ V としたときの V_{in} と V_{out} のヒステリシス特性を示す。図 2.7 に示されたようにヒステリシス幅および電圧振幅は 0.3 V および 0.4 V 程度だった。このヒステリシス幅および電圧振幅によって不良セルの数が決まるため、電源電圧を低減したときこれらがどう変化するかを計算した。図 2.8 にその結果を示す。図 2.8 のようにヒステリシス幅および電圧振幅は電源電圧に対してほぼニアに変化した。ここで、モンテカルロシミュレーションを行ない 100 個のメモリセルのうち正しく動作しない不良セルがいくつあったかを計算した。ただし NMOS および PMOS ト

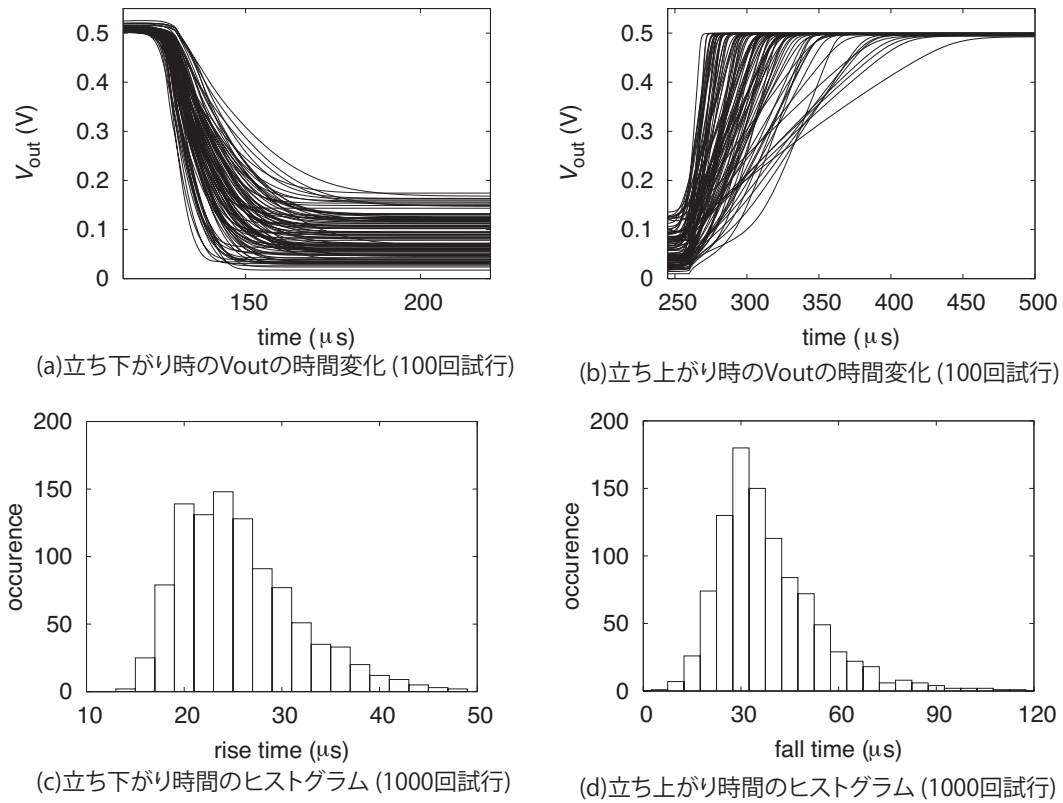


図 2.11: 提案回路のモンテカルロシミュレーションの結果

ランジスタのしきい値の標準偏差をそれぞれ 16.5 mV, 20.1 mV とした ($m1$ のみ 6.35 mV とした)。比較のためラッチ回路における不良セルの数も同様に計算した。図 2.9 にその結果を示す。OTA を用いて構成したメモリ回路の場合、不良セルが 0 個であった電源電圧の下限は 0.5 V だった。一方、ラッチ回路の場合は不良セルが 0 個であった電源電圧の下限は 0.2 V だった。ここで $V_{dd} = 0.5$ V とした提案回路と $V_{dd} = 0.2$ V としたラッチ回路の消費電力を比較するため、電源電圧に対する消費電力依存性を計算した。図 2.10 にその結果を示す。提案回路の消費電力は常に 20% から 40% ほどラッチ回路より低かった。ただし、不良セルが 0 個であった場合を提案回路とラッチ回路について比較したとき、ラッチ回路の消費電力 ($V_{dd} = 0.2$ V) が 5.9 pW だったのに対し提案回路の消費電力 ($V_{dd} = 0.2$ V) が 14.4 pW となった。この結果から電源電圧を可能な限り下げる手法は本提案回路に効果的でないことがわかった。次に $V_{dd} = 0.5$ V の場合の提案回路の動作周波数を見積

た。 V_{out} の立ち下がりおよび立ち上がり時間を算出し、そのヒストグラムを求めた。図10にその結果を示す。ただし、図10の(a), (b)が立ち下がり時および立ち上がり時の V_{out} の時間変化(100回試行)、(c), (d)がそれぞれ立ち下がり時間および立ち下がり時間のヒストグラム(1000回試行)である。立ち下がり時間は最大で $100\ \mu\text{s}$ 程度だったのに対し、立ち下がり時間は最大で $200\ \mu\text{s}$ 程度であった。このことからこの電源電圧において本回路は $5\sim 10\ \text{kHz}$ で安定して動作することがわかった。また、図9から $V_{dd} = 0.5\ \text{V}$ のときラッチ回路より40%程度低い消費電力で動作するため、 $5\sim 10\ \text{kHz}$ で性能要求を満たす極低消費電力アプリケーションにおいて本提案回路はラッチ回路より有効である。

2.7 まとめ

バイアス電圧をトランジスタのしきい電圧以下に設定したOTAを用いてロジックメモリ回路を作成し、その回路において確率共鳴を観測した。我々は以前[22]にて確率共鳴実験を行なうための二重井戸ポテンシャル系を提案し、その電子回路実験から確率共鳴を観測した。今回、同様の系を集積回路へ応用するため五つのトランジスタから構成されたOTAを用いて電子回路化した。電子回路実験と同様に確率共鳴現象を観測することができ、エラー率は最低で2%であった。回路のテイル電流をトランジスタのリーク電流と同等に抑えることにより低消費電力動作を実現した。 $V_{dd} = 1.8\ \text{V}$ のとき二つのインバータで構成されるラッチタイプのロジックメモリ回路は $14.6\ \text{nW}$ の消費電力であるのに対し、本提案回路は $150\ \text{pW}$ の消費電力であった。したがって狙い通り回路の消費電力を大幅に消費電力を削減できた。また提案回路における確率共鳴現象を観測した。入力振幅を意図的に制限した場合、この系は書き込みデータを正しく取り込めなかったため系の内部状態は変化しなかったが、中程度の大きさの「ゆらぎ」を与えた場合、高い確率で正しく系の内部状態が変化した。雑音振幅を変えたとき内部状態が正しく書き換わる確率を計算した結果、古典的な二重井戸ポテンシャル系と同様の確率共鳴曲線が得られた。最後に、バイアス電圧だけでなく電源電圧もトランジスタのし

きい電圧近傍にすることでさらなる低消費電力化を図った。 V_{dd} が 0.5 V の場合提案回路の消費電力は常に 20 から 40%程度低かったため、同じ V_{dd} で比較した場合有利といえる。例えば、 $V_{dd} = 0.5$ V において、提案回路の消費電力がラッチ回路の消費電力より 40%程度低くなった。

参考文献

- [1] A.R. Bulsara and L. Gammaitoni, “Tuning in to noise,” *Physics Today*, vol. 49, no. 3, pp. 39–45, 1996.
- [2] L. Gammaitoni, P. Hänggi, P. Jung, and F. Marchesoni, “Stochastic resonance,” *Reviews of Modern Physics*, vol. 70, no. 1, pp. 223–287, 1998.
- [3] F. Moss, L.L. Ward, and W.G. Sannita, “Stochastic resonance and sensory information processing: a tutorial and review of application,” *Clinical Neurophysiology*, vol. 115, no. 2, pp. 267–281, 2004.
- [4] L. Gammaitoni, “Stochastic resonance and the dithering effect in threshold physical systems,” *Phys. Rev. E*, vol. 52, no. 5, pp. 4691–4698, 1995.
- [5] B. Kosko and S. Mitaimb, “Stochastic resonance in noisy threshold neurons,” *Neural Networks*, vol. 16, no. 5-6, pp. 755–761, 2003.
- [6] E. Simonotto, M. Riani, C. Seife, M. Roberts, J. Twitty, and F. Moss, “Visual perception of stochastic resonance,” *Phys. Rev. Lett.*, vol. 78, no. 6, pp. 1186–1189, 1997.
- [7] K. Ghosh, S. Sarkar, and K. Bhaumik, “A possible mechanism of stochastic resonance in the light of an extra-classical receptive field model of retinal ganglion cells,” *Biol. Cybern.*, vol. 100, no. 5, pp. 351–359, 2009.
- [8] F. Moss, J.K. Douglass, L. Wilkens, D. Pierson, and E. Pantazelou, “Stochastic Resonance in an Electronic FitzHugh-Nagumo Model, Stochastic Processes

in Astrophysics,” J.R. Buchler and H.E. Kandrup Eds., *Annals of the New York Academy of Sciences*, vol. 706, The New York Academy of Sciences, New York, pp. 26–41, 1993.

- [9] J.J. Collins, C.C. Chow, T.T. Imhoff, “Stochastic resonance without tuning,” *Nature*, vol. 376, no. 6537, pp. 236–238, 1995.
- [10] R.F. Fox, “Stochastic resonance in a double well,” *Phys. Rev. A*, vol. 38, no. 8, pp. 4148–4153, 1989.
- [11] A. Neiman, L. Schimansky-Geier, “Stochastic resonance in two coupled bistable systems,” *Phys. Lett. A*, vol. 197, no. 5-6, pp. 379–386, 1995.
- [12] I. Lee, X. Liu, C. Zhou, and B. Kosko, “Noise-enhanced detection of sub-threshold signals with carbon nanotubes,” *IEEE Trans. Nanotech.*, vol. 5, no. 6, pp. 613–627, 2006.
- [13] T. Oya, T. Asai, and Y. Amemiya, “Stochastic resonance in an ensemble of single-electron neuromorphic devices and its application to competitive neural networks,” *Chaos, Solitons and Fractals*, vol. 32, no. 2, pp. 855–861, 2007.
- [14] S. Kasai and T. Asai, “Stochastic resonance in Schottky wrap gate-controlled GaAs nanowire field effect transistors and their networks,” *Applied Physics Express*, vol. 1, no. 9, 083001, 2008.
- [15] G.P. Harmer and B.R. Davis, “A review of stochastic resonance: circuits and measurement,” *IEEE Trans. Instrum. Meas.*, vol. 51, no. 2, pp. 299–309, 2002.
- [16] S. Kasai, “Investigation on stochastic resonance in quantum dot and its summing network,” *Int. J. Nanotechnology and Molecular Computation*, vol. 1, no. 2, pp. 70–79, 2009.
- [17] O. Calvo and D.R. Chialvo, “Ghost stochastic resonance in an electronic circuit,” *Int. J. Bifurcation and Chaos*, vol. 16, no. 3, pp. 731–735, 2006.

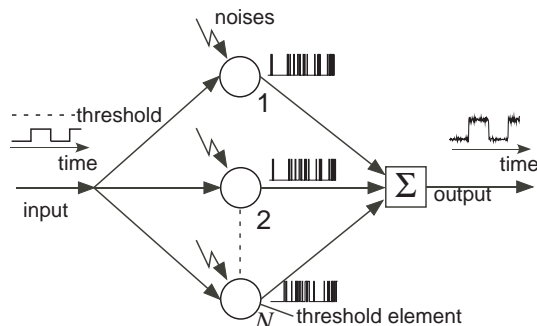
- [18] V. Gautam and R. Rajarshi, “Stochastic resonance in a bistable ring laser,” *Phys. Rev. A*, vol. 39, no. 9, pp. 4668–4674, 1989.
- [19] A. Fioretti, L. Guidoni, R. Mannella, and E. Arimondo, “Evidence of stochastic resonance in a laser with saturable absorber: Experiment and theory,” *J. Statistical Phys.*, vol. 70, no. 1–2, pp. 403–412, 2005.
- [20] L.-Y. Zhang, L. Cao, and D.-J. Wu, “Stochastic resonance in a single-mode laser driven by quadratic colored pump noise: Effects of biased amplitude modulation signal,” *Communications in Theoretical Phys.*, vol. 52, no. 1, pp. 143–148, 2009.
- [21] K. Ichikawa, Y. Takahashi, and M. Nagata, “Experimental verification of power supply noise modeling for EMI analysis through on-board and on-chip noise measurements,” *IEICE Trans. Electronics*, vol. E90-C, no. 6, pp. 1282–1290, 2006.
- [22] 宇田川 玲, 浅井 哲也, 吉田 和徳, 雨宮 好仁, “電子回路で容易に実装可能な二重井戸ポテンシャル系における確率共鳴～オペアンプ一個でできる確率共鳴実験～,” 電子情報通信学会 非線形問題研究会, (東京), 2010年3月.

第3章 暗画像検出のための生体網膜モデル

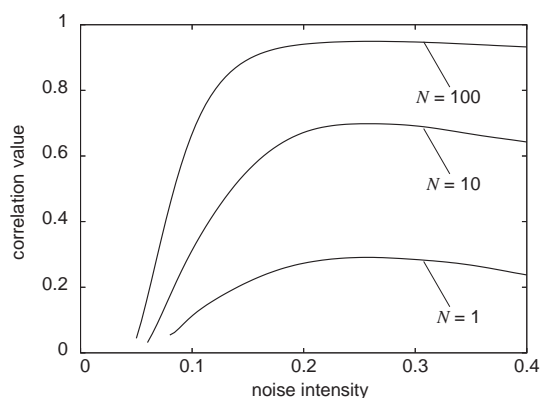
3.1 まえがき

近年確率共鳴と呼ばれる現象が、主に微弱信号検出への応用 [1] を主眼に、電子工学の分野で着目をあびている。近年の様々な研究成果から、幅広い電子工学系 (レーザー [2, 3, 4]、非線形回路 [6, 7, 8]、 $\Delta - \Sigma$ 変調器 [9]、量子回路 [10, 11, 12]) でこの現象が発現することがわかってきた。雑音やゆらぎは「邪魔者」とみなされるのが常であり、電子回路設計者はそれを可能な限り排除しようとする。しかし、この確率共鳴現象をうまく電子回路設計に持ち込むことができれば、雑音を有効活用して機能する新しい種類の電子回路設計手法が確立できるかもしれない。

雑音利用の例として生物の神経系における生理学実験に着目した。特に暗画像検出をするうえで生体の視覚系での微弱信号検出の仕組みを応用することは重要だ。近年、Funke らは猫の第一視覚野における視覚経路において、不必要なランダムな活動を抑え SNR を高く保ちつつ信号検出の精度を高くするという SR に似た過程を有効利用していることが確認された [16]。その仕組みについては完全に明かにされていないものの、i) 雑音強度の最適な設定なしに起きる SR [9] は非常に基本的なメカニズムによるものであること、ii) 網膜のフォトレセプタから皮質ニューロンに至る視覚経路には極めて大きな受容野が存在していることの二つは前提条件として考えてもよいだろう。Funke らの実験結果とこの前提条件から得た仮定を確認するため、受容野の仕組みをとりいれたニューラルネットワークモデルを構築した。今回の目的は、このモデルの特性を雑音強度、受容野の広さ、特性バラツキについてその依存性を確かめることである。



(a) しきい系で構成した加算ネットワーク



(b) 入出力の相関係数と雑音強度の関係

図 3.1: 雑音強度の調節を必要としない確率共鳴 (SR) [9]

この章は以下のような構成になっている。第2節において、Collinsらが提案した“SR without tuning”の要旨を説明する。第3節において提案するニューラルネットワークを説明する。このネットワークは第4節において数値シミュレーションによって評価される。特性バラツキをもつネットワークにおいて、ニューロンのうける雑音強度だけでなく受容野の大きさについてもある最適値があることを示す。第5節でシミュレーション結果をまとめる。さらに6節において、この現象の理論解析をする際の方針を説明し、7節において算出が難しい相関係数のかわりにエラー関数を評価関数として導入する。8節で導入したエラー関数を用いてエラーの理論式を導出し、9節でシミュレーション結果と理論式の整合性を確認する。

3.2 しきい系で構成したアレイネットワーク

図 3.1 にしきい系のモデル図を示す [9]。図中において円で描かれているのはしきい素子である。このしきい素子はしきい値を有しており、素子に与えられた入力信号の大きさがしきい値より小さい場合は 0、大きい場合は 1 を返す素子である。図に示すようにこのしきい素子を N 個配置し、全てのしきい素子に共通の入力信号 ($<$ しきい値) を与える。そして全てのしきい素子の出力を加算平均し、それをこの系の出力とする。このとき、しきい素子に雑音を与えられていない場合は全てのしきい素子の出力は常に 0 であるためそれを加算平均したものである系の出力も 0 である。そのため、入力信号と出力信号の相関係数は 0 である。次にしきい素子に素子ごとに独立した雑音を与えられている場合を考える。雑音強度が充分小さい場合は雑音を与えられていない場合と同じ結果である。しかし、中程度の大きさの雑音を与えられている場合、いずれかのしきい素子において入力信号と雑音の加算値が素子のしきい値を超える。入力が大きい場合その加算値がしきい値を超える確率が高くなり、入力が小さい場合その加算値がしきい値を超える確率が低くなる。入力が小さい場合でもしきい値を超える確率はあるものの、素子の出力を加算平均するとき、そのような素子間に相関のない出力は排除される。その結果、系の出力は入力と高い相関を持つ。大きすぎる雑音を与えられている場合、全ての素子において入力信号の大きさと無関係にしきい値を超えるため系の主力と入力の相関は低くなる。

雑音を系に与えたときに相関が高くなることを確認するため数値シミュレーションを行なった。Collins らは [9] において FitzHuge-Nagumo ニューロンモデルがしきい素子として用いたが、より単純な McCulloch-Pitt ニューロンを用いた。図 3.1(b) に雑音強度を変えたときの相関係数の大きさをプロットした。ただし素子数 $N = 1, 10, 100$ の場合の結果である。いずれの場合でも雑音強度が低いとき相関値は低いが、中程度 (約 0.2) のとき相関値は最大となり、それ以上のときゆるやかに減少した。また N が多くなるにつれ相関係数の最大値も高くなったことが確認できた。それに加えて大きな雑音を与えたときに生ずる相関係数の落ち込みが小さく

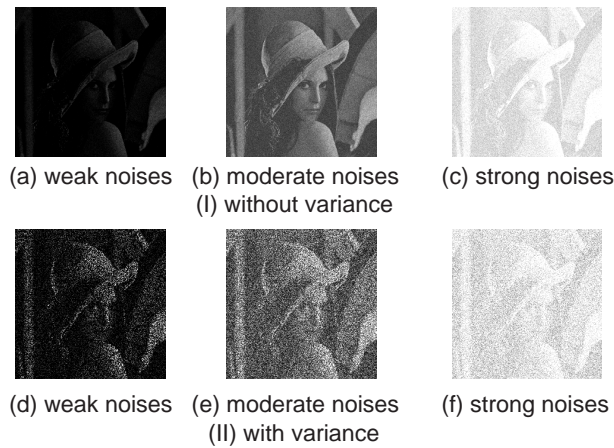


図 3.2: SR を用いた 2D 画像の検出例

なった。つまり、十分な数のニューロンを用いれば雑音強度に依存せず (最適な雑音を与えることなく) 微弱な入力信号を検出できるということだ [9]。

この SR のアイデアをイメージセンサに応用することを考える [6]。図 3.1(a) に示されたような SR モデルを 1 ピクセルに対応させて、2D のアレイネットワークを構築する。このアレイは暗画像 (サブスレッシュホールドの入力信号) を受ける。そのため、外部雑音を与えられない場合出力信号は常に 0 である。雑音強度が増加するにつれ、徐々に出力信号が表われる。図 3.2(a) から (c) に 2D アレイネットワークのシミュレーション結果を示す。説明したように、雑音がない、または微弱な場合画像は認識できないが、中程度の雑音を与えることではっきりと画像を認識できる。強すぎる雑音を与えた場合中程度の雑音を与えた場合より視認しづらくなったことを確認できた。ここで各ピクセルにランダムなオフセットが存在している場合を考える。この場合、各しきい素子は微弱な入力信号だけでなくそのオフセットまで確率共鳴により雑音を用いて増幅してしまう。その例を図 3.2(d) から (f) に示す。図に示されているように、(a) から (c) と比較するとランダムオフセットの影響で SNR が低下していることがわかる。つまり、SR は暗画像検出などの微弱信号検出に有用だが、このままイメージセンサとしての応用した場合フォトダイオードに存在するランダムオフセットも SR の効果で検出してしまう。

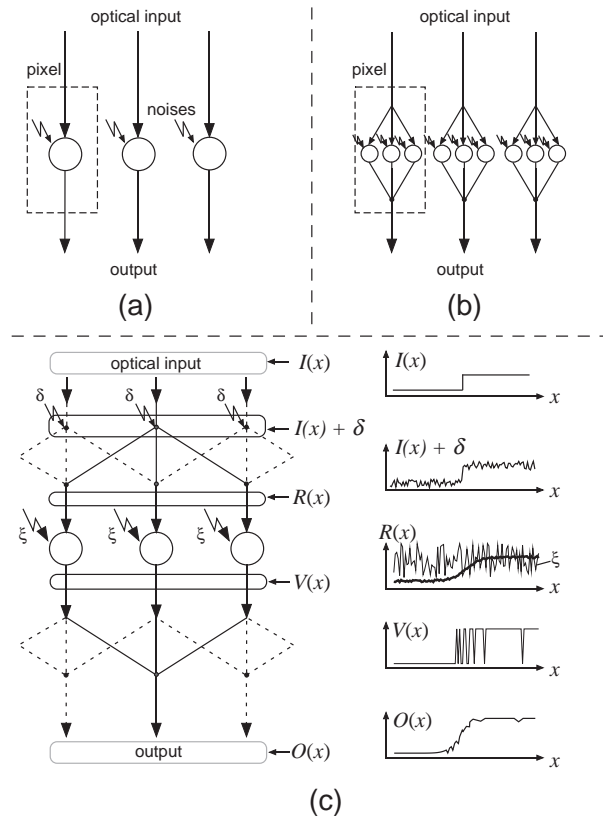


図 3.3: 3 種類の SR モデル。(a) $N = 1$ の場合の SR アレイ、(b) $N = 3$ の場合の SR アレイ、(c) 提案ネットワークモデル

3.3 近傍結合を持つしきい系で構成したネットワーク

図 3.2 に 3.6 章において説明したモデルを用いて構築した 1D ネットワークを示す。図 3.2 (a), (b) に $N = 1, N > 1$ のときの 1D ネットワークである。入力信号は個々に雑音を受けているしきい素子に与えられる。 $N = 1$ のとき 1 ピクセル内のしきい素子の数は一つである。この場合 3.6 章で説明した通り相関値は低いと考えられる。 $N > 1$ において 3.1 には含まれていた平均加算を行なう素子 (Σ と書かれたシンボル) については省略している。ひとつの入力は 1 ピクセル内の複数のしきい素子に与えられる。そしてそれぞれの出力は各ピクセルごとに加算平均されてセル出力となる。図 3.2(c) は提案する 1D ネットワークである。

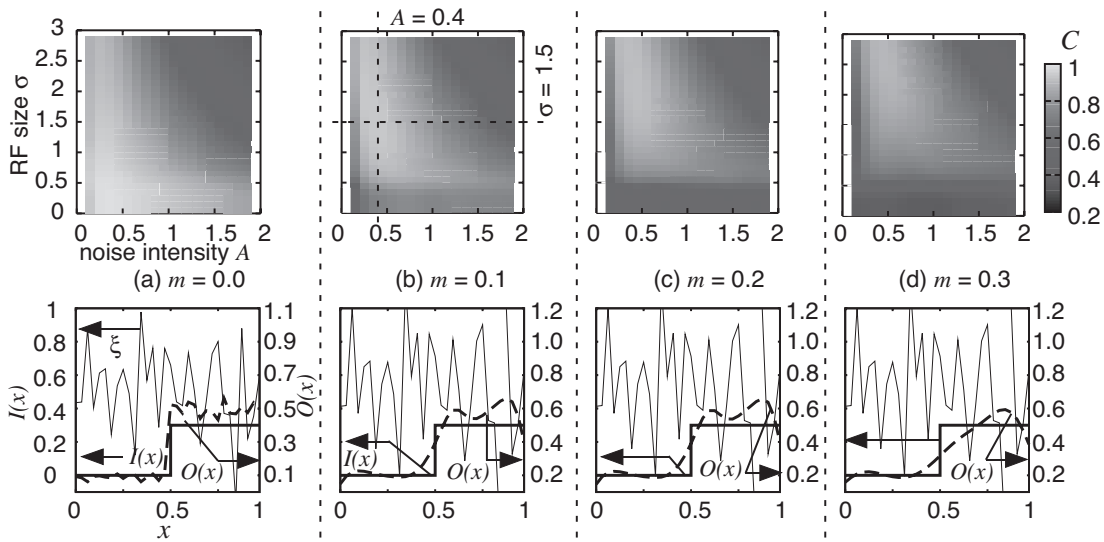


図 3.4: 1D 提案モデルのシミュレーション結果

相関係数を上昇させるため、図 3.3(b) に示されるように各ピクセルに複数のニューロンを用いて構成した構造 (図は $N = 3$ の場合) を考える。この場合、相関係数は確かに上昇し N を大きくすることで最もよい結果が期待できるものの、1ピクセルあたりに含まれる素子の数が多いため、集積度が低くなるのが問題である。それに加えて、この構成の場合 3.6 章で説明したようにランダムオフセットを本質的に除去することができない。ここで相関係数を高く保ちつつさらに集積度も高いことを目的として図 3.3(b) で示された構造をかさねあわせた構造のモデルを提案する [20]。3.3(c) にその提案モデルを示す。ここでしきい素子は隣り合ったセル同士で共有している。そしてその共有している範囲を、生物学との類似から受容野 (receptive fields, RFs) と呼ぶ。この図中では 3.3(b) ($N = 3$) の構造が隠されている (図の実線と丸で描かれている) おり、しきい素子は隣り合ったセル間で共有している。

図 Fig. 3.3(c) において、光学入力の分布は $I(x)$ で表現され、フォトレセプタに与えられている。フォトレセプタの出力分布は $I(x) + \delta(x)$ で与えられる。ここで $\delta(x)$ は空間的にランダムな信号 (ランダムオフセット) であり $m \cdot N(0, 1)$ で与えら

える。[[$N(0, 1)$ は平均0分散1のガウスシアンノイズである]。フォトレセプタとしきい素子間の結合を介して与えられるニューロンへの入力は

$$R(x) = \int (I(X) + \delta(X)) \cdot g(X - x) dX, \quad (3.1)$$

$$g(x) = \frac{1}{\sqrt{2\pi}\sigma} \exp\left[-\frac{x^2}{2\sigma^2}\right],$$

で与えられる。ここで σ は受容野の大きさを表わしている。よってMPニューロンの出力分布は

$$V(x) = H(R(x) - \xi(t)), \quad (3.2)$$

である。ここで $H(\cdot)$ はステップ関数であり、また $\xi(t)$ は時間的にランダムな信号($A \cdot N(0, 1) + \theta$)である (A : 標準偏差, θ : しきい値の平均). MPニューロンと出力セル間の結合を介して与えられるネットワークの出力は

$$O(x) = \int V(X) \cdot g(X - x) dX. \quad (3.3)$$

で与えられる。このモデルにおけるSRの特性を調査する。ここで m (ランダムオフセット), σ (受容野の大きさ), and A (SRを起こすのに必要な各しきい素子に与える雑音の強さ) を変えて特性を調べる。

3.4 シミュレーション結果 (相関係数)

受容野サイズと雑音 (フォトレセプタのランダムオフセットとMPニューロンの時系列雑音) の効果を調べるため数値シミュレーションを行なった。シミュレーションでは $\theta = 0.5$ 、 $I(x) = 0.3 \cdot H(x - 0.5)$ とした。1D空間 ($x : [0, 1]$) は32個のMPニューロン ($N = 32$) によって離散化される。ただし、 $dx \equiv 1/N$ かつ $x = i \cdot dx$ (i : 整数) である。3.4(上) は4種類の m について光入力 $I(x)$ とネットワークの出力 $O(x)$ の相関値を σ と A の関数として色の濃淡で描写したものである。出力 $O(x)$ は512回試行した結果の平均から得た。相関係数は

$$C \equiv \frac{\sum_{i=1}^N [I(i \cdot dx) - \langle I \rangle] \cdot [O(i \cdot dx) - \langle O \rangle]}{\sqrt{\sum_{i=1}^N [I(i \cdot dx) - \langle I \rangle]^2} \sqrt{\sum_{i=1}^N [O(i \cdot dx) - \langle O \rangle]^2}}, \quad (3.4)$$

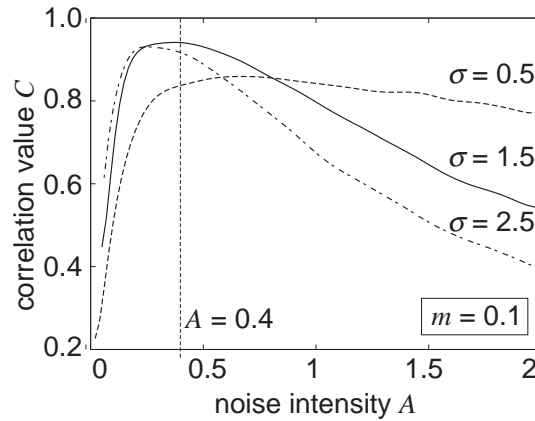


図 3.5: 雑音強度 A と相関係数 C の関係

から計算した。ただし $\langle I \rangle$ と $\langle O \rangle$ は $I(x)$ と $O(x)$ を空間的に平均した値である ($\langle I \rangle$ は 0.15, $\langle O \rangle$ は $O(x)$ から数値的に得た)。図 3.4(下) は $I(x)$, $O(x)$ および $\xi(t)$ の分布を示している。フォトレセプタがバラツキを含まないとき ($m = 0$, Fig. 3.4(a))、受容野サイズ (σ) が 0 のとき相関係数が最大となる。フォトレセプタがバラツキを含むとき ($m = 0.1$, Fig. 3.4(b))、相関係数の最大値は 0 より大きな受容野サイズで得られる。このことはバラツキを含むネットワークにおいて SR を効果的に利用するためには受容野が必要だということを示している。 m が増加するにつれて (Fig. 3.4(c) and (d))、相関係数の最大値は少しずつ減少していったもののより高い σ で得られた。

$m = 0.1$ のときのより詳しく相関係数の変化をみるため、 $\sigma = 0.5, 1.5, 2.5$ とした場合の C の雑音強度 A への依存性をプロットした。図 3.5 がその結果である。通常の SR ネットワークと同様に (図 3.1)、相関係数は中程度の雑音強度 (A) で最大となった。また、最大の相関係数は $\sigma = 1.5$ で得られた。 $\sigma = 0.5, 1.5, 2.5$ の結果から最大の相関係数は σ に強く依存していることがわかる。 $\sigma = 0.5$ より $\sigma = 1.5$ の場合の方が最大の相関値が大きいのは、 σ が元のネットワークにおける 1 ピクセル内に含まれるニューロンの数に対応しているためだと考えられる。ただし、提案ネットワークは元のネットワークを重ね合わせた形であるため入力信号のスムージングを行ってしまう。よって元のネットワークとは違い σ には上限があ

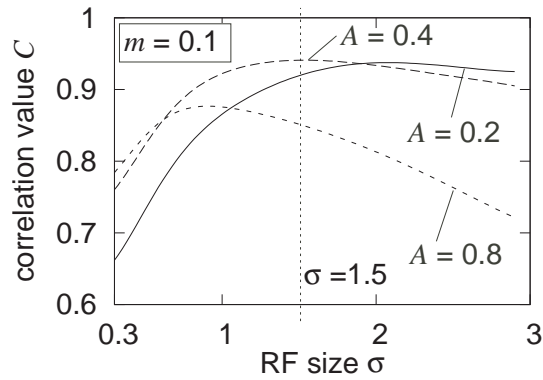
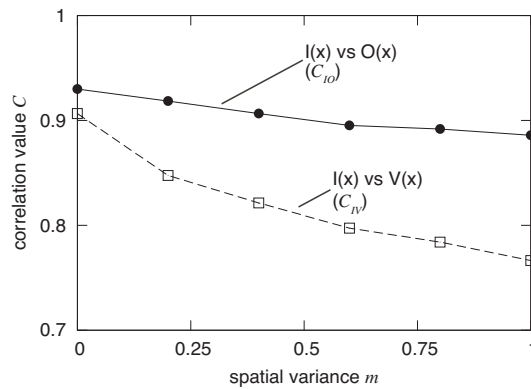
図 3.6: 受容野の大きさ σ と相関係数 C の関係

図 3.7: 空間バラツキを変えたときの最大の相関係数

る。受容野サイズに対する C の依存性を調べた。図 3.6 は $A = 0.2, 0.4, 0.8$ とした場合の C の受容野サイズに対する依存性である。 $A = 0.8$ のとき $\sigma < 1$ で最大の相関係数であったがより $A = 0.2, 0.4$ のときは $1 < \sigma < 2$ で最大の相関係数であった。そして最大の相関係数は $A = 0.4, \sigma = 1.5$ で得られた。このことから $m \neq 0$ のとき $\sigma \neq 0$ にしなければ最大の相関係数ではないことがわかった。

$V(x)$ と $O(x)$ 間の接続の効果を確認するため、 $I(x)$ と $O(x)$ の相関係数 C_{IO} および $I(x)$ と $V(x)$ の相関係数 C_{IV} を計算した。図 3.7 は C_{IO} および C_{IV} の最大値を空間バラツキ m についてプロットしたものである ($I(x) = 0.1 \cdot H(x - 0.5)$)。それぞれの m について雑音強度 A および受容野サイズ σ を変えて得られた最大の値

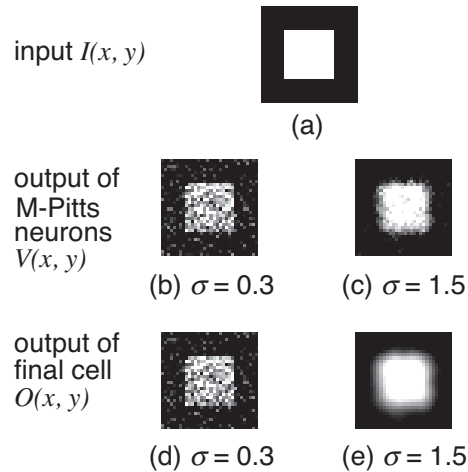


図 3.8: 1bit の画像を用いた 2D シミュレーション結果。(b) から (e) のグレイスケールの画像は 512 回乱数の種を変えて得られた 2 値画像を平均化して得られた

を探した。その結果 C_{IO} は常に C_{VO} より大きかった。そして C_{IO} と C_{VO} の差は m が大きくなるとさらに拡大した。この結果から $V(x)$ と $O(x)$ の結合が相関係数を上昇させるのに効果的であり、検出した画像の質を上げることができると考えられる。

最後に、受容野サイズ σ を 0.3, および 1.5 に設定した場合の 2D ネットワークを用いた画像処理のパフォーマンスを確認する。図 3.8 はその結果である ($A = 0.4$, $m = 0.1$, $\theta = 0.5$)。図 3.8(a) にバイナリの入力画像 $I(x, y)$ [32×32-pixels の 1bit の画像. $I(x, y) = 0$ (黒) および 0.3 (白) である] を示す。また図 3.8(b) および (c) はレベル補正した中間層ニューロンの出力 $V(x, y)$ であり図 3.8(d) および (e) は出力層の出力 $O(x, y)$ である。受容野サイズが小さい場合 ($\sigma = 0.3$) と受容野サイズが大きい場合 ($\sigma = 1.5$) の結果から、バラツキがあるときには受容野サイズを大きくするほうが視覚的に優れた結果を得られることがいえる (今回用いた単純な画像のとき)。

より複雑な画像を与えたときの効果を観測するため、8-bit グレイスケールの画像を用いてシミュレーションを行なった。図 3.9 にその結果を示す。ただし、図 3.9(a) は 256×256-pixels 8-bit gray-scale image の入力画像 $I(x, y)$ である。ネット

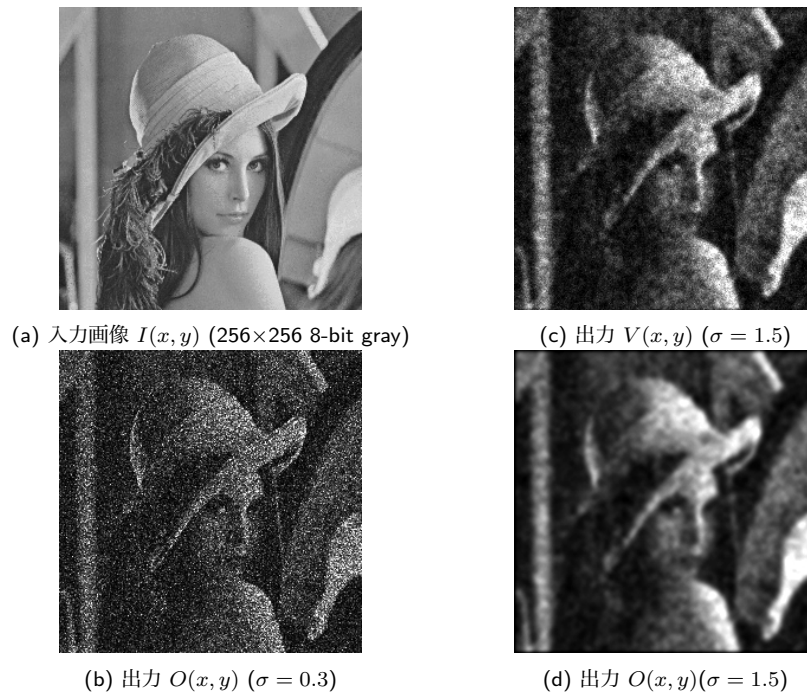


図 3.9: グレースケールの画像を用いた 2D シミュレーション結果。(b) から (e) のグレースケールの画像は 512 回乱数の種を変えて得られた 2 値画像を平均化して得られた。

ワークに与えるとき微弱信号とするため、0 (black-most pixel) and 0.3 (white-most pixel) に規格化した。図 3.9(b), (c), (d) に 8-bit グレースケールの入力画像を与えた場合のネットワークの出力結果を示す。 $\sigma = 0.3$ のとき $O(x, y)$ および $V(x, y)$ はほぼ同じ結果を得られるため $O(x, y)$ のみを図 3.9(b) に示した。このとき SR により検出された出力画像は非常にノイズが多い。これはランダムオフセットが SR によって増幅されて検出された結果である。図 3.9(c) および (d) は $\sigma = 1.5$ のときのレベル補正された $V(x, y)$ および $O(x, y)$ の出力結果である。図 3.9(c) および (d) は視覚的にどちらが優れているかはっきりいうのは難しいものの、この二つは確かに違いがあり、図 3.9(d) の方がより滑らかな結果をであった。

図 3.6 に示したように、雑音強度 A と受容野サイズ σ を最適な大きさに設定することで入力 $I(x)$ と出力 $O(x)$ の相関係数は最大となった。図 3.5 ではよく知られ

たSRの特性を示した。つまり、しきい値以下の入力 $I(x)$ がMPニューロンに与えられたとき雑音をニューロンに与えることでその入力が増幅されるという特性である。さらに、3.6において受容野サイズ σ をある範囲に設定することで相関係数が最大になるという新しい種類のSRを観測した。

ここで $\sigma \neq 0$ で相関係数が最大となった理由を考える。雑音を受けているMPニューロンは入力の総和と雑音の大きさがそのニューロンのしきい値を超えたときしきい値以下の入力に応答できる。その応答は雑音に強く依存している。言い換えるとニューロンの出力は0,1からなるランダムな時系列信号である。この出力 $V(x)$ が時間平均されたとき、その平均値 $\langle V \rangle$ はある定数に収束する。もし雑音が最適な強度でニューロンに与えられたとき、 $\langle V \rangle$ はしきい値以下の入力信号の値に収束する。つまり、 $\langle V \rangle$ は入力信号と強い相関を持つ。つまり、MPニューロンの出力はその入力で表現することができる。

提案モデルは3.3(c)に示されるように二つの結合層を持っている。一つ目の層はフォトレセプタとMPニューロンを結合し、もう一つはMPニューロンと出力セルを結合している。我々の結果はこの二つの結合がフォトレセプタが持つ空間バラツキ m とを抑えるのに効果的であることを示した。つまり、その二つの結合ネットワークが存在するときに入力信号 $I(x)$ とネットワーク出力 $O(x)$ の相関値が最大となった。受容野サイズ (σ) が増加するにつれ、相関係数は非単調に増加した(図3.6)。素子バラツキ m が増加したときより大きな受容野を必要とするため、相関係数は減少した。ここで注意しておきたいのは、もし素子バラツキ m が0であったとき最大の相関係数は1である。しかし、 m が大きくなると $I(x) + \delta$ と出力 $O(x)$ の間の mismatches が拡大するため、理論上得られる最大の相関値は1よりも小さくなる。

小さな σ であった場合図3.3(c)に示されたネットワークは図3.3(a)に示された通常のSRネットワークと同じ特性を持つと考えられる。よって上述したように、図3.3(c)における $O(x)$ の時間平均された出力 $\langle O \rangle$ はMPニューロンの入力の時間平均 $\langle V \rangle$ と等しくなる。よって、もし $m > 0$ であれば、 $\langle O \rangle$ は $I(x) + \delta(x)$ に近づく。 m が $I(x)$ の信号レベルに近づいたとき、入力 $I(x)$ と出力 $O(x)$ ($\approx I(x) + \delta(x)$)

の間の相関係数は低くなると考えられる。 σ が増加すると、相関係数も増加する。さらに増加すると相関係数は減少する。ここでMPニューロンの出力分布 ($R(x)$) は式 (3.6) で示されているように $I(x) + \delta$ と結合重み関数 $g(x)$ の畳み込みで定義されていることに注意する。このことから非常に大きな σ において、 $R(x)$ の空間バラツキは一様な $I(x)$ がネットワークに与えられたとき消える。一方、相関係数は $I(x)$ と極端にスムージングされた $O(x)$ のミスマッチにより低くなる。結果として、空間バラツキ m は今回提案したSRネットワークの重ね合わせで構成したネットワークにおいて強く抑制される。

3.5 提案モデルの理論導出

これまで述べたように、Funkeらの結果をもとにイメージセンサシステムの実装を目指して、ばらつきのあるフォトセンサを持つ多層ニューラルネットワークモデルを提案した [5]。提案したニューラルネットワークモデルはばらつきのあるフォトセンサ、McCulloch-Pittsニューロン(しきい素子)とそのニューロン間の結合で構成される。このモデルの数値シミュレーションによって確率共鳴に類似した新しい現象を観測した。ニューロン間の結合の範囲をパラメータとして入力光と出力の間の相関値を計算した結果、相関値を最大にする最適な結合の範囲の存在を観測した。

雑音強度に最適値が存在することはこれまでもよく知られている確率共鳴の現象だが、フォトセンサに空間ばらつきがあるとき、ニューロン間の結合の範囲にも最適値が存在する現象は新たな発見である。ニューロン間の結合の範囲が最適値を持つ現象の原因を理論解析によって明らかにするとともに、モデルパラメータが最適値に与える影響を明らかにすることを目的とする。それによってニューラルネットワークモデルをイメージセンサとして実現するための道筋を立てることが最終目標である。まず3.6章にて理論解析を行う提案モデルの構造を簡潔に説明する。

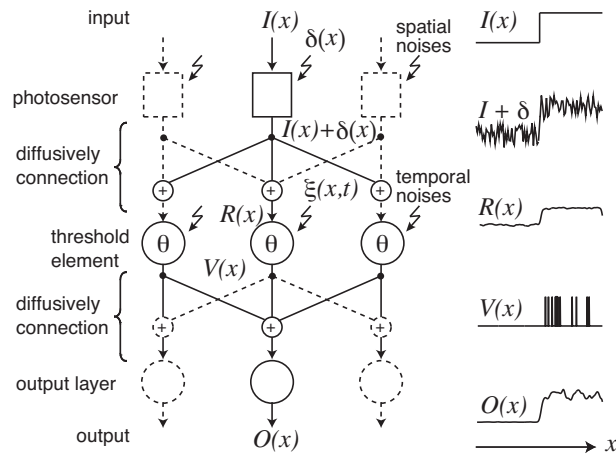


図 3.10: 提案した多層ニューラルネットワークモデル。空間ばらつき $\delta(x)$ を持つフォトセンサは入力 $I(x)$ を受け、その出力 $I(x) + \delta(x)$ は拡散結合を経て雑音 $\xi(x, t)$ を受けたしきい素子に入力される。 $\xi(x, t)$ は一様分布に従い、その振幅は $-A \sim A$ までとした。しきい素子はしきい値 θ を持ち、その出力 $V(x)$ は拡散結合を経て出力層へと伝搬される。しきい素子の入力 $R(x)$ は $(I(x) + \delta(x)) * g(x)$ で与えられ、出力層の入力は $V(x) * g(x)$ で与えられる。 $g(x)$ は拡散結合を示し、平均 0、標準偏差 σ のガウス分布で定義される。

3.6 シミュレーション結果 (二乗誤差)

図 3.10 に提案した 1 次元の多層ニューラルネットワークモデルを示す。モデルはばらつきを持つフォトセンサ、拡散結合のネットワーク、しきい素子で構成されている。まず入力光 $I(x)$ をフォトセンサに与える。フォトセンサの出力は $I(x) + \delta(x)$ で定義され、フォトセンサの空間 (画素) ばらつき $\delta(x)$ は $N(0, m^2)$ に従う確率変数である ($N(0, m^2)$ は平均 0、標準偏差 m に従うガウス分布である)。フォトセンサとしきい素子間の拡散結合を経たしきい素子への入力 $R(x)$ は

$$R(x) = \int (I(y) + \delta(y)) \cdot g(x - y) dy \quad (3.5)$$

$$\equiv (I(x) + \delta(x)) * g(x) \quad (3.6)$$

$$g(x) = \frac{1}{\sqrt{2\pi}\sigma} \exp\left[-\frac{x^2}{2\sigma^2}\right] \quad (3.7)$$

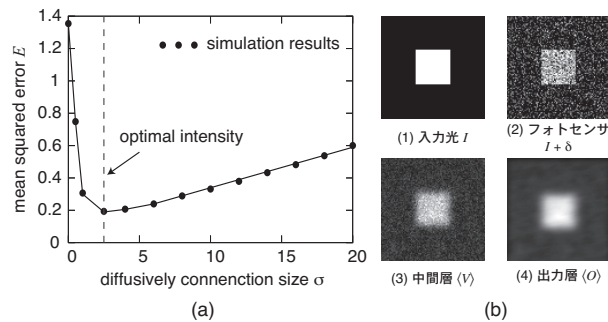


図 3.11: (a) は受容野サイズ σ と二乗誤差 E の関係を示している。 $\sigma = 3$ 付近で E が最小となり、このモデルは最適な σ を持つ。(b) は二次元モデルにおけるシミュレーション結果を示している。(1)~(4) の画像はすべて適切なコントラスト調整を施しており、それぞれ図 3.10 の各信号 ($I(x) \sim O(x)$) に対応している。

で定義される。ここで $g(x)$ は拡散結合を示し、 σ は拡散結合の範囲を表している。しきい素子の出力 $V(x, t)$ は

$$V(x, t) = H(R(x) + \xi(x, t) - \theta) \quad (3.8)$$

で定義される。 $H(\cdot)$ はステップ関数、 $\xi(x, t)$ は雑音、 θ はしきい値である。雑音 $\xi(x, t)$ は $-A \sim A$ の一様分布に従うランダム値で与えられる。しきい素子と出力セル間の拡散結合を経た出力 $O(x, t)$ は、 $O(x, t) = V(x, t) * g(x)$ で定義される。入力光 $I(x)$ は $S \cdot H(x)$ とした (S は入力光の強度)。

このモデルのシミュレーション結果を図 3.11(a) に示す。 $\xi(x, t)$ の振幅 $A = 0.5$ 、 $I(x)$ の振幅 $S = 0.3$ 、しきい値 $\theta = 0.5$ 、 $X = 500$ 、時間平均回数を 1000 回としてシミュレーションを行った。確率共鳴の評価には $I(x)$ と $O(x)$ の間の二乗誤差 E を用いた。 $\sigma = 0$ (拡散結合なし) のときは $E \approx 1.4$ と大きい値を持つが、 $\sigma = 3$ 付近で E が最小となり、その後再び E が上昇するという確率共鳴に類似した現象を確認した。この最適な拡散結合の範囲 ($\sigma = 3$) における二次元シミュレーションを図 3.11(b) に示す。出力層の画像 (4) は入力光 (1) の分布のコントラストが下がった画像として認識できるが、適度なレベル調整を行うことで、ぼかし効果による中間層の画像 (3) よりも明らかに入力画像に近い出力を得られることを確認できた。

以上より、入力にばらつきがあるとき、雑音強度のみならず拡散結合の範囲にも最適値が存在することがわかった。3.7章にてこの現象のメカニズムを明確にするため、モデルの理論解析を行う。

3.7 理論解析

3.7.1 誤差式の導出

理論解析を行うにあたり、提案モデルに入力光 $I(x)$ を与えたときの出力 $O(x, t)$ を評価する必要がある。通常、確率共鳴の評価には相関係数を用いるが、相関係数は $I(x)$ および $O(x, t)$ の共分散と標準偏差を求める必要があるため複雑である。そこで簡単のために入力光 $I(x)$ と十分に時間平均をとった $\langle O(x) \rangle$ との間の二乗誤差 E を確率共鳴の評価に用いる。二乗誤差 E は、

$$E = \frac{1}{X} \int_{-X/2}^{X/2} (\langle O(x) \rangle - I(x))^2 dx \quad (3.9)$$

で定義する。 X は $I(x)$ および $\langle O(x) \rangle$ の範囲である。この式中の $\langle O(x) \rangle$ を論理的に導出するために、まず図3.12(a)に示されるような拡散結合および空間ばらつきのない確率共鳴を考える。入力 $R(x) (R(x) < \theta)$ と雑音 $\xi(x, t)$ の和が θ より大きければ、しきい素子は $R(x)$ に応答し $V(x, t) = 1$ となる。このしきい素子の出力 $V(x, t)$ は $\xi(x, t)$ に強く依存する1ビットのランダム値である。十分に長い時間平均を $V(x, t)$ に対して行うと、時間平均された $\langle V(x) \rangle$ は定常値となり簡略化できる。この $\langle V(x) \rangle$ は雑音強度 A に強く依存し A が大きければ $\langle V(x) \rangle$ の振幅も大きくなる。図3.12(b)に示されるように、最適な強度 A を持つ $\xi(x, t)$ をしきい素子に与える事により、 $\langle V(x) \rangle = R(x)$ となり二つの間の誤差 E は0となる。

この仮定を用いて図3.10における $I(x)$ と $\langle O(x) \rangle$ の関係を導く。3.6章にて $\langle O(x) \rangle = \langle V(x) \rangle * g(x)$ と定義した。最適な雑音強度 A と十分に長い時間平均によって $\langle V(x) \rangle = R(x)$ とおけるので、 $\langle O(x) \rangle = R(x) * g(x)$ となる。3.6章より $R(x) = (I(x) + \delta(x)) * g(x)$ と定義したので $\langle O(x) \rangle$ は

$$\langle O(x) \rangle = [(I(x) + \delta(x)) * g(x)] * g(x) \quad (3.10)$$

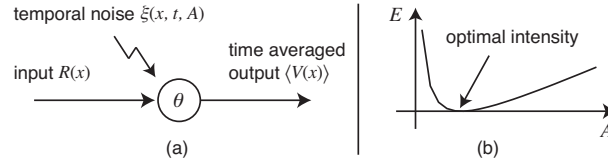


図 3.12: (a): 基本的な確率共鳴のモデル。しきい素子には振幅 A の一様分布に従う雑音 $\xi(x, t)$ が加わっている。(b): 入力 $R(x)$ と十分に時間平均を行った出力 $\langle V(x) \rangle$ の間の誤差 E 。典型的な確率共鳴現象を示し、 $E = 0$ となる最適な雑音強度が存在する。このとき、 $R(x) = \langle V(x) \rangle$ となる。

となる。この式を変形すると時間平均された出力は、

$$\langle O(x) \rangle = [I(x) * g(x) * g(x)] + [\delta(x) * g(x) * g(x)] \quad (3.11)$$

となる。式 3.11 を式 3.9 に代入し、ガウス分布同士の畳み込み $g(x) * g(x)$ を $g'(x)$ と定義すると二乗誤差 E は

$$\begin{aligned} E &= \frac{1}{X} \int_{-X/2}^{X/2} [I(x) * g'(x) + \delta(x) * g'(x) - I(x)]^2 dx \\ &\equiv E_1 + 2E_0 + E_2 \end{aligned} \quad (3.12)$$

で表される。ここで、 E_0 、 E_1 、 E_2 は以下の式で与えられる。

$$E_0 = \frac{1}{X} \int_{-X/2}^{X/2} (I(x) * g'(x) - I(x)) (\delta(x) * g'(x)) dx \quad (3.13)$$

$$E_1 = \frac{1}{X} \int_{-X/2}^{X/2} [(I(x) * g'(x)) - I(x)]^2 dx \quad (3.14)$$

$$E_2 = \frac{1}{X} \int_{-X/2}^{X/2} (\delta(x) * g'(x))^2 dx \quad (3.15)$$

E_0 が示す意味は入力 $I(x)$ と空間ばらつき $\delta(x)$ の間の相関値である。 $I(x)$ と $\delta(x)$ は互いに無相関であるため、その相関値は無視できる ($E_0 \approx 0$)。従って E は互いに独立した誤差 E_1 と E_2 の和のみで表すことができる。 E_1 は拡散結合 $g'(x)$ によって $I(x)$ が歪むことによって生じる誤差を、 E_2 は $\delta(x)$ による誤差を表している。

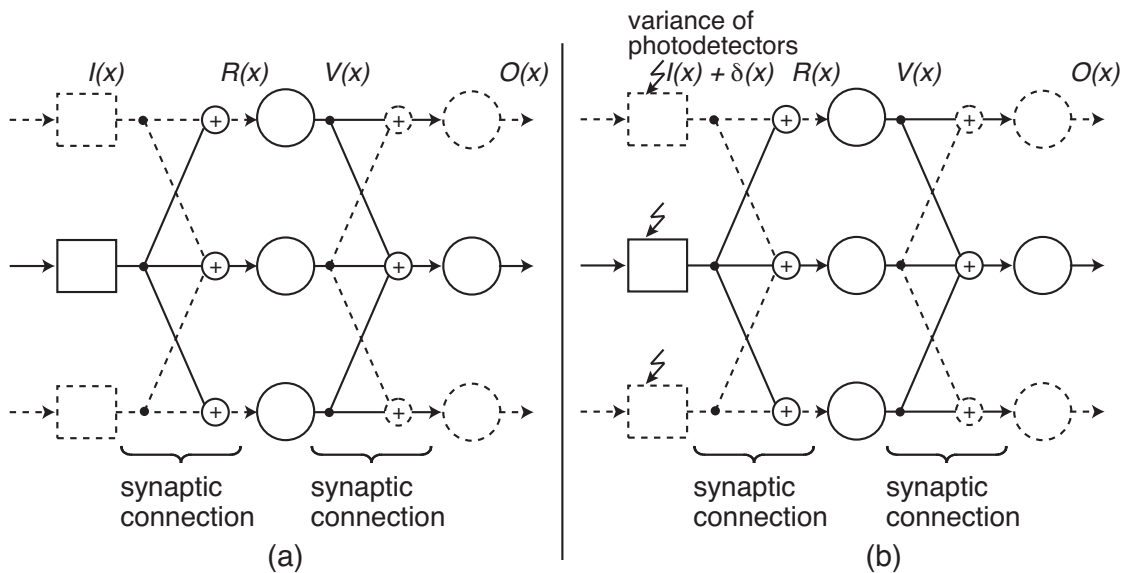


図 3.13: (a): ばらつきのない拡散結合モデル。ばらつきが無い場合の誤差を求めるために、提案モデル (図 3.10) から空間ばらつき $\delta(x)$ を除去した。(b): フォトセンサにばらつき $\delta(x)$ が存在するモデル。

いま、空間ばらつきがなく ($m = 0$) 拡散結合がない ($\sigma = 0$) 場合を考える。 $\sigma = 0$ なので $g(x)$ はデルタ関数となり、 $I(x) * g(x) = I(x)$ となるので $E_1 = 0$ となる。一方、 $m = 0$ なので $\delta(x) = 0$ となるので、その積分 E_2 も 0 となる。従って式 3.12 より、空間ばらつきがなくかつ拡散結合がない場合、 $E = 0$ となることが分かる。

次に図 3.13(a) に示されるばらつきがない場合 ($\delta(x) = 0$) の σ に対する E の変化を考える。 E は式 3.12 で与えられ、入力信号とばらつきは無相関なため $E_0 = 0$ となり、かつ $\delta(x) = 0$ より E_2 も 0 である。従ってこの場合の誤差 E は $E = E_1$ で求めることができ、 E_1 は式 3.14 で与えられる。 $g'(x)$ は二つのガウス分布 $g(x)$ の畳み込みで定義しており、ガウス分布同士の畳み込みもまたガウス分布となるので、

$$g'(x) = \frac{1}{\sqrt{2\pi\sigma'}} \exp\left[-\frac{x^2}{2\sigma'^2}\right] \quad (3.16)$$

で表される。畳み込んだガウス分布の標準偏差 σ' は元の分布の標準偏差 σ の $\sqrt{2}$ 倍となる ($\sigma' = \sqrt{2}\sigma$)。この $g'(x)$ を用いて式 3.14 の $I(x) * g'(x)$ を導出する。入力

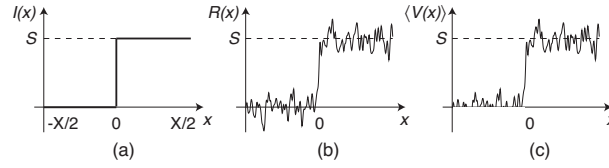


図 3.14: (a): 入力 $I(x)$ ($I(x) \equiv S \cdot H(x)$) の 1 次元プロット、(b): しきい素子の入力 $R(x)$ 。 $R(x)$ は $(I(x) + \delta(x)) * g(x)$ で定義される。 $R(x)$ はある x_0 のときに $R(x_0) < 0$ となることがある。(c): 十分に時間平均をとったしきい素子の出力 $\langle V(x) \rangle$ 。 $\langle V(x) \rangle$ は必ず $\langle V(x) \rangle \geq 0$ となる。

$I(x)$ は 3.6 章より $I(x) = S \cdot H(x)$ と定義したので、入力とガウス分布の畳み込み $I(x) * g'(x)$ は

$$I(x) * g'(x) = S \int_0^{X/2} g'(x-y) dy \quad (3.17)$$

で表される。ガウス分布の積分は error function を用いて表す事ができるので、

$$I(x) * g'(x) = \frac{S}{2} \left\{ \operatorname{erf} \left(\frac{x}{\sqrt{2}\sigma'} \right) - \operatorname{erf} \left(\frac{x-X/2}{\sqrt{2}\sigma'} \right) \right\} \quad (3.18)$$

を得る。 $x \ll X/2$ かつ $X \ll \sigma'$ であるとき、 $\operatorname{erf} \left(\frac{x-X/2}{\sqrt{2}\sigma'} \right) \approx -1$ と近似できるため、

$$I(x) * g'(x) \approx \frac{S}{2} \left(\operatorname{erf} \left(\frac{x}{\sqrt{2}\sigma'} \right) + 1 \right) \quad (3.19)$$

となる。この式を式 3.14 に代入すると、

$$E = \frac{1}{X} \int_{-X/2}^{X/2} \left(\frac{S}{2} \left(\operatorname{erf} \left(\frac{x}{\sqrt{2}\sigma'} \right) + 1 \right) - I(x) \right)^2 dx \quad (3.20)$$

となる。 $I(x) = S \cdot H(x)$ と定義しているのので被積分関数は奇関数となり、その 2 乗は偶関数になる。また、 $\sigma' = \sqrt{2}\sigma$ なので E は

$$E = \frac{S^2}{2X} \int_0^{X/2} \left(1 - \operatorname{erf} \left(\frac{x}{2\sigma} \right) \right)^2 dx \quad (3.21)$$

で与えられる。

これまでは空間ばらつき $\delta(x)$ を 0 とおいて、ばらつきによる影響を考えずに誤差を求めた。ここで図 3.13(b) に示される、ばらつきある場合の誤差について考え

る。まず二つの拡散結合を除去したモデルにおけるばらつき $\delta(x)$ による誤差 E を求める。このときの時間平均された出力 $\langle O(x) \rangle$ は

$$\langle O(x) \rangle = \langle V(x) \rangle = R(x) = I(x) + \delta(x) \quad (3.22)$$

となり、 E は次の式で表される。

$$E = \frac{1}{X} \int_{-X/2}^{X/2} (\langle O(x) \rangle - I(x))^2 dx \quad (3.23)$$

$$= \frac{1}{X} \int_{-X/2}^{X/2} \delta^2(x) dx \quad (3.24)$$

この式より、拡散結合がない場合の二乗誤差 E は空間ばらつきの大きさ m に依存することを表している。

次に図 3.13 (b) に示される拡散結合があるときの誤差を考える。二乗誤差 E は式 3.12 によって表される。入力とばらつきは無相関なので $E_0 = 0$ となり、式 3.14 で表される E_1 に $\delta(x)$ が含まれないので E_1 は式 3.21 で与えられる。よって式 3.15 で表される E_2 のみを求めればよいが、式 3.15 は $R(x) = \langle V(x) \rangle$ という条件の下で成り立つ。 $R(x)$ は $(I(x) + \delta(x)) * g(x)$ で与えられ、 $\delta(x)$ は平均 0 のガウス分布に従う確率変数なので、ある x の値 x_0 にて $R(x_0) < 0$ となることがある。一方、 $V(x, t) = H(R(x) + \xi(x, t) - \theta)$ と定義しているので、 $V(x)$ の値は 0 または 1 のどちらかである。従って、 $V(x, t)$ の時間平均値 $\langle V(x) \rangle$ は必ず $\langle V(x) \rangle \geq 0$ となり、 $R(x) = \langle V(x) \rangle$ という条件と矛盾する。 $R(x_0) < 0$ であるとき $R(x_0) \neq \langle V(x_0) \rangle$ になるという問題が発生するので、図 3.14 を用いてこのときの E_2 への影響を考える。 $0 < x < X/2$ の領域では $S > 3m$ と定義しているので $R(x_0) < 0$ となる確率は限りなく 0 に近い。 $R(x_0) < 0$ となることがないのですべての x で $R(x) = \langle V(x) \rangle$ が成り立つ。従って、この領域では式 3.15 を用いることができる。一方、 $-X/2 < x < 0$ の領域では $I(x) = 0$ なので $R(x) = \delta(x) * g(x)$ となり、 $\delta(x)$ は平均 0 のガウス分布に従うランダム値なので、 $R(x_0) < 0$ となることがある。 $R(x_0) < 0$ かつ $\xi(x_0, t) - \theta = 0$ ならば $V(x_0, t)$ は必ず 0 になり、その時間平均 $\langle V(x_0) \rangle$ も 0 となる。 $\langle O(x) \rangle = \langle V(x) \rangle * g$ より $\langle V(x_0) \rangle = 0$ であれば $\langle O(x_0) \rangle = 0$ となり、この x_0 の点におけるばらつきによる誤差は 0 となる。従って、 x_0 の数が $-X/2 < x < 0$ の領域に

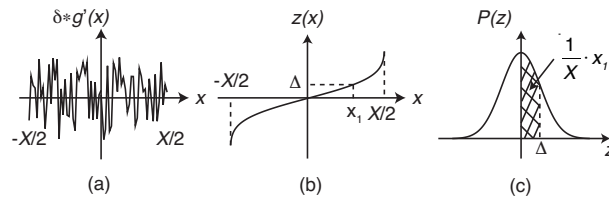


図 3.15: (a): $\delta(x) * g'(x)$ (x の範囲は $-X/2 \sim X/2$) の 1 次元プロット。簡単のため、(b) に $\delta(x) * g'(x)$ を昇順に並び替えた $z(x)$ を示す。確率変数 $z(x)$ は (c) に示される標準偏差 σ_0 のガウス分布に従う。

占める割合に比例してばらつきによる誤差が小さくなる。この割合を知るために $\langle V(x) \rangle = 0$ (つまり $R(x) < 0$) となる確率を求める。 $x < 0$ では $R(x) = \delta(x) * g(x)$ になり、 $\delta(x)$ は平均 0 のガウス分布に従うランダム値なので 1/2 の確率で $\delta(x) < 0$ となる。従って $R(x) < 0$ となる確率は 1/2 となるので、 $-X/2 < x < 0$ でのばらつきによる誤差は式 3.15 を用いて計算したものの 1/2 になる。 E_2 は $-X/2 < x < 0$ のときのばらつきによる誤差と $0 < x < X/2$ のそれとの和なので、式 3.15 で計算した E_2 の 3/4 倍となる。この条件下でのばらつきによる誤差を E'_2 とすると、

$$E'_2 = \frac{3}{4} E_2 = \frac{3}{4X} \int_{-X/2}^{X/2} (\delta(x) * g'(x))^2 dx \quad (3.25)$$

となる。

次に $\delta(x) * g'(x)$ の式を求める必要があるが、それを得ることは $\delta(x)$ が確率変数のため難しいと考えられる (図 3.15(a) 参照)。しかし、 X が十分に大きいとき確率変数 $\delta(x)$ を直接扱う必要はなく、 $\delta(x)$ の統計的な特性のみが必要となる。簡便のため昇順に並び替えた $\delta(x) * g'(x) (\equiv z(x))$ を図 3.15(b) に示す。図 3.15(b) より E_2 は $z^2(x)$ の積分によって得られるので、

$$E_2 = \frac{1}{X} \int_{-X/2}^{X/2} z^2(x) dx \quad (3.26)$$

で表される。ここで $z(x)$ を得るために図 3.15(b) に示される $z(x_1) = \Delta$ について考える。図 3.15(c) は z の確率分布 $P(z)$ (ガウス分布) を示している。 x_1 は $z = 0 \sim$

Δ までの累積確率密度の X 倍に対応するので、

$$x_1 = X \int_0^{\Delta} P(z) dz = \frac{X}{2} \operatorname{erf} \left(\frac{\Delta}{\sqrt{2}\sigma_o} \right) \quad (3.27)$$

となる。 σ_o は $\delta(x) * g'(x)$ の標準偏差である。式3.27の逆関数をとることで、 $\Delta = \sqrt{2}\sigma_o \operatorname{erf}^{-1}(2x_1/X) = z(x_1)$ を得る。 x_1 はすべての x について成り立つので、 $x_1 = x$ として式3.26に代入すると

$$E_2 = \frac{1}{X} \int_{-X/2}^{X/2} \left(\sqrt{2}\sigma_o \operatorname{erf}^{-1} \left(\frac{2x}{X} \right) \right)^2 dx \quad (3.28)$$

$$= \frac{4\sigma_o^2}{X} \int_0^{X/2} \left(\operatorname{erf}^{-1} \left(\frac{2x}{X} \right) \right)^2 dx \quad (3.29)$$

となる。 E_2 は $R(x) = \langle V(x) \rangle$ という条件の下で成り立つ。 $x < 0$ の領域で $R(x) < 0$ になる場合のばらつきによる誤差 E'_2 は式3.25で与えられるので、式3.29を代入すると

$$E'_2 = \frac{3\sigma_o^2}{X} \int_0^{X/2} \left(\operatorname{erf}^{-1} \left(\frac{2x}{X} \right) \right)^2 dx \quad (3.30)$$

ここで $\delta(x) * g'(x)$ の標準偏差 σ_o は $\sigma_o^2 = m^2/(2\sqrt{\pi}\sigma^2)$ で与えられる。従って式3.29は

$$E'_2 = \frac{3m^2}{2X\sqrt{\pi}\sigma^2} \int_0^{X/2} \left(\operatorname{erf}^{-1} \left(\frac{2}{X}x \right) \right)^2 dx \quad (3.31)$$

となる。全体の誤差 E は式3.12で与えられ、式3.21と式3.31を用いることで E を計算することができる。

3.7.2 最適なRFサイズの導出

前節にて図3.13(b)のモデルの誤差 E を理論的に導出することができた。ここではその誤差が最小となる最適な拡散結合の範囲 σ_M を求める。 σ_M は E を σ で微分し、その微分係数が0となる σ である。 E は拡散結合による誤差 E_1 とばらつきによる誤差 E_2 の和で表され、かつ互いに独立であるので E の微分係数は

$$\frac{dE}{d\sigma} = \frac{dE_1}{d\sigma} + \frac{dE_2}{d\sigma} \quad (3.32)$$

となる。まず E_2 の微分を求める。式 3.31 を σ で微分すると、

$$\frac{dE_2}{d\sigma} = -\frac{3m^2}{X\sqrt{\pi}\sigma^3} \int_0^{X/2} \left(\operatorname{erf}^{-1} \left(\frac{2}{X}x \right) \right)^2 dx \quad (3.33)$$

が得られる。

次に E_1 の微分について考える。式 3.21 で表される E_1 は被積分関数に σ が含まれるため、積分関数の微分を行う必要がある。従って E_1 の微分は

$$\frac{dE_1}{d\sigma} = \frac{S^2}{2X} \int_0^{X/2} \frac{d}{d\sigma} \left(1 - \operatorname{erf} \left(\frac{x}{2\sigma} \right) \right)^2 dx \quad (3.34)$$

$$= -\frac{S^2}{X} \int_0^{X/2} \left(1 - \operatorname{erf} \left(\frac{x}{2\sigma} \right) \right) \frac{d}{d\sigma} \operatorname{erf} \left(\frac{x}{2\sigma} \right) dx \quad (3.35)$$

で表される。次に被積分関数内の $\operatorname{erf}(x/2\sigma)$ の微分について考える。error function は

$$\operatorname{erf} \left(\frac{x}{2\sigma} \right) = \frac{2}{\sqrt{\pi}} \int_0^{x/2\sigma} \exp(-t^2) dt \quad (3.36)$$

で定義されるガウス分布の積分である。これを σ で微分することで積分の基本定理より、

$$\frac{d}{d\sigma} \operatorname{erf} \left(\frac{x}{2\sigma} \right) = -\frac{x}{\sigma^2 \sqrt{\pi}} \exp \left(-\frac{x^2}{4\sigma^2} \right) \quad (3.37)$$

となる。これを式 3.35 に代入し、 $t = x/2\sigma$ とおくと

$$\frac{dE_1}{d\sigma} = \frac{4S^2}{X\sqrt{\pi}} \int_0^{X/4\sigma} t \cdot \exp(-t^2) (1 - \operatorname{erf}(t)) dt \quad (3.38)$$

が得られる。この積分を求めるために $1 - \operatorname{erf}(t) \equiv f(t)$ と $t \cdot \exp(-t^2) \equiv g'(t)$ に分けて部分積分を行う。部分積分の定義を用いると式 3.38 は

$$\frac{dE_1}{d\sigma} = \frac{4S^2}{X\sqrt{\pi}} \left([f(t) \cdot g(t)]_0^{X/4\sigma} - \int_0^{X/4\sigma} f'(t) \cdot g(t) dt \right) \quad (3.39)$$

で表される。ここで $g(t)$ は $\int g'(t) dt = -\frac{1}{2} \exp(-t^2)$ となるので、 $[f(t) \cdot g(t)]_0^{X/4\sigma}$ は

$$[f(t) \cdot g(t)]_0^{X/4\sigma} = \left[-\frac{1}{2} \exp(-t^2) \cdot (1 - \operatorname{erf}(t)) \right]_0^{X/4\sigma} \quad (3.40)$$

となる。ここで $I(x)$ および $O(x)$ の領域 X は受容野サイズ σ より十分に大きいと仮定している ($X \gg \sigma$) ので、 $\exp(-X^2/16) \approx 0$ および $\operatorname{erf}(X/4\sigma) \approx 1$ と近似できる。よって式3.40は

$$[f(t) \cdot g'(t)]_0^{X/4\sigma} = \frac{1}{2} \quad (3.41)$$

となる。一方、 $f'(t)$ は error function の微分なのでガウス分布で表される。式3.36を用いると $f'(t) = -\frac{2}{\sqrt{\pi}}\exp(-t^2)$ を得る。従って $f'(t) \cdot g(t) = \frac{1}{\sqrt{\pi}}\exp(-2t^2)$ となる。この式と式3.41を用いると式3.38は

$$\frac{dE_1}{d\sigma} = \frac{2S^2}{X\sqrt{\pi}} - \frac{4S^2}{X\pi} \int_0^{X/4\sigma} \exp(-2t^2) dt \quad (3.42)$$

$$= \frac{2S^2}{X\sqrt{\pi}} - \frac{\sqrt{2}S^2}{X\sqrt{\pi}} \operatorname{erf}\left(\frac{X}{2\sqrt{2}\sigma}\right) \quad (3.43)$$

となる。今、 $X \ll \sigma$ と仮定しているので、 $\operatorname{erf}(X/2\sqrt{2}\sigma) \approx 1$ と近似できる。従って拡散結合による誤差 E_1 の微分は、

$$\frac{dE_1}{d\sigma} = \frac{S^2}{X} \cdot \frac{2 - \sqrt{2}}{\sqrt{\pi}} \equiv \frac{S^2}{X} \cdot \alpha \quad (3.44)$$

となる。式3.33および式3.44を式3.32に代入すると二乗誤差 E の微分は

$$\frac{dE}{d\sigma} = \frac{\alpha S^2}{X} - \frac{3m^2}{X\sqrt{\pi}\sigma^3} \int_0^{X/2} \left(\operatorname{erf}^{-1}\left(\frac{2x}{X}\right)\right)^2 dx \quad (3.45)$$

で表される。最適な拡散結合 σ_M は二乗誤差の微分が0となる σ なので、

$$\sigma_M = \sqrt[3]{\frac{3Xm^2}{2\alpha S^2\sqrt{\pi}} \int_0^1 (\operatorname{erf}^{-1}(x))^2 dx} \quad (3.46)$$

となる。この式は $2x/X$ を x に変数変換している。error function の2乗の積分がある定数とみなすと、 σ_M は $I(x)$ および $O(x)$ の領域 X 、空間ばらつきの標準偏差 m 、入力振幅 S の3変数を持つ。式3.46より σ_M は $\sqrt[3]{X}$ および $m^{2/3}$ に比例し、 $S^{2/3}$ に反比例する。従ってこのことより、空間ばらつきあるいは $I(x)$ および $O(x)$

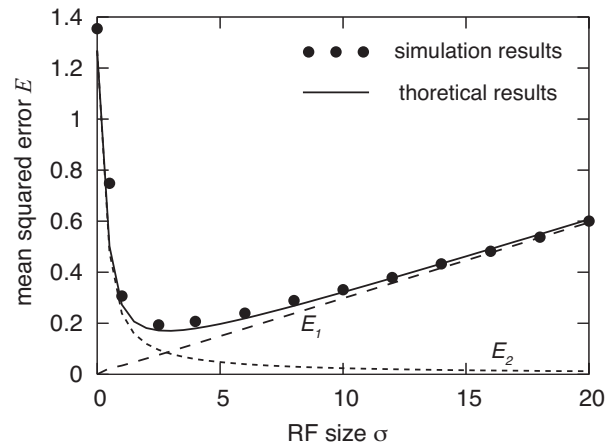


図 3.16: 誤差の理論値 (実線) とシミュレーション値 (点) の比較図。拡散結合によって生じた誤差 (E_1) とばらつきによる誤差 (E_2) をそれぞれ破線で示す。

の領域が大きい場合は広範囲の拡散結合を用いる必要があり、入力の変幅が大きい場合は狭い範囲で十分であることが分かった。

3.8 シミュレーション結果と理論式の比較

ここで、得られた σ_M の式と数値シミュレーションの比較検討を行う。 σ_M は E を σ で微分して得た式なので、まず式 3.12, 3.21, 3.31 で表される理論式とシミュレーションの結果が合致するか確認する。最適な雑音強度 ($A = 0.5$) をしきい素子に与え、入力光の強度 S を 0.3、しきい値 θ を 0.5、空間ばらつきの標準偏差 m を 0.06、時間平均回数を 1000 回、 $X = 500$ としてシミュレーションを行った。図 3.16 に理論およびシミュレーションによって得られた σ に対する E の変化を示す。実線の曲線は理論値を、点はシミュレーション値を表し、二つの破線の曲線はそれぞれ E_1 と E_2 の理論値を表す。この図より、理論値は量的にシミュレーション値と等しいことが確認できる。 E_1 は σ が大きいときに支配的になり、 σ に対して単調増加している。一方、 E_2 は σ が小さいときに支配的になり、 σ に対して単調減少している。 E は式 3.12 より E_1 と E_2 の和で与えられるので、図 3.16 より E を最小とする σ が存在することを確認できる。以上より、入出力信号の誤差を最小

にする「拡散結合の範囲の最適値」の存在が理論的に確認でき、かつ得られた E の式がシミュレーションと合致していることを示すことができた。

次に σ_M は $dE/d\sigma$ より得た式なので、式 3.45 で表される $dE/d\sigma$ が数値シミュレーションと合致するかを確認した。モデルのパラメータは変えずにシミュレーションを行った。図 3.17(a) に理論およびシミュレーションによって得られた σ に対する $dE/d\sigma$ の変化を示す。実線の曲線が理論値、点がシミュレーション値を示し、破線はそれぞれ $dE_1/d\sigma$ および $dE_2/d\sigma$ を表す。 $dE_1/d\sigma$ は式 3.21 で与えられ、入力振幅 S^2 に比例するので σ_M は小さくなることが分かる。一方、 $dE_2/d\sigma$ は式 3.31 で与えられ、 m^2 に比例するので、 σ_M も大きい値になることがわかる。また、理論値は量的にシミュレーション値とほぼ等しいことが確認できる。従って、式 3.45 で与えられる $dE/d\sigma$ はシミュレーションと合致しているといえる。従って、 $dE/d\sigma = 0$ となる拡散結合の範囲 σ_M もシミュレーションと合致するといえる。これを確認するために図 3.17(a) の $dE/d\sigma = 0$ となる σ と、式 3.46 で計算した σ_M が量的に一致しているか調べる。図 3.17(a) から σ_M を精密に知るために拡大図を図 3.17(b) に示す。式 3.46 に今回用いたシミュレーションのパラメータを代入して計算した結果、 $\sigma_M = 2.82$ であった。一方、図 3.17(b) より $dE/d\sigma = 0$ となる $\sigma(\sigma_M)$ は約 2.82 であることがわかる。従って、式 3.46 はシミュレーションと合致するといえる。以上より、入出力信号の誤差を最小にする「拡散結合の範囲の最適値」の振る舞いを理論的に示すことができた。

3.9 まとめ

バラツキを持つフォトレセプタを持つ近傍結合した確率共鳴素子からなる単純なニューラルネットワークモデルを提案した。数値シミュレーションから、フォトレセプタにランダムオフセットがあるとき新しい種類の SR を観測した。受容野サイズの大きさ、およびフォトレセプタと McCulloch-Pitts ニューロンの持つランダム要素の関数として入力信号と出力信号の相関係数を求めた。それからバラツキを持つフォトレセプタを含むネットワークにおいてニューロンの雑音強度に相関

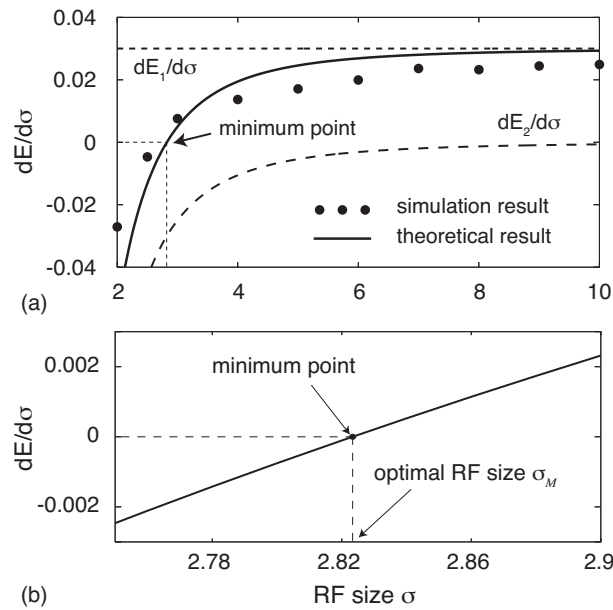


図 3.17: (a): $dE/d\sigma$ の理論値 (実線) とシミュレーション値 (点) の比較 ($dE_1/d\sigma$ および $dE_2/d\sigma$ の理論値を破線で示した)。 $dE/d\sigma = 0$ となる σ が拡散結合の範囲の最適値 (σ_M) である。 σ_M を正確に図から判断するために拡大図を (b) に示す。

係数を最大にする最適な大きさがあるだけでなく、受容野サイズにおいても相関係数を最大にする最適な大きさ的存在することを明らかにした。そして、2D ネットワークを提案モデルで構築し SR のデモンストレーションを行なった。その結果から、単純なスムージングモデルと SR を組み合わせた場合と提案モデルの場合では明らかに提案モデルの方が視覚的に優れているとはいえないものの、確かに両者には違いがあることを確認した。さらに、ネットワークの性能がどのように各種パラメータに依存しているのかを理論解析した。解析にあたり、算出するのが困難な相関係数のかわりに二乗平方誤差の式を導入した。新たな評価関数を用いて再度数値シミュレーションを行ない相関係数で得た結果と質的に同等の結果を得た。そしてフォトレセプタのランダムオフセット、受容野サイズ、入力信号の振幅を含んだエラーの理論式を導出した。最後に、シミュレーション結果とエラーの理論式の比較を行なった。

参考文献

- [1] E. Simonotto, M. Riani, C. Seife, M Roberts, J. Twitty and F. Moss, “Visual Perception of Stochastic Resonance,” *Phys. Rev. Lett.* vol. 78, no. 6, pp. 1186 - 1189, 1997
- [2] V. Gautam and R. Rajarshi, “Stochastic resonance in a bistable ring laser,” *Phys. Rev. A*, Vol. 39, no. 9, pp. 4668–4674, 1989.
- [3] A. Fioretti, L. Guidoni, R. Mannella, and E. Arimondo, “Evidence of stochastic resonance in a laser with saturable absorber: Experiment and theory,” *J. Statistical Phys.*, Vol. 70, No. 1–2, pp. 403–412, 2005.
- [4] L. Zhang, “Stochastic resonance in a single-mode laser driven by quadratic pump noise and amplitude-modulated signal”, *Chinese Phys. B*, Vol. 18, pp. 1389–1393, 2009.
- [5] A. Utagawa, T. Asai, T. Sahashi and Y. Amemiya, “ Stochastic resonance in retinomorphic neural networks with nonidentical photoreceptors and noisy McCulloch-Pitts neurons,” *Proceedings of NOLTA 2008*, pp. 124 - 127, 2008.
- [6] F. Moss, J.K. Douglass, L. Wilkens, D. Pierson, and E. Pantazelou, Stochastic Resonance in an Electronic FitzHugh-Nagumo Model, *Stochastic Processes in Astrophysics*, J.R Buchler and H.E. Kandrup Eds., *Annals of the New York Academy of Sciences*, Vol. 706, The New York Academy of Sciences, New York, p. 26, 1993.

- [7] V.S. Anishchenko, I.A. Khovanov, and B.V. Shulgin, “Stochastic resonance in passive and active electronic circuits”, *Chaotic, fractal, and nonlinear signal processing*, Vol. 375, pp. 363–381, 1996.
- [8] O. Calvo and D.R. Chialvo, “Ghost stochastic resonance in an electronic circuit,” *Int. J. Bifurcation and Chaos*, Vol. 16, No. 3, pp. 731–735, 2006.
- [9] O. Oliaei, “Stochastic resonance in sigma-delta modulators,” *Electronics Lett.*, Vol. 39, No. 2, pp. 173–174, 2003.
- [10] T. Oya, T. Asai, and Y. Amemiya, “Stochastic resonance in an ensemble of single-electron neuromorphic devices and its application to competitive neural networks,” *Chaos, Solitons and Fractals*, Vol. 32, No. 2, pp. 855–861, 2007.
- [11] S. Kasai and T. Asai, “Stochastic resonance in Schottky wrap gate-controlled GaAs nanowire field effect transistors and their networks,” *Applied Physics Express*, Vol. 1, 083001, 2008.
- [12] S. Kasai, “Investigation on stochastic resonance in quantum dot and its summing network,” *Int. J. Nanotechnology and Molecular Computation*, Vol. 1, No. 2, pp. 70–79, 2009.
- [13] T. Oya, I.N. Motoike, and T. Asai, “Single-electron circuits performing dendritic pattern formation with nature-inspired cellular automata,” *Int. J. Bifurcation and Chaos*, Vol. 17, No. 10, pp. 3651–3655, 2007.
- [14] A. Utagawa, T. Asai, T. Hirose, and Y. Amemiya, “An inhibitory neural-network circuit exhibiting noise shaping with subthreshold MOS neuron circuits,” *IEICE Trans. Fundamentals*, Vol. E90-A, No. 10, pp. 2108–2115, 2007.
- [15] A. Utagawa, T. Asai, T. Hirose, and Y. Amemiya, “Noise-induced synchronization among sub-RF CMOS analog oscillators for skew-free clock distribution,” *IEICE Trans. Fundamentals*, Vol. E91-A, No. 9, pp. 2475–2481, 2008.

- [16] K. Funke, N.J. Kerscher, and F. Wörgötter, “Noise-improved signal detection in cat primary visual cortex via a well-balanced stochastic resonance like procedure,” *European J. Neuroscience*, Vol. 26, No. 5, pp. 1322–1332, 2007.
- [17] J.J. Collins, C.C. Chow, T.T. Imhoff, “Stochastic resonance without tuning,” *Nature*, Vol. 376, pp. 236–238, 1995.
- [18] E. Simonotto, M. Riani, C. Seife, M. Roberts, J. Twitty, and F. Moss, “Visual perception of stochastic resonance,” *Phys. Rev. Lett.*, Vol. 78, No. 6, pp. 1186–1189, 1997.
- [19] C.C. Enz and G.C. Temes, “Circuit techniques for reducing the effects of op-amp imperfections: autozeroing, correlated double sampling, and chopper stabilization,” *Proceedings of the IEEE*, Vol. 84, No. 11, pp. 1584–1614, 1996.
- [20] Utagawa A., Asai T., Sahashi T., and Amemiya Y., ”Stochastic resonance in retinomorphic neural networks with nonidentical photoreceptors and noisy McCulloch-Pitts neurons,” Proceedings of the 2008 International Symposium on Nonlinear Theory and its Applications, Budapest, pp. 124-127, Republic of Hungary (Sep. 7-10, 2008).

第4章 高速PDM変調を行なう ニューラルネット電子回路

4.1 まえがき

電源電圧の低電圧化およびバイアス電流の低減により、高速なアナログ回路を設計することはますます難しくなっている [1]。低速だが低消費電力な回路を並列化して用いることで高速動作するアナログ回路を構築できないだろうか。生体のもつニューラルネットワークは低速な素子 (ニューロン) を複数組み合わせることで高速な並列情報処理を行なう代表的な情報処理システムでありそのハードウェア化は有意義だといえる。

近年の研究成果 [2] から “前庭眼反射” (vestibulo-ocular reflex, VOR) の機能をもつニューラルネットワークは並列情報処理の仕組み自体をニューロンの特性バラツキとそれぞれのニューロンに与えられる雑音を利用することで実現 (維持) していることがわかった。図??に Hospedales らによって提案されたニューラルネットワークモデルを示す。電子工学の観点からとらえると、このネットワークはアナログ信号をパルスの密度に変調するパルス密度変調器である。アナログ入力信号は N 個の積分発火型ニューロンに与えられる。そのニューロン群は無相関な雑音 ξ_i ($i = 1, 2, \dots, N$) をうけており、それらのニューロンの出力の総和がネットワークの出力を表わしている。ニューロンが全て同じ特性 (特性バラツキをもたない) であり雑音を与えられないとき、全てのニューロンは同じタイミングでスパイクを出力する (同期発火する) ため、ネットワーク全体の出力はニューロン単体の出力と同じもので表現される。そのため、ISI (inter-spike interval) は単体とネットワークで共通となり低速である。一方、ニューロンに特性バラツキが存在し雑

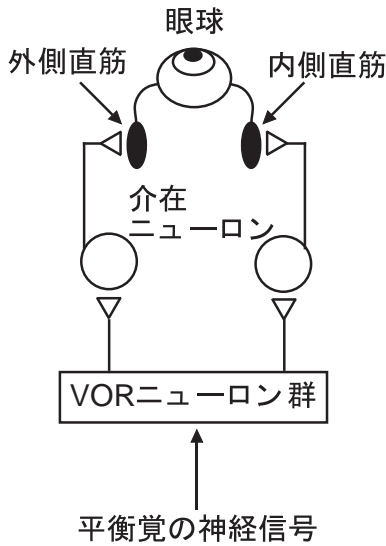


図 4.1: VOR モデルの簡略図

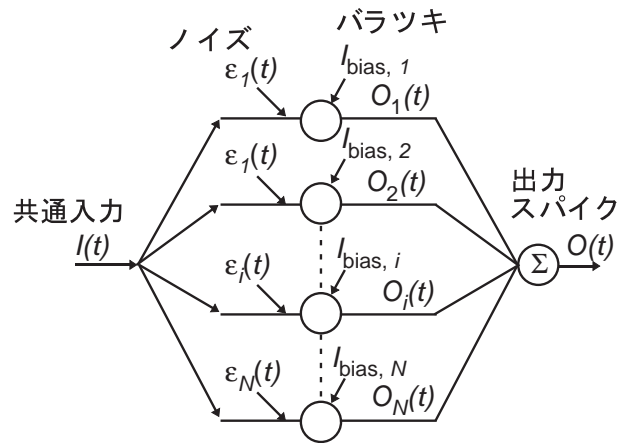


図 4.2: Hospedales らによって提案された VOR モデルのニューラルネットワーク

音がそれぞれのニューロンに与えられていると、全てのニューロンは非同期で発火するため、ISI は集積したニューロンの数だけ狭くなる。そのためネットワーク内のニューロンの数 N に比例して ISI が狭くなる。よって雑音を与えられたネットワークの応答 (発火) 周波数は雑音のないネットワークの周波数より高くなる。

以下では、まず VOR モデルの機能および Hospedales らによって提案された雑音と特性バラツキを利用するニューラルネットワークモデルを説明する。そのモデルの数値シミュレーションから雑音と特性バラツキがどのようにネットワークの性能改善につながったのかを解明し、この現象を再現するのに必要な最小限の要素を理解する。その結果を用いて電子回路を設計し、回路シミュレーションを行なう。モデルの再現性を高め実用的な回路を作成するため積分発火ニューロンを用いたネットワーク回路を構築する。電子回路実験からモデルの数値シミュレーションで得られた並列処理による動作速度の向上を確認する。

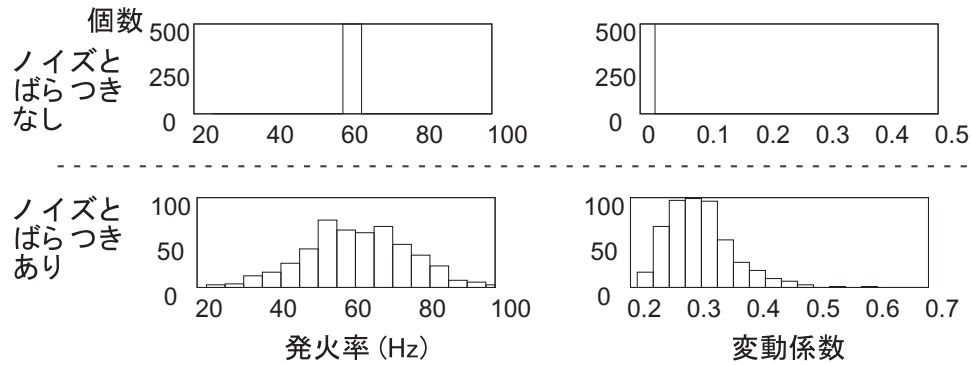


図 4.3: ノイズとバラツキがある場合とない場合の集団の発火率および変動係数のヒストグラム

4.2 VOR ネットワーク

前庭動眼反射 (Vestibulo-Ocular Reflex, VOR) とは眼球運動を補正するための機能であり、頭が揺れたとき揺れた方向とは正反対の方向に眼球を回転することで物体を注視することを可能にしている。VOR は最大で 20 Hz 程度までの頭の回転に対して低いレイテンシかつ高い線形性をもつ応答をしめす。一方、VOR の機能を担当しているニューロン単体は最大でも 12 Hz の入力に対してのみ線形に応答し、それ以上の入力に対しては追従できない。ニューロンの応答は非線形であるのになぜ VOR は高速の入力信号に対して正しく追従できるのだろうか。これは、ニューロン単体が発火率で頭の回転を表現するかわりに、非同期発火するニューロン群の集団応答により頭の回転を表現しているからである。さらに、この非同期発火の性質はシナプス入力によるノイズおよび定常バイアス入力のバラツキによって実現できる。

$$\tau \frac{dV_i(t)}{dt} = V_0 - V_i(t) + R(I(t) + I_{\text{bias},i} + \epsilon_i(t)) \quad (4.1)$$

ただし、 τ : 時定数、 $V_i(t)$: i 番ニューロンの膜電位、 V_0 : 静止電位、 R : 入力負荷、 $I(t)$: 入力電流、 $I_{\text{bias},i}$: i 番ニューロンのバイアス電流、 $\epsilon_i(t)$: i 番ニューロンに加わるノイズ、 $O_i(t)$: 発火イベントとする。またシミュレーションにおいて、絶対不応期: 1 ms, τ : 20 ms, V_0 : -60 mV, V_{th} : -50 mV, R : 100 M Ω , N : 500, $I_{\text{bias},i}$: $\mu =$

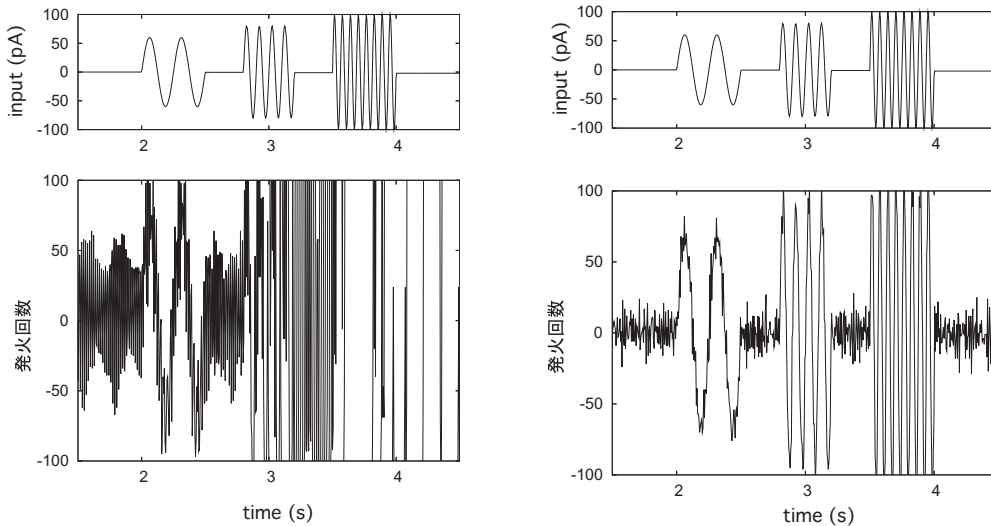


図 4.4: ノイズおよびバラツキがない場合のシミュレーション結果
 図 4.5: ノイズおよびバラツキがある場合のシミュレーション結果

190 pA, $\sigma_1 = 5$ pA, $\epsilon_i(t)$: $\mu = 0$ pA, $\sigma_2 = 30$ pA, $I(t) = 0$ のとき: 発火周波数 62 ± 33 Hz とした。これらのパラメータは Hospedales らによるシミュレーションと同様に Chen-Huang らが得たサルの前庭のニューロンのデータに合わせた (発火率が 62 ± 33 Hz、および ISI の分散係数が 0.29)。各ニューロンの初期値はランダムな値に設定した。図??にネットワーク内に存在する個々のニューロンの発火率および変動係数のヒストグラムを示す。 $I(t) = 0$ として、 $N = 500$ の場合、ノイズおよびバラツキがあるときの無い場合を比較した。ノイズおよびバラツキがネットワーク内に存在しないとき (理想的な場合)、発火率は全て共通であった。また変動係数は 0 であった。個々のニューロンのバイアス電流が発火率を決定するため、バイアス電流が一定であるため発火率は全てニューロンで共通となる。変動係数は発火ごとにバイアス一定であるにも関わらずタイミングがどの程度ずれるかを表わしている。ノイズが存在しないかつ入力が 0 である場合発火間隔はバイアス電流によって一律に決定される。つまりノイズもバラツキも存在しないネットワーク内においては変動係数は 0 になる。一方ノイズおよびバラツキが存在する場合を考える。発火率は 60 Hz 付近を平均とし標準偏差が 30 Hz ほどの統計的なバラ

ツキを持つ分布となった。また変動係数は0.3付近を平均としたポワソン分布様の分布となった。これは先のサルの生理学実験で想定したものとよく合致している。

次に $I(t)$ として徐々にその周波数および振幅が大きくなっていく信号を与え、集団の発火応答を観測した。入力信号の振幅および周波数は、最初 60 pA および 4 Hz、その次に 80 pA および 10 Hz、最後に 100 pA および 16 Hz に設定した。集団の発火応答は、5 ms の時間幅内でのスパイク数をカウントして表現した。入力と比較するため平均および振幅をそろえた。図 4.4 は入力信号 $I(t)$ およびノイズおよびバラツキが存在しない場合の正規化された集団の発火回数である。60 pA および 4 Hz の入力信号を与えた時、集団の発火回数は雑音を多く含むが入力信号を正しく追従する。80pA および 10 Hz の入力信号を与えた時、集団の発火回数はさらに多くの雑音を含みネットワークが同期発火の傾向にあることがわかる。100 pA および 16 Hz の入力信号を与えた時、集団の発火回数は入力信号をまったく追従しておらずニューロン群がほぼ同期していることがわかる。 $I(t)$ が 0 であるとき発火回数が大きく揺らいでいるのはランダムな初期値によるものである。図 4.5 はノイズおよびバラツキが存在する場合の正規化された集団の発火回数である。一見してネットワークがノイズおよびバラツキが存在しない場合より正確な応答をしていることがわかる。60 pA および 4 Hz の入力信号を与えた時、集団の発火回数は雑音が僅かに含まれるものの入力信号を正しく追従する。80pA および 10 Hz の入力信号を与えた時、集団の発火回数は含まれる雑音も少なく非同期発火の状態を維持していることがわかる。100 pA および 16 Hz の入力信号を与えた時であっても、ネットワークは入力信号を高い線形性で追従していることがわかる。Hospedales はこれ以外にノイズのみがある場合、バラツキのみがある場合のモデルについて数値シミュレーションを行っており、両方あるときが最も非同期発火を維持し高周波の入力に正しく追従できることを示した [2]。

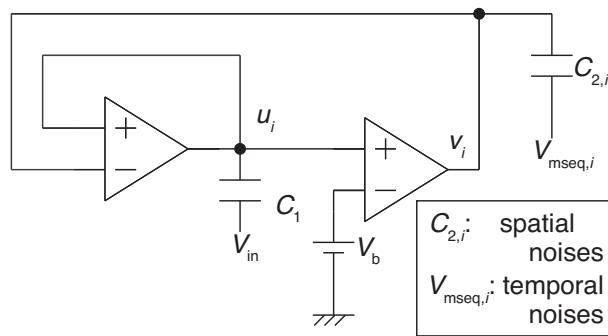


図 4.6: Wilson-Cowan ニューロン回路

4.3 興奮系ニューロンで構成したVORネットワーク回路

アナログ入力信号をパルス密度に変調するかわりに、パルス入力を与えられるとそれを検出して発火する回路においてもVORネットワークで見られる複数集積による追従性能の向上はみられると考えられ、さらに回路が簡単に実現できそうである。そこで興奮性入力により発火する興奮系のニューロンモデルを電子回路化し、それを用いたネットワーク回路における追従性の向上を観測する。図4.6にWilson-Cowan系をハードウェア化したニューロン回路を示す。 u_i および v_i は i 番ニューロン回路のシステム変数 (電位)、 V_b はバイアス電圧、 C_1 および $C_{2,i}$ はキャパシタンス、 $V_{mseq,i}$ は4ビットのM系列回路によって生成された疑似雑音電圧である。 $V_{mseq,i}$ は回路で発生する軌跡を揺らすため回路の位相は進むまたは遅れるということが期待できる。入力パルス電圧 V_{in} が与えられると回路はスパイク出力電圧 v_i を生成する。回路は、スパイクを出力したあと、一時的に入力パルスが与えられても新たなスパイクを出力できない期間に入る。これは“不応期”と呼ばれるものである。この期間を過ぎると、再度スパイクを生成できる状態になる。このことから、回路が応答可能な入力周波数に上限があり、それより高い周波数の入力を与えられると正しく応答できないということが考えられる。この電子回路において不応期の長さを決めているのは主に $C_{2,i}$ である。図4.14はニューロン回

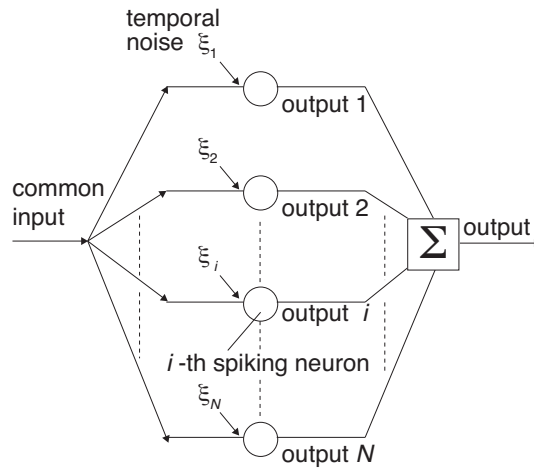


図 4.7: VOR ネットワーク

路を組み合わせて作成したネットワーク回路である。4つのニューロンを用いて構成した ($N = 4$)。特性バラツキは $C_{2,i}$ をニューロンごとに異なる値に設定して擬似的に与えた。 $C_{2,i}$ は不応期を決めるため、異なる値に設定することで応答可能な周波数が変化する。それぞれのニューロンは全てのニューロンに共通なパルス入力信号と V_{in} それぞれ異なる疑似雑音信号 $V_{mseq,i}$ を受ける。雑音信号 $V_{mseq,i}$ は v_i を揺らすことでニューロン回路の位相を大きく変動させるため、例え共通のパルス入力信号が全てのニューロンに同時に与えられたとしても同期発火が起きにくいと考えられる。このことから、雑音信号が与えられた場合ネットワークの発火確率が高くなることが期待できる。ネットワークの出力はロジックゲートの OR 回路を用いて全てのニューロンの主力を足し合わせた値で与えられる。

興奮系の動作および雑音の効果をみるため、回路シミュレーションを行なった。図 4.15 に雑音が無い場合 ($V_{mseq,i} = 0$ V) のヌルクラインおよび軌跡を示す。シミュレーションにおいて、 C_1 : 100 fF, $C_{2,1}$: 300 fF, V_{dd} : 2.5 V とした。また M 系列回路のクロック周波数は 0.5 kHz とし、 V_b は 0.12 V とすることでニューロン回路が入力信号 $V_{in} = 0$ のとき安定状態になるように (振動状態にならないように) した。図 4.15 に示すように確かにパルス入力を与えることで興奮性の動作をすることをシミュレーションより確認した。図 4.16 は雑音を与えない場合 ($V_{mseq} = 0$)

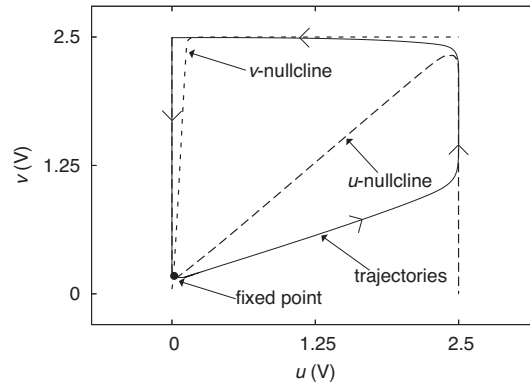


図 4.8: ニューロン回路の u, v の軌跡およびヌルクライン

のニューロン回路単体に様々な周波数の入力 (f_{in}) を与えたときの応答を示している。 f_{in} が 0.4 kHz のとき [Fig. 4.16 (a)]、ニューロンは入力パルスに正しく応答することができ、入力パルスの立ち上がりに対応するスパイクを一つ生成した。しかし f_{in} が 0.5 kHz のとき [Fig. 4.16 (b)]、ニューロンは入力のパルスに正確に応答することができず、入力パルスが 2 つ入ってくるごとにスパイクを一つしか生成できなかった。このことからこのニューロン回路は入力周波数に限界があることがわかり、正確に応答できる入力周波数は 0.4 から 0.5 kHz より小さな値であることがわかった。入力周波数 f_{in} と出力周波数 f_{out} の関係を図 4.17 にプロットした。○はシミュレーションデータを示しており、実線は近似曲線である。このグラフから読み取れるように、この回路は 0 から 0.4 kHz の入力信号に正しく応答することができ、それ以上では正しく応答できない。

ニューロン回路を用いてネットワークを構成した場合に雑音および特性バラツキがどのように働くのかをみる。特性バラツキは $C_{2,1}, C_{2,2}, C_{2,3}$ をそれぞれ 280, 290, 300, 310 fF とすることで与えた。図 6.10 はネットワーク回路に雑音および特性バラツキを与えなかった場合と与えた場合のラスタプロットおよびネットワーク出力の時間変化である。入力周波数 f_{in} はニューロン回路単体の応答限界周波数 0.4 kHz より 3 倍高い 1.2 kHz に設定した。図 6.10 (a) は入力信号の時間変化である。図中の記号 +, ×, *, □ はニューロン 1, 2, 3, 4 番の発火イベントに対応しており、

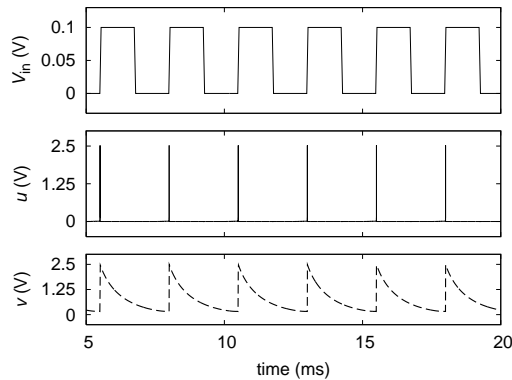
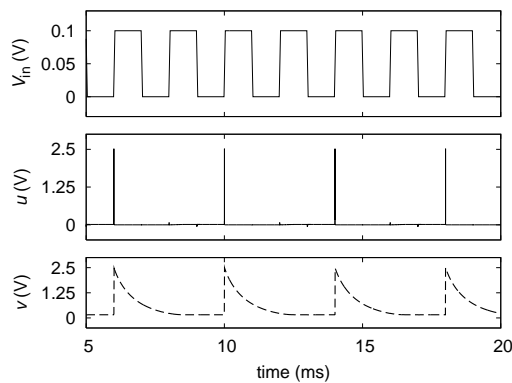
(a) $f_{in} = 0.4$ kHz(b) $f_{in} = 0.5$ kHz

図 4.9: ニューロン回路の入力パルスに対する応答

縦線はネットワーク出力を表わしている。雑音を与えなかった場合、四つのニューロン回路はまったく同じ特性を示した。つまりその出力はまったく同じであり原理的にさらにニューロン回路の数を増加したとしても一つのニューロン回路で得られる性能と変わらないということを意味する。一方雑音を与えられた場合、各ニューロン回路の応答はそれぞれ異なり、さらにそれぞれ独立に受けた雑音によりランダムな位相シフトも起きている。ネットワーク内のニューロンの応答は非周期的であり一見ランダムに見える。しかし全てのニューロンの出力を加算して得たネットワークの出力は周期性が高く入力信号と高い相関をもっている。

この結果が他の入力周波数でも得られることを確認するため、 f_{in} を変更したと

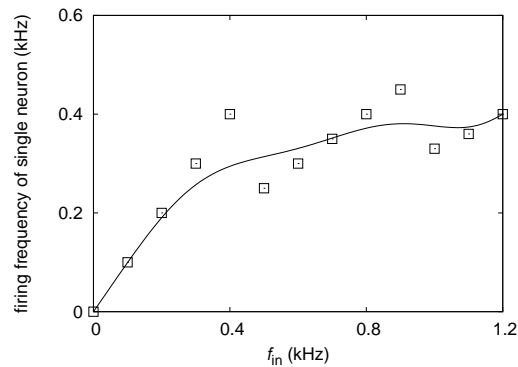


図 4.10: ニューロン回路単体の入力周波数と出力周波数の関係

きの f_{out} を計算した。図 4.19 にその結果を示す。図中の白円は雑音を与えなかった場合の結果で黒円は雑音を与えた場合の結果である。実線は $f_{in} = f_{out}$ を示している。雑音なしの結果はニューロン回路単体の結果をまったく同じである。この場合 0.4 kHz までは正しく追従するがそれ以上の入力周波数の信号を与えた場合 f_{out} が飽和し正しく追従できなくなる。雑音を与えた場合、0.4 kHz を超えた入力周波数の信号を与えた場合正しく追従できる。一方、低周波において f_{out} は f_{in} よりずっと大きな値になっている。低周波において全てのニューロンは入力信号を追従できるため入力に対応するスパイクを生成している。しかし、特性バラツキにより発火するまでに時間に差があるため一つの入力パルスに対して複数のスパイクが生成される。そのため低周波において f_{out} は大きくなった。

この結果を基にして、実際の MOS デバイスの特性バラツキを利用する VOR ネットワークを実装した CMOS ネットワーク回路を提案する。最終的には、VOR ネットワーク回路に対して正弦波を与えてその応答を評価する必要がある。つまり、ネットワークによりパルス密度に変調された出力を DA コンバートし、その信号の入力周波数における SNR を測定する必要がある。そのかわりに、実験的にデバイスのもつ自然な特性バラツキを用いてニューラルネットワーク回路の出力の信頼性が向上することを示す。

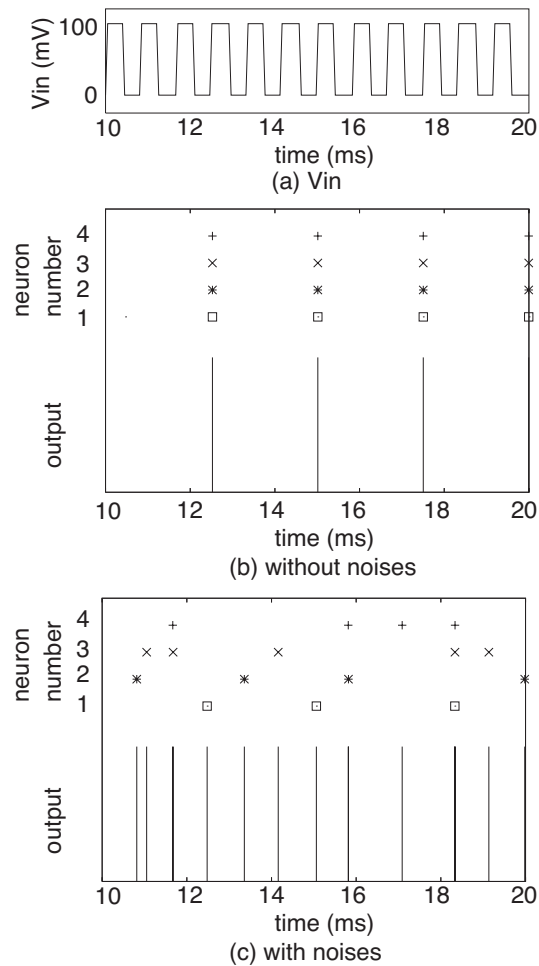
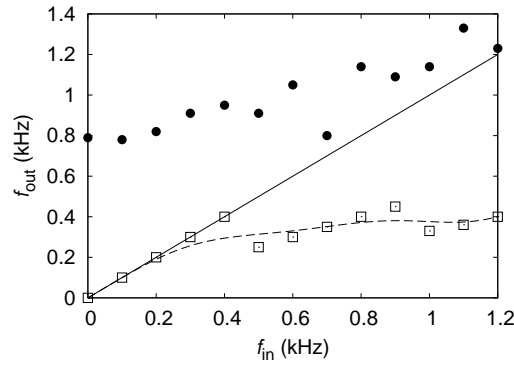
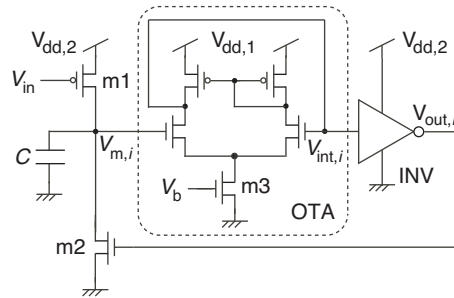


図 4.11: ネットワーク回路のラスタプロットおよび出力列

4.4 積分発火型ニューロンで構成した VOR ネットワーク回路

Hospedales ら [2] によって提案された VOR モデルをベースに、我々は複数の CMOS ニューロン回路から構成されたネットワーク回路を開発した。積分発火型ニューロンを用いた。図 5.9 はニューロン回路の回路図である。図 5.9 において、 $V_{m,i}$ および $V_{int,i}$ はそれぞれ i 番ニューロンの膜電位および内部電位である。また V_b はバイアス電圧、 C はキャパシタンス、 $V_{dd,1}$ および $V_{dd,2}$ は電源電圧である。 C

図 4.12: f_{out} の f_{in} に対する依存性図 4.13: i 番の積分発火型ニューロン回路

の大きさは単体のニューロン回路が追従できる最高の周波数を決める。この回路は標準的なインバータ (INV)、コンパレータとして動作する nMOS 型 OTA、入力トランジスタ $m1$ 、リセットトランジスタ $m2$ から構成される。

$V_{in} < V_{dd,2}$ のとき、膜電位 $V_{m,i}$ はトランジスタ $m1$ を介して C が充電されることで上昇する。OTA は $V_{int,i}$ のノードにおいて正のフィードバックループを持つため、 $V_{m,i}$ と $V_{int,i}$ にヒステリシスが存在する (see [3] for details)。 $V_{m,i}$ が $V_{dd,1}$ に近づくと、 $V_{int,i}$ は gnd に近づく。INV の出力 $V_{out,i}$ は $V_{dd,2}$ になることで、 $V_{m,i}$ において短絡が起きる。ヒステリシス特性により、この短絡は $V_{m,i}$ が gnd に達するまで続く。それから $V_{m,i}$ は時間遅れを伴ない gnd にリセットされる。この時間遅れの期間、出力電位 $V_{out,i}$ は $V_{dd,2}$ であり、それ以外の時間において $V_{out,i}$ は gnd のままである。言い換えると、 $V_{out,i}$ は幅の狭いパルス信号であり、これはニューロン

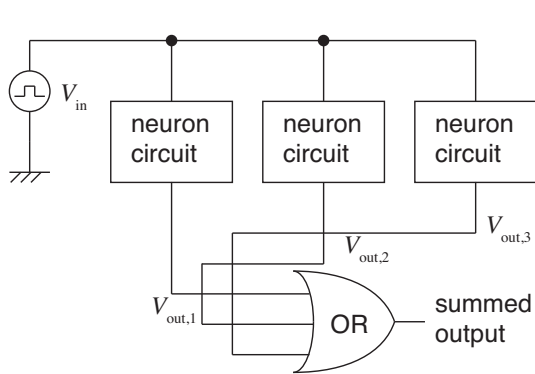


図 4.14: 三つのニューロン回路で構成された VOR ネットワーク

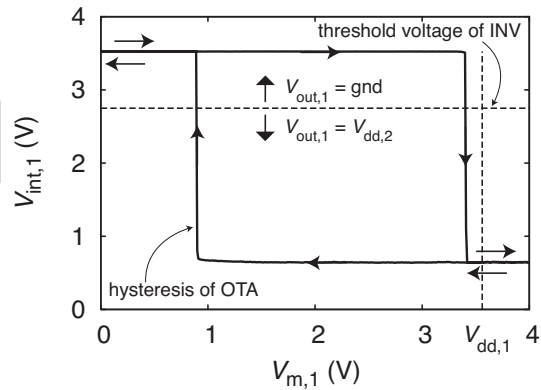


図 4.15: OTA のヒステリシス特性 (実験結果)

の“積分発火”動作における発火ととらえることができる。図4.14に三つのニューロン回路から構成される VOR ネットワーク回路を示す。ネットワークの入力信号 V_{in} は全てのニューロンに共通に与えられる。ニューロンの出力はスパイクであるため (論理の“0”はニューロンの静止電位および不応期に状態に対応し、論理の“1”は発火状態に対応する)、加算した出力は全てのニューロンの出力をロジカル OR の演算を用いることで表現できる。電子回路実験においてそれぞれのニューロン回路はわずかだが物理的な特性が異なっている。そのため、オリジナルの VOR モデルの数値シミュレーションで導入していた特性の不均一性は自動的に回路内に付加されている。

実験において、我々は $C = 100$ pF, $V_{dd,1} = 3.6$ V, $V_{dd,2} = 5.5$ V とした。また nMOS-FET (ALD1106) および pMOS-FET (ALD1107) を OTA, m1, m2 に用い、インバータ IC (TC4069BP) を INV に用いた。そして 3 入力 OR ゲート (HD4075BP) を各ニューロン出力の加算に用いた。OR ゲートの遅延は提案回路が持つ遅延より充分小さい。バイアス電圧 V_b は 0.6 V であり CMOS 回路のサブスレッショルド動作を模擬した。(実験で用いた nMOS-FET のしき値は 0.7 V であった)。実験ではニューロン回路単体の動作周波数が小さなバイアス電圧 V_b により制限されていたとしても、ネットワーク全体はより高い周波数において動作することを示す。

図 4.15 はニューロン回路単体の OTA がもつヒステリシス特性である。 $V_{dd,2}$ より

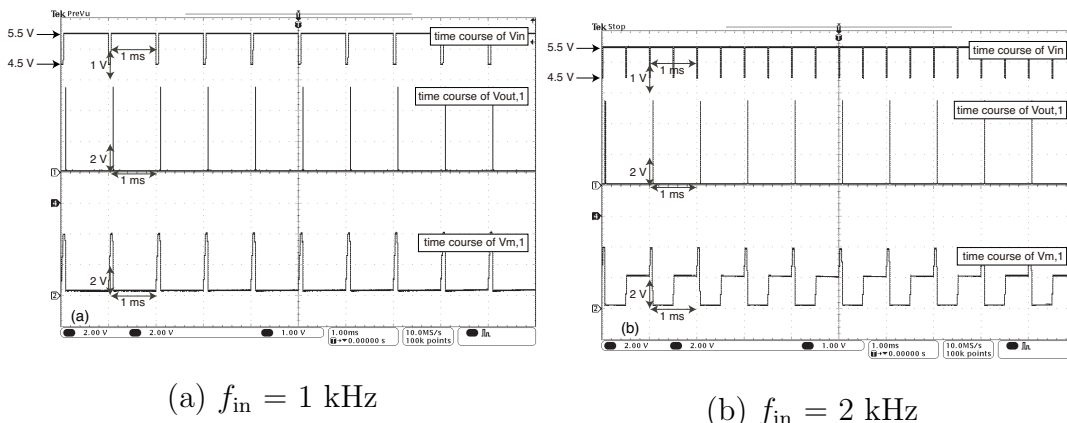


図 4.16: ニューロン回路単体の応答 (実験結果)

低い V_{in} が与えられたとき、 $V_{m,1}$ は上昇し $V_{dd,1}$ に近づく。そのとき $V_{int,1}$ は図 4.15 に示されるように突然減少する。 $V_{int,1}$ はその後図 4.15 の点線で示されているように INV のしきい電圧よりも低い値に減少する。そして $V_{out,1}$ は $V_{dd,2}$ となる。 $V_{m,1}$ は $V_{int,1}$ が INV のしきい電圧を超えるときまで減少し続ける。

図 4.16 は入力周波数 f_{in} を 1 kHz および 2 kHz としたときのニューロン回路単体の実験結果である。 V_{in} はパルス入力でそのオフセット、振幅、デューティ比は 5.0 V, 0.5 V, 95% とした。 f_{in} が 1 kHz のとき、図 4.16(a) のようにニューロン回路は入力パルスが加わるたびにスパイクを一つ生成した。つまり追従している。一方、 f_{in} が 2 kHz のとき、図 4.16(b) のようにニューロン回路は入力パルスが 2 回加わってスパイクを一つ生成した。つまり、入力パルスに追従できなくなった。入力周波数 (f_{in}) と出力スパイクの周波数 (f_{out}) の関係を図 4.17 に示す。“o” は実験から得られたデータであり、点線はその近似曲線である。出力周波数 f_{out} は単位時間当たりの出力パルスの個数から計算した。また $V_{out,1}$ のピーク周波数は FFT 解析からも計算され、それが 1 kHz であることを確認した。

ニューロン回路における特性のバラツキに起因する雑音の効果をこのネットワーク回路において観測した。図 6.10 はその時間応答を示している。この実験では $f_{in} = 5 \text{ kHz}$ である V_{in} を与えた。図 6.10(a) にその波形を示す。この周波数は単体のニューロン回路の動作限界 (1 kHz) の約 5 倍である。

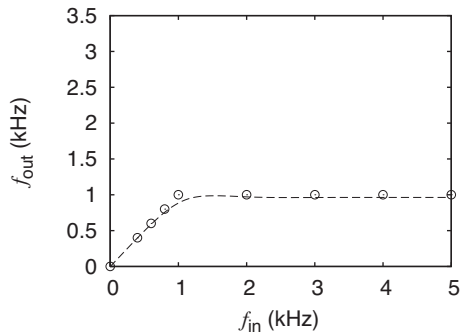


図 4.17: ニューロン回路単体の入力周波数と出力周波数の関係

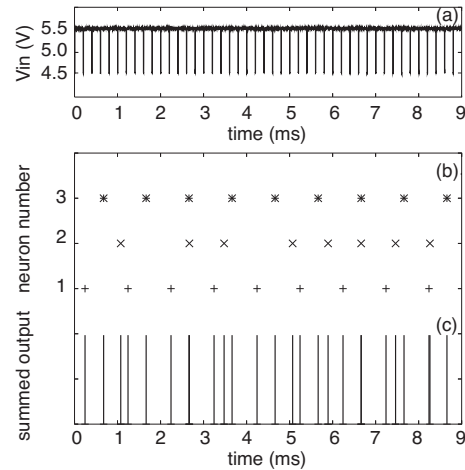


図 4.18: VOR ネットワーク回路の応答

図 6.10(b) はそれぞれのニューロンの発火イベントを示している。シンボル “+”, “x”, “*” はニューロン 1, 2, 3 が発火したタイミングを示している。図に示されているように、それぞれのニューロンは入力パルス一つずつに対して確実に応答していない。図 6.10(c) は 3 つのニューロン全ての出力を足し合わせた結果を縦線で示している。ニューロン回路単体の発火と比較してネットワーク回路のスパイクの数は約 3 倍程度である。そして入力信号に対する応答の確率も同様に 3 倍程度まで上昇した。このことはネットワークの特性バラツキによって追従性が向上したことを明確に示している。図 4.19 はネットワーク回路およびニューロン回路単体の f_{in} - f_{out} の関係を示している。ただしシンボル “x” がネットワーク回路の結果であり “o” がニューロン回路単体の結果である。FFT 会計から得た V_{out} (the network output) のピーク周波数は f_{in} と強く関係していた一方、単位時間当たりの出力スパイクの数から計算した出力周波数 f_{out} は 3 kHz で飽和した。図 4.19 はネットワーク回路は $f_{in} \leq 3$ kHz までは最大の追従性で入力パルスに応答できることを示している。これらの結果から、追従性が単体の 3 倍に向上したことを確認できた。その向上はネットワーク内に存在するニューロンの数に比例して増加すると考えられる。ここで追従性を評価するためより高い周波数での応答の確率を計算した。確率 “1” は回路が入力パルスひとつずつに 100% の確率で応答することを意味する。

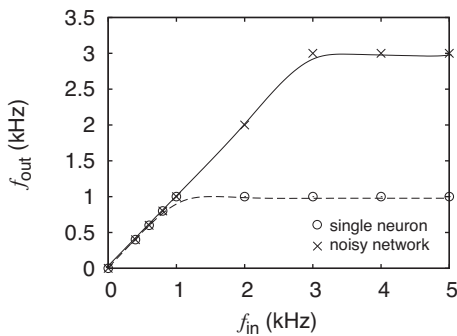


図 4.19: VOR ネットワーク回路の入力周波数と出力周波数の関係

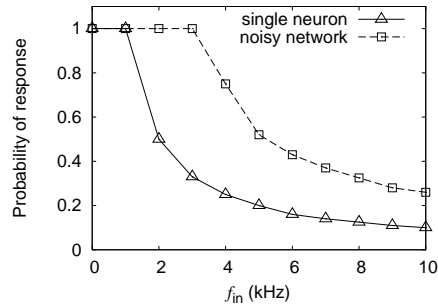


図 4.20: ニューロン回路単体および VOR ネットワーク回路の応答確率 (実験結果)

図 4.20 はニューロン回路単体とネットワーク回路の応答の確率を計算した結果を示している。ニューロンの初期状態はランダムに与えられている。図に示されているように、三つのニューロンから構成されるネットワーク回路は 3 kHz の V_{in} に対して 100% の確率で応答できている。それより高い周波数では、ネットワークのもつ特性バラツキの影響でニューロンがランダムにスパイクを生成するためネットワーク全体の信頼性は減少する。

4.5 100 個の積分発火型ニューロン回路を用いたネットワーク回路

N 個のニューロンを用いてネットワーク回路を構成することで単体と比較して最大の f_{out} が N 倍速い回路を作ることができそうだ。しかし、 f_{out} は実際のところニューロン単体の出力のスパイク幅で制限される。以下でその説明をする。ネットワークの出力はニューロンの出力の足し算で表現される。ここで、出力スパイク幅を $T_w \mu s$ とし、ニューロン単体の追従可能な最大の周波数を $1 / T_p$ Hz とする。入力周波数が $1 / T_p$ Hz より大きくなったとき、ニューロン回路単体入力信号に確実に追従できなくなる。しかし、多数のニューロで構成されたネットワーク回路はこの入力に追従できる。入力周波数が $1 / T_w$ Hz より大きくなったとき、ニュー

Table 1: Summary of simulation condition

technology	0.18- μm , CMOS	V_b	0.6 V
$V_{dd,1}$ ($=V_{dd,2}$)	1.8 V	μ_{vth0} of m1	-398 mV
V_{in} offset	1.4 V	σ_{vth0} of m1	20 mV
amplitude	0.4 V	μ_{vth0} of m3	365 mV
duty cycle ratio	98%	σ_{vth0} of m3	15 mV
frequency	1 MHz		
C	1 pF		

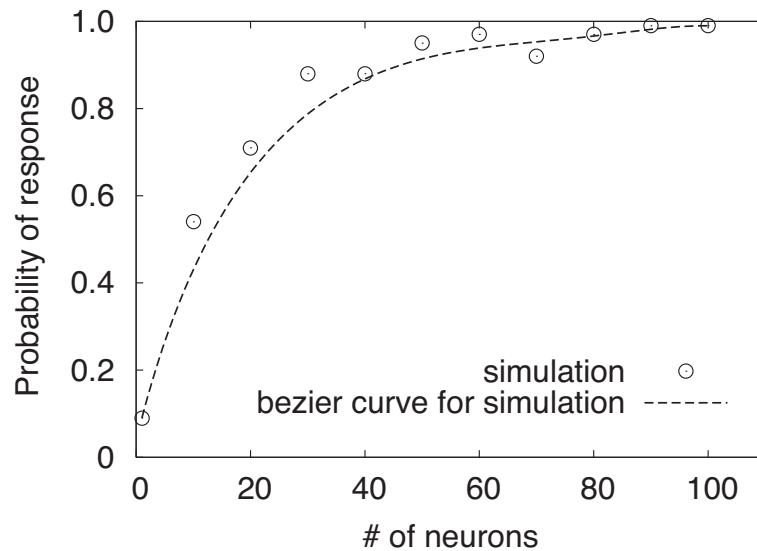


図 4.21: VOR ネットワークの応答確率 (シミュレーション結果)

ロンそれぞれの出力パルスがお互い重なり合ってしまう。多数のニューロンがネットワークで用いられた場合、全ての出力スパイクがお互い重なってしまうため一切出力パルスが観測できなくなる。我々の実験において、最大で $35 \mu\text{s}$ のニューロンの出力スパイク幅を観測したので理論上得られるネットワークの出力周波数 f_{out} は 28 MHz となる。この周波数は 28×10^3 個のニューロンを用いることで実現できる。膨大な数のニューロン回路をディスクリート IC を用いて構築するのは現

実的ではないので、その実験を行なうかわりに100個のニューロンを用いた回路シミュレーションを行なった。その回路実験において最大で f_{out} がニューロン単体の限界周波数の10倍となる場合を得た。Table 1にシミュレーション条件を示す。ここでニューロン回路の素子バラツキは2つのトランジスタのしきい値の標準偏差で表現され、その分布がガウス分布であると考えた。m1とm3のしきい電圧が上で説明した T_p, T_w の値を決める。ニューロン回路単体の追従可能な周波数は117 kHzであった。またそれぞれのニューロン回路の初期状態はランダムに設定された。図10にシミュレーション結果を示す。シミュレーション結果からネットワーク回路は100個のニューロンを用いることで1 MHzの入力信号に対してほぼ100%の確率で正しく応答できていることがわかる。

積分発火ニューロンを用いたVORネットワーク回路において、入力信号に対する追従性が向上することを実験的に確認した。今後、この回路に対して正弦波入力を与えて追従性を評価する。つまり、ネットワーク回路の出力スパイクをDA変換してその結果をFFT解析し、SNRを入力周波数を変えたときどう変化するか評価する予定である。それにより、雑音利用回路をベースにした実用的なパルス密度変調器の正しい評価となる。

4.6 まとめ

我々はVORのニューラルネットワークをベースに、入力信号に対して高い追従性を持つ雑音(特性バラツキ)を利用したパルス密度変調器を開発した。我々は複数のCMOSニューロン回路とORロジックゲートを用いて構築した単純なネットワーク回路を提案した。電子回路実験から、我々は複数のニューロン回路を用いることで入力信号に対する追従性が確かに向上することを確認できた。そして特性バラツキはディスクリート素子であるMOSデバイスのものを用いた。そして、単体のニューロン回路は1 kHzの入力周波数まで追従できるのに対し、三つのニューロン回路を用いて構成したネットワーク回路の場合単体が追従できる限界の3倍である3 kHzまで追従できることを実験から確認した。

参考文献

- [1] M. Sanduleanu and E. van Tuijl, *Power Trade-offs and Low Power in Analog CMOS ICs*, Kluwer Academic Publishers, Dordrecht, Netherlands, 2002.
- [2] T.M. Hospedales, M.C.W. van Rossum, B.P. Graham, and M.B. Dutia, “Implications of noise and neural heterogeneity for vestibulo-ocular reflex fidelity”, *Neural Computing*, vol. 20, no. 3, pp. 756–778, 2008.
- [3] T. Asai, Y. Kanazawa, T. Hirose, and Y. Amemiya, “Analog reaction-diffusion chip imitating the Belousov-Zhabotinsky reaction with Hardware Oregonator Model,” *International Journal of Unconventional Computing*, vol. 1, no. 2, pp. 123–147, 2005.
- [4] A. Utagawa, T. Asai, T. Hirose, and Y. Amemiya, “An inhibitory neural-network circuit exhibiting noise shaping with subthreshold MOS neuron circuits,” *IEICE Transactions on Fundamentals of Electronics, Communications and Computer*, vol. E90-A, no. 10, pp. 2108–2115, 2007.

第5章 互いに位相同期するオンチップクロック源回路

5.1 はじめに

チップ全体にグローバルなクロック信号を分配してチップ内の回路全体がそれに同期するように動作する手法は現代のデジタル論理回路において最も広く用いられている方法である。クロック信号は外部からクロックツリーを介して全ての要素回路にまったく同じタイミングで与えられている。ただし、実際の集積回路においてはクロックスキューとよばれるクロック信号の遅延が存在する [4]。これは主にクロックツリーが非対称的になっているためそれぞれの要素回路までの配線長が違うことなどにより発生する。さらに配線遅延は電源電圧や温度、負荷などにも依存するため非常に複雑だ。小さなクロックスキューは動作速度を低減するだけで解決するが、大きなクロックスキューは重大な動作不良を引き起こす。このクロックスキューの問題はプロセスの微細化およびクロック周波数の増加にとともに、ますます重大になっている。

このクロックスキューの問題を解決するため、様々な手法が提案されてきた。例えばゼロスキュー分配手法 [5]、スキュー補正のためにバッファを挿入する手法 [5]、配線長を調節する手法 [7] などがある。通常の回路においては、Hツリーというクロックツリーを設計することでクロックスキューは大幅に改善できる。他に、グローバルクロック信号を用いるかわりにローカルクロック信号を用いて動作する非同期式のデジタル回路を設計することで本質的にクロックスキューの影響を受けないようにする手法 [9] もある。また近年では遺伝的なアルゴリズムを用いてチップ製造後に必要なマージンを計算する手法も提案されている [10]。

これらのクロックスキューを解決する手法はクロック配線の長さや消費電力を増加させ製造後の最適化のコストを増大させる問題がある。ここで、スキューを解決する手段として異なるアプローチを提案する。近年、中尾らの研究グループが独立した神経振動子群が雑音を受けることで同期発火するようになるという研究成果を発表した [1]。ここで神経振動子を LSI 上のクロック源とみなし、それらに同時に雑音を与えることでそのクロック源が全て同期しそうである。以下では、まずハードウェア化に適したニューロンモデルを提案し、ニューロンモデルを基にした 1 GHz 程度で動作するクロック源回路を作成する。そしてその回路シミュレーションから外部雑音を与えることでそれらクロック源回路群が同期することを示す。

5.2 雑音誘起同期現象

位相縮約理論により振動子の微分方程式を位相記述したうえで、リアプノフ指数が常に負になることを示す。

まず、位相記述についてリーキー積分発火ニューロン (Leaky Integrate and Fire Neuron, LIFN) モデルを用いて説明する。次にその位相応答曲線 (Phase Response Curve, PRC) を求める。そして、位相同期の評価パラメータとして導入するリアプノフ指数について説明する。そののち、二つの非結合振動子に共通雑音を与えたときのリアプノフ指数を理論的に求める。

5.2.1 位相縮約

非線形振動子は単独であっても解析的に解を求めることができるものが少なく、ましてその振動子をお互いに結合しているような場合集団の挙動を数学的に表わすのはほぼ不可能に近い。ここで、用いられるのが縮約理論と呼ばれる解析手法である。縮約理論はいくつか方法があるが、ここではそのうち位相縮約法を用いて解析する。位相縮約とは位相のみで多次元の振動子の挙動を記述するものであ

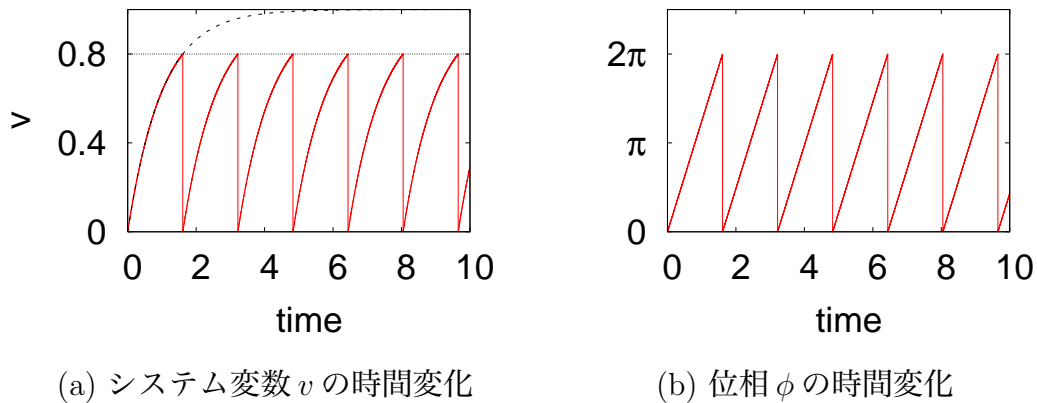


図 5.1: リーキー積分発火ニューロン

る。振動子は結合や外力をうけていない場合安定してリミットサイクル軌道上を運動する。この軌道上を運動している限り位相のみで記述することができる。さらに、結合および外力が充分小さければ軌道上からずれても直ちに元のリミットサイクル軌道上に戻るため、結合および外力は単に振動子の位相を変化させたと解釈できる。位相は具体的には以下のような方法で導入する。以下において最も簡単な例として1変数のリーキー積分発火ニューロン (Leaky Integrate and Fire Neuron, LIFN) モデルを位相縮約で表現する。LIFN モデルは

$$\dot{v} = I - v, \quad (5.1)$$

で与えられ、 $v > v_1$ のとき $v = v_0$ とする ($I > v_1 > v_0 \geq 0$)。ただし、 v : 膜電位、 I : 定常入力電流、 v_0 : リセット値、 v_1 : しきい値である。この式は外力を含まず周期的に振動する。ここで位相 ϕ を導入し

$$\dot{\phi} = \omega \quad (5.2)$$

となるような ϕ を考える。計算すると

$$\omega = -2\pi \ln \left(\frac{I - v_0}{I - v_1} \right) \quad (5.3)$$

となる。図 5.1 に $I = 1, v_1 = 0.8, v_0 = 0$ の場合の v および v を位相記述した位相 ϕ の時間変化を示す。LFIN モデルに外力を含んだ場合を考える。特に雑音誘起同

期を考えるうえで雑音項を与える。

$$\dot{v} = I - v + \xi(t), \quad (5.4)$$

ただし $\xi(t)$ はガウシアンノイズである ($\langle \xi(t) \rangle = 0, \langle \xi(t)\xi(t') \rangle = D\delta(t-t')$)。このとき位相はどうなるだろうか。計算すると

$$\dot{\phi} = \frac{d\phi}{dt} = \frac{d\phi}{dv} \frac{dv}{dt} \quad (5.5)$$

$$= \frac{d\phi}{dv} \cdot (I - v + \xi(t)) \quad (5.6)$$

$$= \omega + \frac{d\phi}{dv} \cdot \xi(t) \quad (5.7)$$

を得る。定数 ω に加えて ϕ に依存する項が表われた。つまり同じ大きさの $\xi(t)$ を与えても ϕ によって位相の変化量が異なるということである。 $d\phi/dv = Z(\phi)$ とおいて実際に LIFN の $Z(\phi)$ を計算すると

$$Z(\phi) = -\frac{\omega}{I - v_0} \exp\left(-\frac{\phi}{\omega}\right), \omega = -2\pi \ln\left(\frac{I - v_0}{I - v_1}\right) \quad (5.8)$$

を得る。ここで $I = 1, v_0 = 0, v_1 = 0.8$ のとき

$$\omega = -2\pi \ln(1/0.8) \approx -10.1 \quad (5.9)$$

となるので $Z(\phi) = 10.1 \exp(\phi/10.1)$ となる (図 5.2)。振動子を位相のみの変数で記述する位相記述について説明し、外力が加わったときの $Z(\phi)$ によって位相変化の量が判断できる。振動子群に外力として雑音を加わった場合に位相同期がおきるかどうかについて考える。振動子群の位相同期について考えるとき N 個の振動子の位相の同期をみるかわりに、2 個の振動子の位相差がどう変化するかをみる。位相差の変化をみるため、非線形力学において解の安定性を評価するリアプノフ指数を導入する。

5.2.2 リアプノフ指数

非線形システムとして

$$x_{n+1} = f(x_n) (n = 0, 1, 2, \dots) \quad (5.10)$$

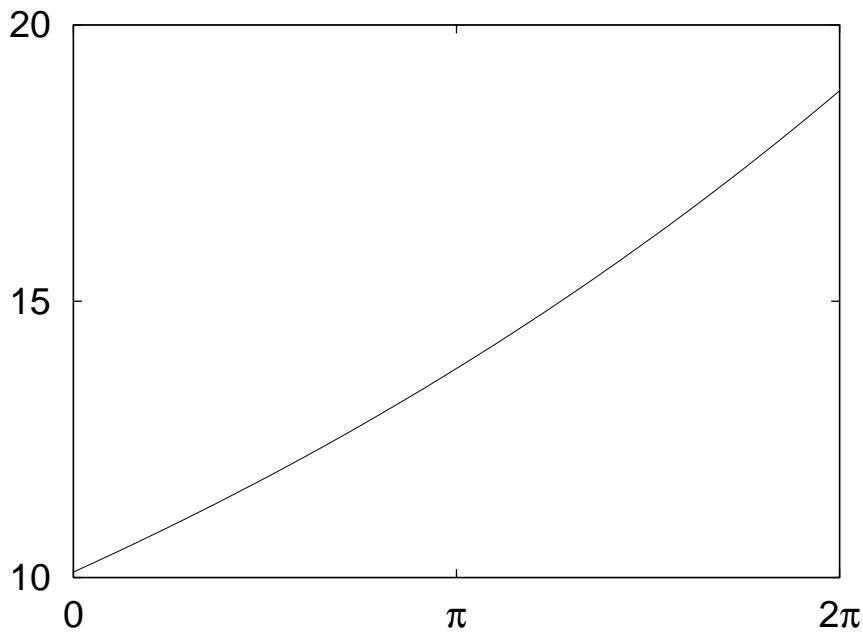


図 5.2: LIFN モデルの位相応答関数 $Z(\phi)$

で与えられる離散系を考える。初期値 x_0 を与えると x_1 が得られ、さらにその次の x_2 が得られる

$$x_1 = f(x_0) \quad (5.11)$$

$$x_2 = f(x_1) = f(f(x_0)) = f^2(x_0) \quad (5.12)$$

$$\vdots \quad (5.13)$$

$$x_n = f(x_{n-1}) = f^n(x_0) \quad (5.14)$$

微少量 ϵ だけ変化させた初期値 $x_0 + \epsilon$ を考え、 $x_{n+1} \rightarrow x_{n+1} + \epsilon_{n+1}$ 、 $x_n \rightarrow x_n + \epsilon_n$ として上の差分方程式を書き換えると

$$x_{n+1} + \epsilon_{n+1} = f(x_n + \epsilon_n) \quad (5.15)$$

この式を最低次近似すると

$$x_{n+1} + \epsilon_{n+1} \approx f(x_n) + \epsilon_n \cdot f'(x_n) \quad (5.16)$$

を得る。この式から $\epsilon_{n+1} = \epsilon_n \cdot f'(x_n)$ となり

$$\epsilon_n = \epsilon_0 f'(x_0) f'(x_1) \cdots f'(x_{n-1}) \quad (5.17)$$

$$= \epsilon_0 \prod_{i=0}^{n-1} f'(x_i) \quad (5.18)$$

を得る。この式は微少量 ϵ の時間発展を表わしており、この量が時間とともに大きくなるかどうか分かる。ここで

$$|\epsilon_n| = |\epsilon_0| \exp[n\chi_n] \quad (5.19)$$

となるような χ を考える。計算すると

$$\chi_n = \frac{1}{n} \sum_{i=0}^{n-1} \ln |f'(x_i)| \quad (5.20)$$

充分大きな整数 N を考え

$$\chi = \lim_{n \rightarrow \infty} \chi_n = \lim_{n \rightarrow \infty} \frac{1}{n} \sum_{i=0}^{n-1} \ln |f'(x_i)| \quad (5.21)$$

と定義する。 χ がリアプノフ指数と呼ばれるものである。

5.2.3 雑音誘起同期の理論解析

$$\dot{\phi}_i = \omega + Z(\phi_i) \cdot \xi(t) \quad (5.22)$$

で与えられる共通のノイズ $\xi(t)$ を与えられた共通の固有周波数 ω をもつ非線形振動子 i 番を考える。異なる初期位相をもった2つの振動子を考え、その位相差がどのように時間発展するかを計算する。ここでリアプノフ指数を用いることで、位相差が発散するか縮小するかを数学的に求める。二つの振動子の位相差を $\psi = \phi_1 - \phi_2$ とすると

$$\dot{\psi} = \frac{Z(\phi_1) - Z(\phi_2)}{\phi_1 - \phi_2} (\phi_1 - \phi_2) \xi(t) \quad (5.23)$$

$$= Z'(\phi_2) \xi(t) \psi \quad (5.24)$$

を得る。リアプノフ指数 χ は $\lim_{T \rightarrow \infty} [\psi(T) - \psi(0)]$ で定義されているので

$$\chi = \left\langle \int_0^T Z'(\phi_2) \xi(t) dt \right\rangle_{\xi(t)} \quad (5.25)$$

から求めることができる。計算すると

$$\chi \approx -(D/\omega T) \int_0^{2\pi} (Z')^2 d\theta < 0 \quad (5.26)$$

となり、位相応答関数 $Z(\phi)$ が連続かつ微分可能であれば、リアプノフ指数は常に負となることがわかる。

5.3 提案モデル

オリジナルのモデル [1] において、FitzHugh-Nagumo ニューロンを用いて初期状態の違う N 回の試行間における時間変化の雑音誘起同期が示された。我々はよりアナログ CMOS 回路に応用しやすい Wilson-Cowan 振動子 [11] を N 個用いた [12]。そのダイナミクスは

$$\frac{du_i}{dt} = -u_i + f_\beta(u_i - v_i) + I(t), \quad (5.27)$$

$$\frac{dv_i}{dt} = -v_i + f_\beta(u_i - \theta), \quad (5.28)$$

で与えられる。ここで u_i および v_i は i 番振動子のシステム変数、 θ はしきい値、 $I(t)$ は全ての振動子に与えられる時間的にランダムなインパルスノイズ、 $f_\beta(\cdot)$ はスロープファクタが β であるシグモイド関数である。

ランダムインパルスによって振動子の位相が変化することを確認するため、振動子の数値シミュレーションを行なった。ランダムインパルスは $I(t) = \alpha \sum_j \delta(t - t_j^{(1)}) - \delta(t - t_j^{(2)})$ where $\delta(t) = \Theta(t) - \Theta(t - w)$ (Θ , w , t_j はステップ関数、パルス幅、全ての j について $t_j^{(1)} \neq t_j^{(2)}$ である正の乱数である。図 5.3 および 5.4 に振動子単体の数値シミュレーション結果を示す。ここでパラメータは以下のように設定した。 $\theta = 0.5$, $\beta = 10$, $\alpha = 0.5$, $w = 0.1$ である。また $|I(t)|$ の平均 ISI (Inter-Spike Interval、スパイク間隔) は 100 とした。図 5.3) からリミットサイクル振動してい

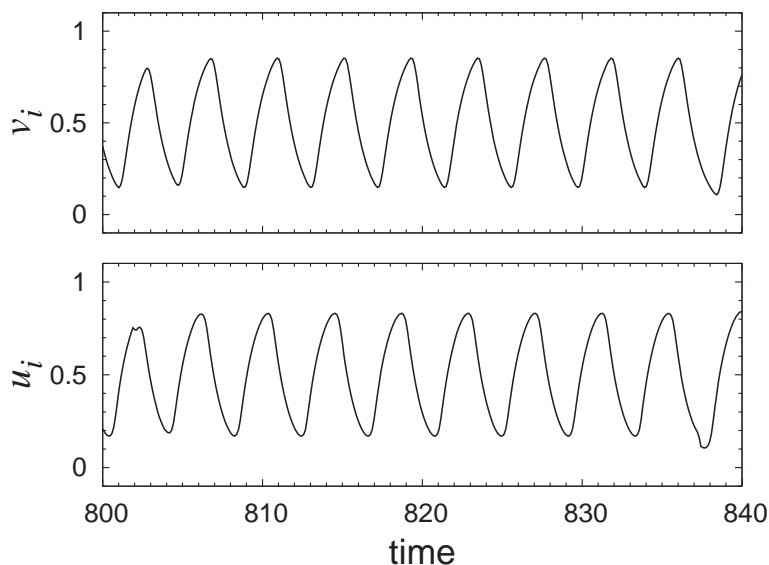


図 5.3: ランダムインパルスを受ける Wilson-Cowan 振動子のヌルクラインおよび軌跡

ることを確認し、また軌跡が雑音 $I(t)$ によって確かに揺れていることを図 5.4 から確認した。

$\beta \rightarrow \infty$ と考えると、システムのダイナミクスは以下の 4 つの領域に分けられる。

$$\text{I } (u < v \ \& \ v < \theta) : \begin{cases} \dot{u}_i = -u_i + 1 + I(t) \\ \dot{v}_i = -v_i \end{cases}, \quad (5.29)$$

$$\text{II } (u < v \ \& \ v > \theta) : \begin{cases} \dot{u}_i = -u_i + 1 + I(t) \\ \dot{v}_i = -v_i + 1 \end{cases}, \quad (5.30)$$

$$\text{III } (u > v \ \& \ v > \theta) : \begin{cases} \dot{u}_i = -u_i + I(t) \\ \dot{v}_i = -v_i + 1 \end{cases}, \quad (5.31)$$

$$\text{IV } (u > v \ \& \ v < \theta) : \begin{cases} \dot{u}_i = -u_i + I(t) \\ \dot{v}_i = -v_i \end{cases}, \quad (5.32)$$

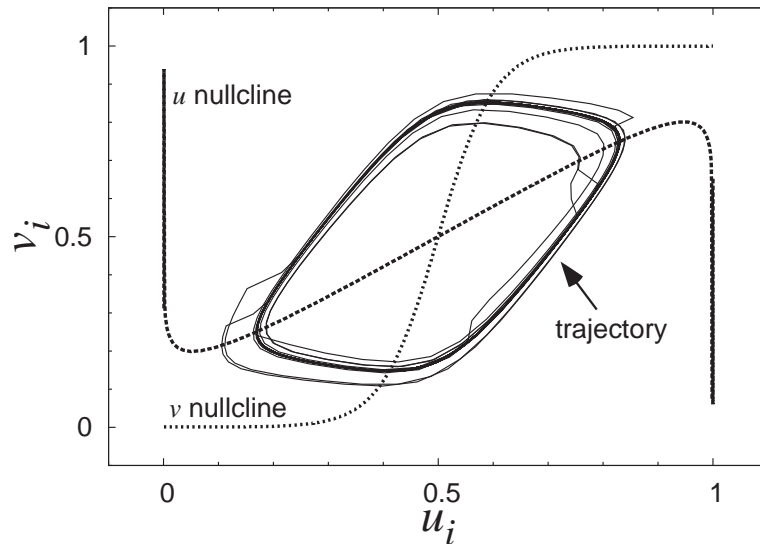


図 5.4: ランダムインパルスを受ける Wilson-Cowan 振動子のシステム変数の時間変化

ここで u_i および v_i は du_i/dt および dv_i/dt を表わす。図 5.5 は振動子の 1 周期分にあたる u_i および v_i の時間変化である。領域 I および II において、 u_i は増加して 1 になる。よって、振動子の位相 $\phi_i (\equiv \tan^{-1}(v_i - 0.5)/(u_i - 0.5))$ は正のインパルスが与えられたときに増加する ($I(t) > 0$)。一方領域 III および IV においては、 u_i は 0 に向かって減少しているため、図 5.5 に示されるようにインパルスが与えられると位相は減少する。位相変化の大きさがランダムインパルスが与えられるタイミングによって変化することを確認するため、Wilson-Cowan 系の位相応答曲線 (Phase Response Curve, PRC) を計算した。PRC は時刻 t 、つまり振動子の位相 $\phi_i(t)$ のときに外部からインパルスが与えられたときの位相がどの程度変化するか ($\Delta\phi_i$) を表わしている。図 5.6 がその結果である。このシミュレーションでは単体の正のインパルスを $I(t)$ として $\phi_i (-\pi \sim \pi)$ であるタイミングに振動子に与え、位相変化 $\Delta\phi_i$ を測定した。 $-\pi/2 < \phi_i < \pi/2$ のとき、 $\Delta\phi_i$ は正であった。このことは振動子の位相がこの範囲であったとき振動子にインパルスが与えられると振動子の位相は増えるということを意味している。一方、それ以外のタイミングにインパ

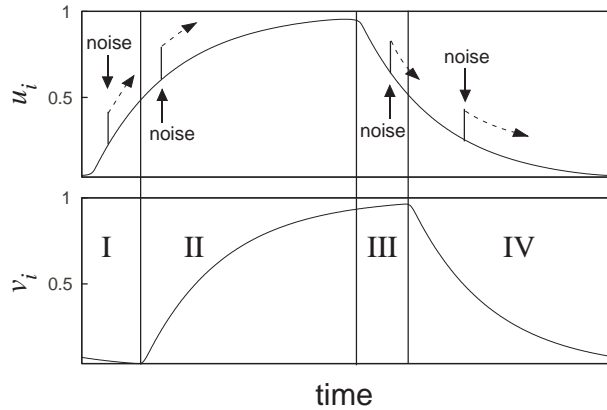


図 5.5: Wilson-Cowan システムの 4 種類の動作領域 (I から IV)

ルスが加わった場合 $\Delta\phi_i$ が負であるので、位相が減少する。ここで、図 5.6 に示されているように振動子の位相は $\phi_i = -\pi/2$ の位置から拡散する一方、 $\phi_i = \pi/2$ の周りに収束する。その結果、系がランダムインパルスを受けつけるとき、 ϕ_i は時間経過とともに $\phi_i \approx \pi/2$ の位置でロックされるようになる。

そのことを確認するため 10 個 ($N = 10$) の Wilson-Cowan 振動子を用いて数値シミュレーションを行なった。全ての振動子は同じ特性であり、全ての振動子に共通のランダムインパルス $I(t)$ を与えた。それぞれの振動子の初期値はランダムに与えた。図 5.7 は 10 個の振動子のラスタプロットである。縦線は $u_i > 0.5$ かつ $du_i/dt > 0$ となったときのタイミングを示している)。振動子に雑音 $I(t)$ が与えられない場合 ($\alpha = 0$)、図 5.7(a) に示されるように個々独立した振動を見せた。しかし、図 5.7(b) に示されるように雑音を与えられた場合 ($\alpha = 0.5$) 全ての振動子の位相は同期した。位相同期の程度を評価するため以下のオーダーパラメータを導入する。

$$R(t) = \frac{1}{N} \left| \sum_j \exp(i\phi_j) \right|,$$

ここで、 N は振動子の数、 i は虚数を表わす。全ての振動子が同期するとき ϕ_j は全て一樣になるので $R(t)$ は 1 になる。一方振動子が同期しないとき $R(t)$ は 1 より小さな値になる。図 5.8 にオーダーパラメータの時間変化を示す。 $\alpha = 0$ のとき (雑音

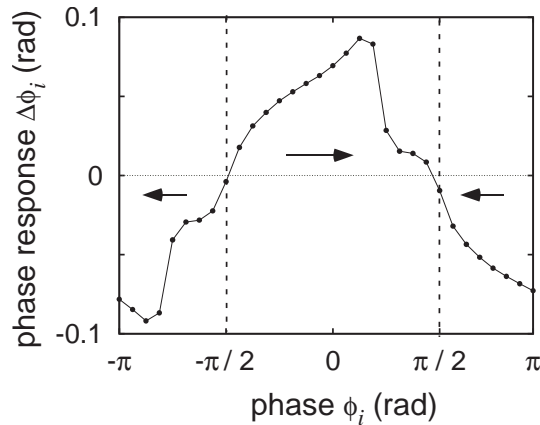


図 5.6: Wilson-Cowan システムの位相応答曲線 (phase response curve, PRC)

を与えないとき), $R(t)$ は不安定であり常に 1 よりも小さな値であった [Fig. 5.8(a)]. いっぽう、 $\alpha = 0.5$ のとき (雑音を与えたとき)、 $t \approx 5000$ で安定した後 $R(t)$ はずっと 1 に留まった [Fig. 5.8(b)]. これらの結果から、この振動子群をクロック源として CMOS LSI に実装すれば、共通ランダムインパルスを与えることでそれらが同期することを意味している。

5.4 提案回路と回路シミュレーション結果

図 5.9 に Wilson-Cowan 振動子回路を示す。この回路は差動対 (M1 to M3) と二つのインバータから構成されるバッファ回路から成る。When $I(t) = 0$ かつ Wilson-Cowan システムの時定数が非常に小さいとき、式 (5.27) および (5.28) は以下のように書き換えることができる。

$$u_i \approx f_\beta(u_i - v_i), \quad (5.33)$$

$$v_i \approx f_\beta(u_i - \theta). \quad (5.34)$$

OTA の出力電圧 (V_o) は $V_{dd} \cdot f(V_1 - V_2)$ で与えられ、, バッファ回路の出力電圧 (V_{o2}) は $V_{dd} \cdot f(V_{in} - V_{dd}/2)$ で与えられる。ここで $f(\cdot)$ はシグモイド関数の近似で

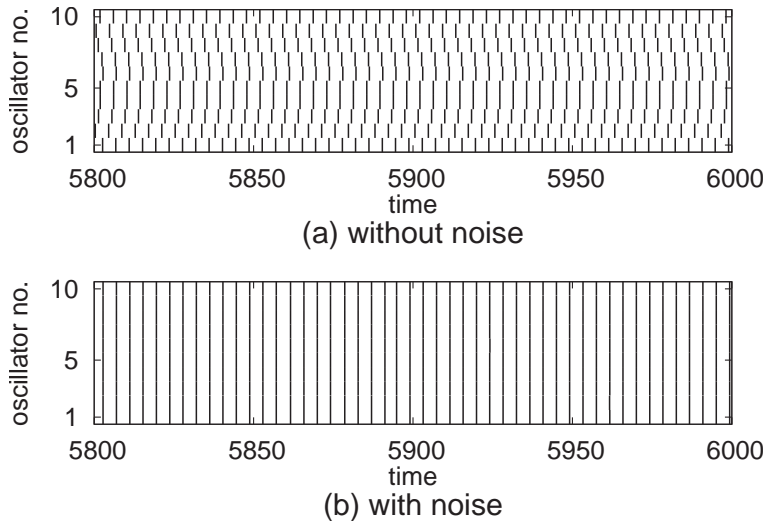


図 5.7: 10 個の振動子のラスタプロット。(a) ランダムインパルスを受けない場合、(b) ランダムインパルスを受けた場合

ある。よって以下の式

$$u_i = V_{dd} \cdot f(u_i - v_i), \quad (5.35)$$

$$v_i = V_{dd} \cdot f(u_i - V_{dd}/2), \quad (5.36)$$

は図 5.9 のように入力と出力を u_i と v_i に接続することで得られる ($V_1 = V_o = u_i, V_2 = v_i, V_{in} = u_i, V_{o2} = v_i$)。そしてこの式は式 (5.33) と (5.34) に対応する。

Wilson-Cowan システムにおいて、雑音 $I(t)$ は u_i のダイナミクスにのみ与えられた。提案回路に雑音を与える最も簡単な方法はノード u_i にキャパシタを介して M 系列回路の出力電圧を結合することである。ランダムな出力電圧の変化 (0→1 および 1→0) により発生するキャパシタ電流が u_i を変動させる。しかし、提案回路は電圧モードで動作しているため、キャパシタンスを介した電流では u_i を効果的に変動させることができない。よって、提案回路においては、OTA の $f(\cdot)$ のスロープファクタに雑音項を含めることにした。スロープファクタは V_{ref} が増大することで大きくなる。よって、 C を介して V_{mseq} によって V_{ref} を揺らすことで効果的に回に摂動を与えられる。

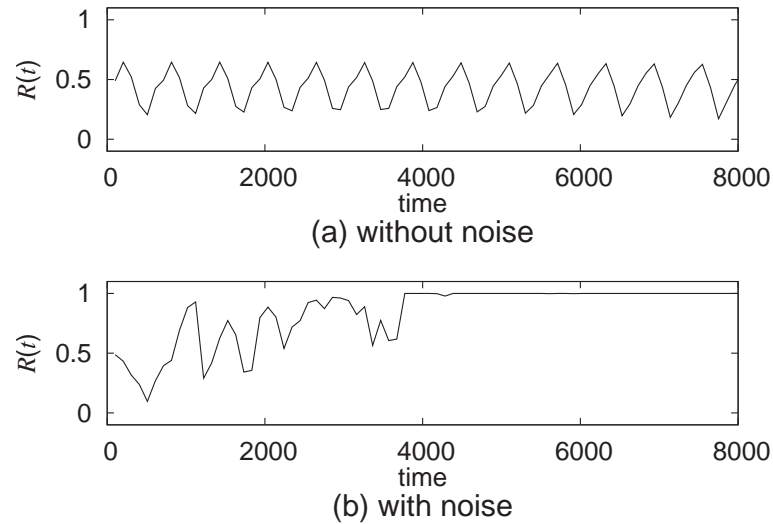


図 5.8: オーダーパラメータの時間変化。(a) ランダムインパルスを受けない場合、(b) ランダムインパルスを受けた場合

シミュレーションでは、TSMC $0.25 \mu\text{m}$ CMOS パラメータを用いて $W/L = 0.36 \mu\text{m} / 0.24 \mu\text{m}$ を用いて設計した。ただし、M3 のチャンネル長は $2.4 \mu\text{m}$ とした。疑似乱数列 (V_{mseq}) は 4-bit M 系列回路を用いて生成した。また $C = 20 \text{ fF}$ 、 $R_o = 1 \text{ k}\Omega$ とし、電源電圧は 2.5 V に設定した。M 系列回路のクロック周波数は 500 MHz に設定した (30 ns の疑似乱数列)。

図 5.10 および 5.11 に振動子回路単体の回路シミュレーション結果を示す。図 5.10 は u および v の時間変化である。図 5.11 はヌルクラインおよび軌跡である。この二つのシミュレーション結果から質的に等価なヌルクラインおよび軌跡が確認できた。さらに、M 系列回路によってリミットサイクル振動が摂動を受けているところを確認した。バイアス電圧 V_{bias} が 1 V であったとき (M3 の直流電流は $60 \mu\text{A}$ に制限されたとき)、振動子回路の振動周波数は 1.17 GHz であった。

提案回路の PRC を計算した。図 5.12) はその結果である。回路の位相応答 ($\Delta\phi_i$) は正および負の領域があるため、振動子の位相は時間経過とともに $\pi/2$ 付近に収束する。このことは複数の振動子回路を作成することで、振動子回路が共通のランダムインパルスを受けたときそれらの位相が同じ値に収束するという意味し

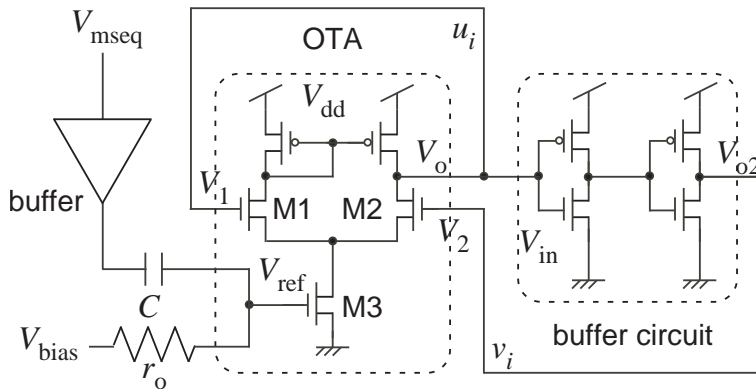


図 5.9: Wilson-Cowan 振動子回路の回路構成

ている。このことを確認するため、10個の振動子回路を用いて回路シミュレーションを行なった。図 5.13 に振動子回路のラスタプロットを示す (縦線は $v_i > 1.25$ V かつ $dv_i/dt > 0$ となった時刻を示す)。ランダムインパルス V_{mseq} が与えられなかったとき全ての回路は独立した振動をみせたのに対し [Fig. 5.13(a)]、ランダムインパルス V_{mseq} が与えられたとき全ての回路は $t \approx 30$ ns 以降完全に同期した [Fig. 5.13(b)]。

図 5.14 にオーダーパラメータの時間変化を示す。ランダムインパルスが回路に与えられなかったとき、 $R(t)$ は常に 1 よりも小さな値だったが [Fig. 5.14(a)]、ランダムインパルスが与えられたとき $t \approx 30$ ns 以降 $R(t)$ は 1 で安定した [Fig. 5.14(b)]。

デジタル CMOS LSI のクロック源としてこの回路をチップ内に分配したうえでそれらにランダムインパルスを与えることでそれらのクロック源は同期する。この方法は現在存在しているクロックスキューの問題を解決できると考えられるが、クロック源間のデバイスミスマッチにより完全な位相同期ができないかもしれない。そこで、提案回路におけるデバイスミスマッチの効果について調べた。振動子回路内におけるミスマッチ (差動対を構成する M1 と M2 のミスマッチやカレントミラーのミスマッチ) については問題にならない。なぜなら振動子回路を構成するトランジスタは近傍に配置されるからである。また、Wilson-Cowan モデルにおけるしきい値 θ を決定するインバータのミスマッチについても影響は小さい。なぜな

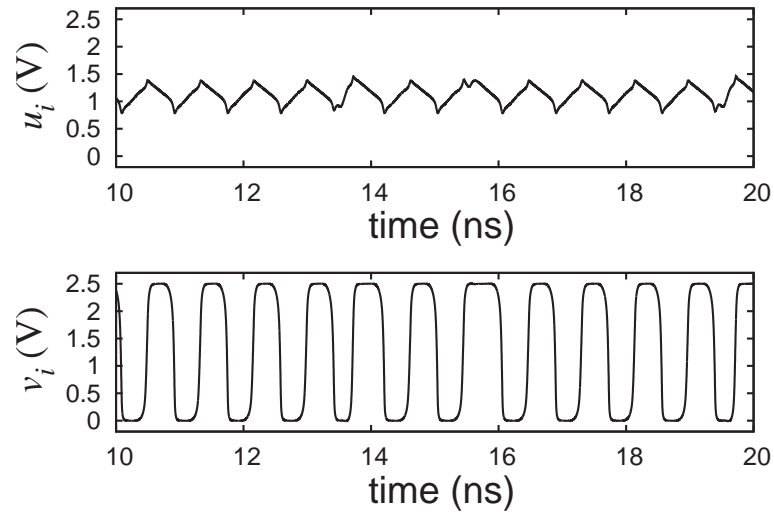


図 5.10: 疑似ランダムインパルスを受けた Wilson-Conwan 振動子回路のシステム電位の時間変化

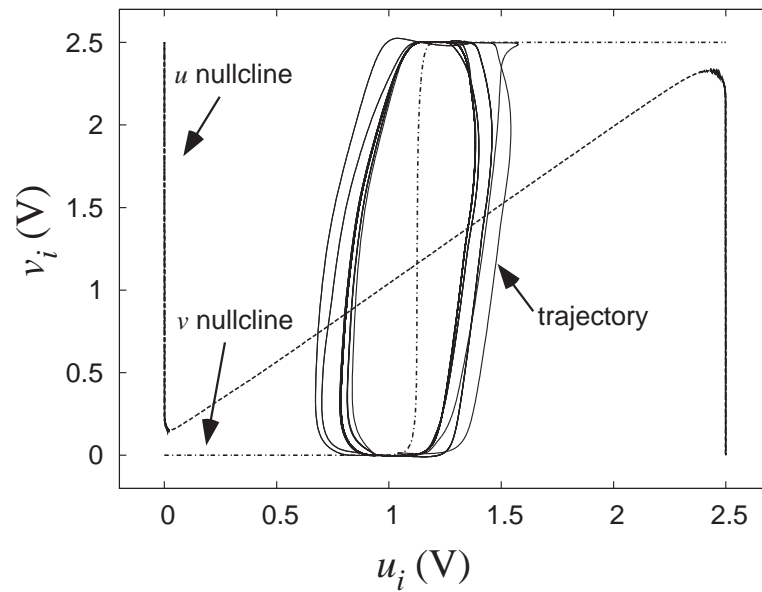


図 5.11: 疑似ランダムインパルスを受けた Wilson-Conwan 振動子回路のヌルクラインおよび軌跡

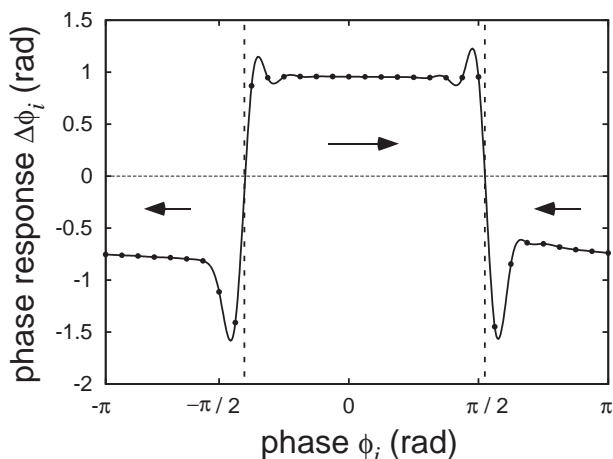


図 5.12: Wilson-Conwan 振動子回路の位相応答曲線

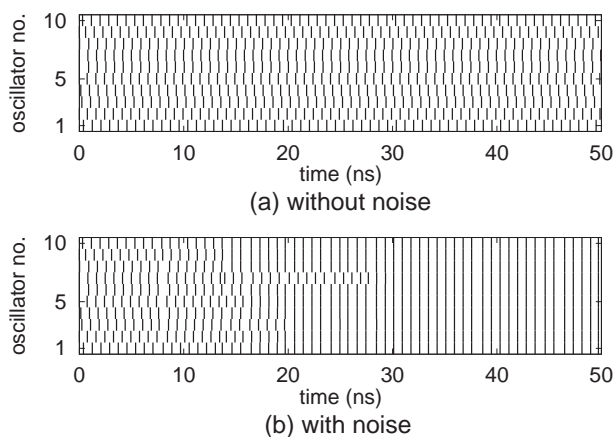


図 5.13: 10 個の振動子回路のラスタープロット。(a) ランダムインパルスを受けない場合、(b) ランダムインパルスを受けた場合

らそれらは単にシステムの固定点の位置をわずかに変化させるだけであり、振動子回路の発振周波数を大きく変化させるわけではないからである。ただし、振動子回路間における M3 のミスマッチについては影響が大きい。なぜなら M3 が振動子の発振周波数を決めているからである。よって M3 のトランジスタノしきい電圧と発振周波数の関係を調べ、それが同期の性質にどう影響するかを調査した。図 5.15 に 2 つの振動子回路の位相の時間変化を示す。M3 のしきい電圧の差 (ΔV_{th})

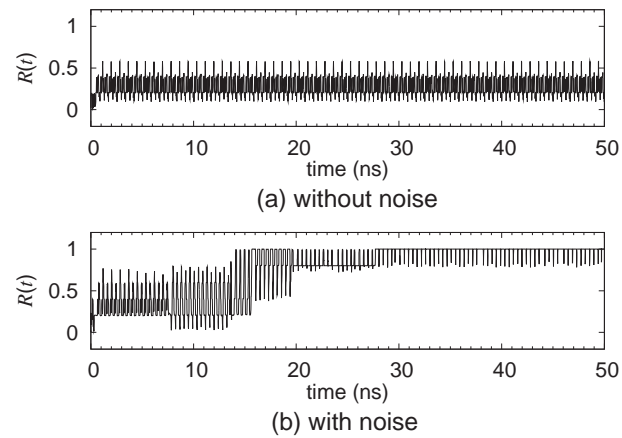


図 5.14: 10 個の振動子のラスタプロット。(a) ランダムインパルスを受けない場合、(b) ランダムインパルスを受けた場合

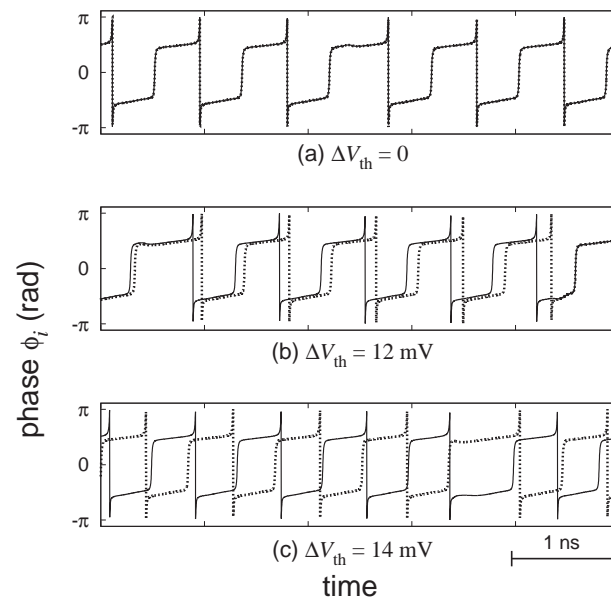


図 5.15: 2 振動子間に特性バラツキがあった場合の 2 振動子の位相の時間変化。(a) しきい電位の差 $\Delta V_{th} = 0 \text{ V}$ のとき、(b) しきい電位の差 $\Delta V_{th} = 12 \text{ V}$ のとき、(c) しきい電位の差 $\Delta V_{th} = 14 \text{ V}$ のとき

[!t]

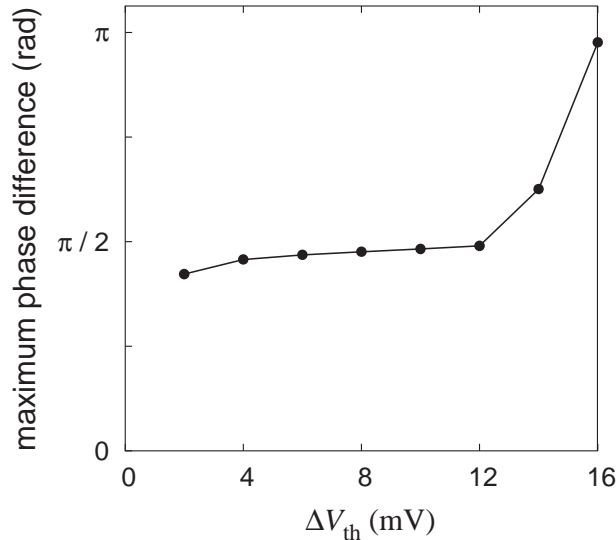


図 5.16: 振動子回路間に特性バラツキがあった場合の位相差

が大きくなるにつれ、位相差が広がった。興味深いことに、それぞれ別に発振周波数をもつふたつの振動子回路の位相の差 ($\Delta V_{th} \neq 0$) はランダムインパルスを与えられたときほぼ一定の値であった。これは振動子回路に対して同時にランダムインパルスが印加されたためであり、この位相差が一定になる仕組みは M 系列回路のクロック周波数が減少したとき壊れた。

二つの振動子の最大の位相差をそれぞれの振動子の M3 のしきい電圧の差 ΔV_{th} に対してどう依存しているかを計算した。図 5.16 にその結果を示す。位相差の絶対値はそれぞれの ΔV_{th} について 50 ns から 150 ns の間に測定され、最大の差をプロットした。 $\Delta V_{th} < 12$ mV であったとき、最大の位相差はほぼ $\pi/2$ 付近で一定であった。小さな位相の差はあるものの、このことはこの回路はデバイスミスマッチに対して小さな耐性があることを意味している。位相差が π を超える場合に提案した振動子回路をクロック源として用いることは難しい (本シミュレーションでは $\Delta V_{th} \geq 16$ mV であった)。また位相差が π より小さい場合は使いことが可能だといえる。このことから小さなデバイスミスマッチを有する場合オンチップクロック源は提案回路で実装することができ、それらは確かにランダムインパルスで同

期させることができるといえる。

実際にこの方法をハードウェア化する場合、どのようにして全ての振動子に共通のランダムインパルスを与えるかを考察する必要がある。一つの方法はデジタル回路における電源雑音を用いることである。近年の電源雑音のモデリングとオンチップの測定結果から [14] 電源雑音は無視するのが難しくなっているという。電源雑音は偏りなくチップ全体に分配することができそうだ。他の方法として光源を用いる方法が考えられる。つまり、個々のクロック源回路を光源が生成した雑音を受けることができるよう構成にして、チップ外部からランダムに点灯する光信号を与えることでそれらのクロック源が同期すると考えられる。

5.5 まとめ

雑音誘起同期の理論 [1] に基づいて、我々はランダムインパルスを用いて位相同期することが可能な CMOS 振動子回路を設計した。単純な回路構成を実現するため FitzHugh-Nagumo ニューロンモデルのかわりに Wilson-Cowan ニューロンモデルを導入した。そしてモデルの数値シミュレーション結果から元論文の同期現象と質的に等価な同期現象を Wilson-Cowan ニューロンモデルにおいても確認することができた。そして、そのモデルに基づいた sub-RF 領域で動作する CMOS 振動子回路を作成した。回路シミュレーションより、提案回路はモデルの数値シミュレーションと質的に等価な同期現象を確認することができた。実際にクロック源として提案回路を用いることを考え、振動子回路とデバイスミスマッチの関係について調査した。その結果、小さなデバイスミスマッチがあっても振動子群は位相差がロックされた同期振動をすることが確認できた。

参考文献

- [1] H. Nakao, K. Arai, and K. Nagai, “Synchrony of limit-cycle oscillators induced by random external impulses,” *Phys. Rev. E* vol. 72, 026220, 2005.
- [2] Jun-nosuke Teramae and Dan Tanaka “Robustness of the noise-induced phase synchronization in a general class of limit cycle oscillator,”” *Phys. Rev. Lett.* vol. 93, 204103, 2004.
- [3] H. Risken, *The Fokker-Planck Equation — Methods and Solution and Applications — (Second Edition)*, Springer-Verlag, 1989.
- [4] D. E. Brueske and S. H. K. Embabi, “A dynamic clock synchronization technique for large systems,” *IEEE Trans. Comp., Packag., Manufact. Technol. B*, vol. 17, pp. 350-361, 1994.
- [5] R. S. Tsay, “An exact zero-skew clock routing algorithm,” *IEEE Trans. on Comp.-Aided Design of Integrated Cir. Syst.*, vol. 12, no. 2, pp. 242-249, 1993.
- [6] R. B. Watson, Jr., and R. B. Iknaian, “Clock buffer chip with multiple target automatic skew compensation,” *IEEE J. Solid-State Circuits*, vol. 30, pp. 1267-1276, 1995.
- [7] T. -H. Chao, Y. -C. Hsu, J. -M. Ho, and A. B. Kahng, “Zero skew clock routing with minimum wirelength,” *IEEE Trans. Circuits and Systems II*, vol. 39, no. 11, pp. 799-814, 1992.

- [8] M. Hashimoto, T. Yamamoto, and H. Onodera, "Statistical analysis of clock skew variation in H-tree structure," *IEICE Trans. on Fundamentals of Electronics, Communications and Computer Sciences*, vol. E88-A, no. 12, pp. 3375-3381, 2005.
- [9] C. J. Myers, *Asynchronous Circuit Design*, Wiley-Interscience, 2001.
- [10] E. Takahashi, Y. Kasai, M. Murakawa and T. Higuchi, "Post-fabrication clock-timing adjustment using genetic algorithms," *IEEE J. Solid-State Circuits*, vol. 39, no. 4, pp. 643-649, 2004.
- [11] H.R. Wilson and J.D. Cowan, Excitatory and inhibitory interactions in localized populations of model neurons, *Biophys. J.*, Vol. 12, pp. 1-24, 1972.
- [12] T. Asai, Y. Kanazawa, T. Hirose, and Y. Amemiya, "Analog reaction-diffusion chip imitating the Belousov-Zhabotinsky reaction with Hardware Oregonator Model," *International Journal of Unconventional Computing*, vol. 1, no. 2, 123-147, 2005.
- [13] A. T. Winfree, *The geometry of biological time (2nd edition)*, Springer-Verlag, 2001.
- [14] K. Ichikawa, Y. Takahashi, and M. Nagata, "Experimental verification of power supply noise modeling for EMI analysis through on-board and on-chip noise measurements," *IEICE Transactions on Electronics*, vol. E90-C, no. 6, pp. 1282-1290, 2006.

第6章 ノイズシェイピング特性を有する $\Delta\Sigma$ 型1ビットADコンバータ

6.1 はじめに

この研究の目的は超低消費電力な1ビットADコンバータを実現することである。1ビットADコンバータはアナログ入力信号をパルスの粗密で表わされるデジタル出力信号に変換する。この動作をパルス密度変調(PDM)という。実はこれに類似した動作を脳内に存在するスパイクングニューロン(積分発火型ニューロン, Integrate-and-Fire Neuron, IFN) [1]が行なっていることが知られている。ニューロンの発火率は入力が大きくなると高くなる。つまり、単位時間当たりのパルスの密度が入力のアナログ値を表わしている。よって、理論的には、ニューロンの動きをアナログ回路によってハードウェア化することで1ビットADコンバータが実現できるということになる。しかし、量子化雑音、回路の特性バラツキ、環境雑音その他諸々の要因により単にニューロン回路を作るだけでは実用的なADコンバータを作ることはできない。[2, 3]. 量子化雑音は $\Delta-\Sigma$ 変調器 [4]を用いることで除去できるが、特性バラツキを除去するにはチップ製造後にキャリブレーションが必要となり、環境雑音はシールドが必要となる。

ここで、生物が情報処理を行なう仕組みに学びアナログ回路における特性バラツキおよび環境雑音に対処する方法を模索した。この実現のため、ノイズシェイピング特性を有するスパイクングニューロンのネットワークモデルを用いた [5]。ネットワークの数値シミュレーションおよび回路シミュレーションより、このネッ

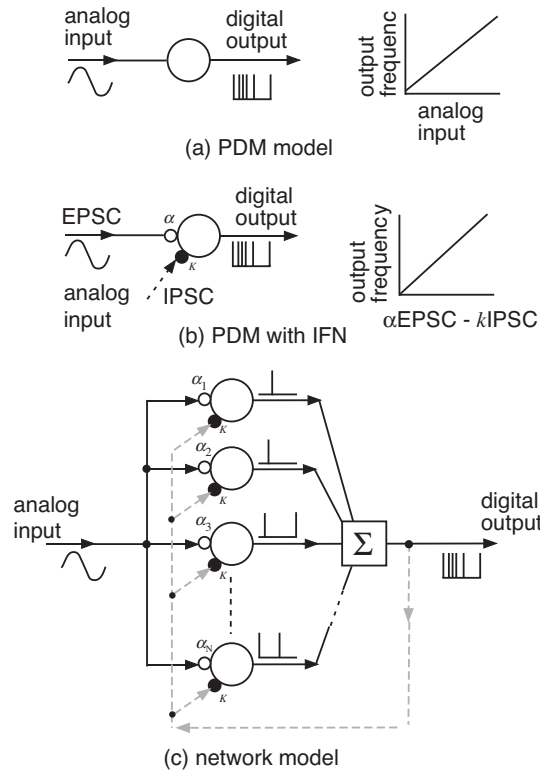


図 6.1: Mar らの提案した抑制性ニューラルネットワークモデルを用いた PDM

ネットワークが特性バラツキおよび環境雑音を効果的に利用することで系の SNR を上昇させているということを示す。

6.2 Mar らのニューラルネットワークモデルの概要

図 6.1(a) に 1 ビット AD 変換を行なうための PDM の概念図を示す。電圧または電流のアナログ入力信号が図において円で描かれた変調器に与えられ、変調器はアナログ入力の大きさに比例した周波数をもつ出力パルスを生成する。図 6.1(b) にそれと類似した動作を行なう積分発火型ニューロンの概念図を示す。図において同じく円で描かれた IFN は興奮性または抑制性のシナプス前アナログ電流 (EPSC, IPSC) を興奮性シナプス (重みづけを α とする) または抑制性シナプス (重みづけを K とする) を介して受け、 $\alpha \times \text{EPSC} - K \times \text{IPSC}$ に比例した周波数をもつ出力

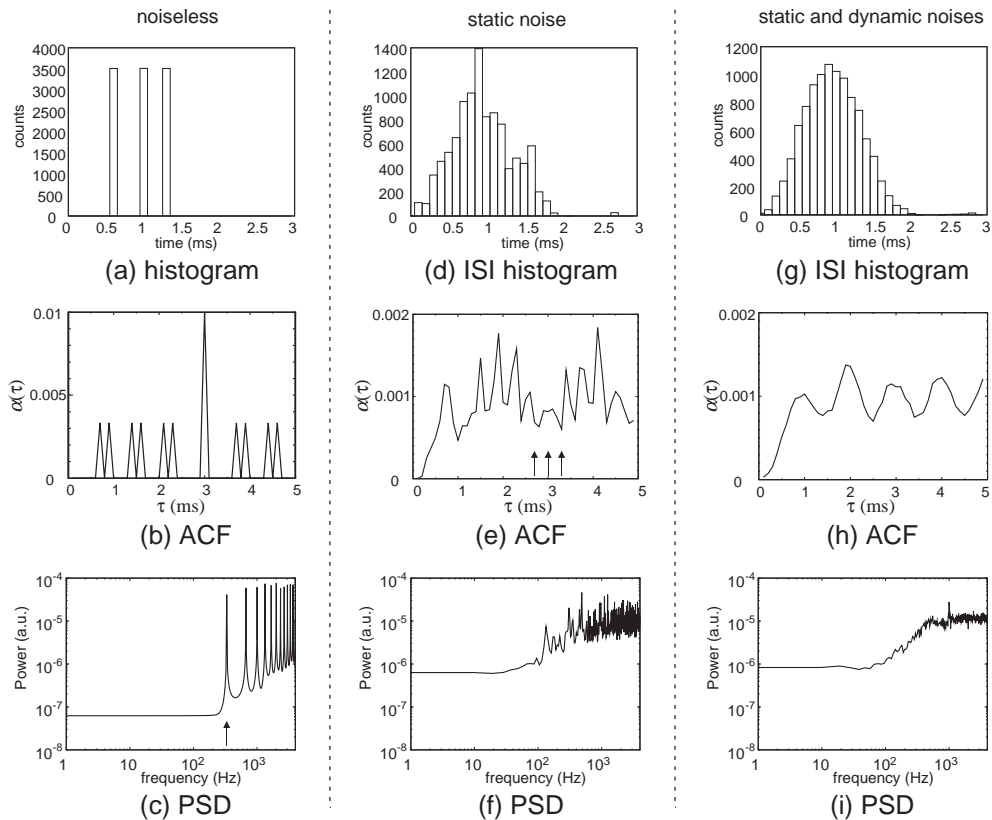


図 6.2: Mar らの提案した抑制性ニューラルネットワークモデルのシミュレーション結果

パルスを生成する。Mar らは特性バラツキおよび環境雑音を含む IFN を用いた抑制性ニューラルネットワークを提案した。ここでニューロンの膜電位は発火後ランダムな電位にリセットされ、IFN とアナログ入力のためのシナプス重みづけはランダムであった [5]。Mar らは提案ネットワークが一般的な $\Sigma - \Delta$ 型 AD コンバータと同様のノイズシェイピング特性を有することを示した。図 6.1(c) にそのネットワークモデルを示す。このネットワークは N 個の IFN と一つのグローバルインヒビタで構成されている。アナログ入力は IFN 全てに与えられ、ネットワークの出力は全てのニューロンのスパイク出力の和で表わされている。図中の α_i はアナログ入力と i 番ニューロンの間のシナプス重みづけを表わす。IFN が発火すると、膜電位はランダムな値にリセットされる。グローバルインヒビタ (Σ) は全てのニューロ

ンの出力の和を受け全てのニューロンを抑制する。このモデルは all-to-all のネットワークをもつため N 個の IFN の場合 $O(N^2)$ の複雑さをもつ。しかし、シナプス重みづけがネットワーク内で一定であるため、コンパクトなハードウェア実装を考えると [6, 7]、 $O(N)$ の複雑さをもつネットワークで置き換えることができる。

i 番 IFN の膜電位は (V_i) は

$$\frac{dV_i}{dt} = -\frac{V_i}{\tau_m} - \sum_{j=1}^N \sum_m K \gamma(t - t_j^m) + \alpha_i I(t), \quad (6.1)$$

で与えられる。ここで τ_m は時定数、 K は IFN 間に共通なシナプス重みづけ、 $I(t)$ は共通のアナログ入力、 α_i は i 番ニューロンとアナログ入力のためのシナプス重みづけ、 $t_j^m (m = 1, 2, 3, \dots)$ は j 番ニューロンが発火した m 番に発火した時刻を示している。そしてシナプス後電流 $\gamma(t')$ は

$$\gamma(t') = \exp\left(-\frac{t'}{\tau_s}\right) \quad (t' > 0), \quad (6.2)$$

で与えられる。 τ_s は時定数である。Each IFN fires when V_i がしきい電圧 (V_{th}) に達すると IFN は発火し、それと同時に膜電位 (V_i) は 0 から $0.75V_{th}$ の間のランダムな電位にリセットされる [5]。このモデルで用いられているような抑制性ネットワークは抑制性結合の強度 (このモデルにおいては K) の強度に依存して winner-takes-all [8, 9] または winners-share-all [10, 11] の競合状態になる。Mar らの理論によると [5]、ノイズシェイピングの効果は $(MK)^2$ に比例するという。ここで M は競合の結果生き残っているニューロンの数である。よって winners-share-all タイプの競合状態を得るために $M \rightarrow N$ となるような適切な K を選ばなければならない。

Mar らは $N = 50$ のネットワークにおいてアナログ入力の大きさが全ての IFN のスパイクの総和のパルス密度で表現されるノイズシェイピング PDM の特性を示した。この仕組みを利用すれば、サブスレッショルド CMOS デバイスを用いることで極低消費電力の LSI を実現できるかもしれない。このモデルをハードウェア化するにあたり、コンパクトな設計が求められるためニューロンの数 N を可能な限り少なくした。我々は三つのニューロンを用いて ($N = 3$) $(MK)^2$ を高いまま実現できる K を決定した。

上述したように Mar らのネットワークモデルにおいて、特性バラツキはアナログ入力とニューロン間のシナプス重みづけ α_i で与えられ、環境雑音はニューロンの発火後に膜電位がランダムな値にリセットされることで模擬されている。 $N = 3$ の規模の小さなネットワークでこれらの雑音がどうパフォーマンスに影響を与えるか調査するために、(i) 雑音がないとき、(ii) 特性バラツキのみあるとき、(iii) 特性バラツキおよび環境雑音があるときの三種類の条件について考えた。図 6.2 にそれらのシミュレーション結果を示す。Mar らのモデルにおいて $(MK)^2$ は $(50 \times 50)^2 = 2500^2$ であった。一方我々は $M(= N)$ を 3 とし $K = 1000$ とした。その結果 $(MK)^2 = 3000^2$ となった。また、Mar らのモデルと同じ平均発火周波数 (≈ 1 kHz) を得るため $I(t)$ を 1100 とした。図 6.2(a), (b), (c) に雑音を与えられないとき (α_i は一様であり、リセット値は一定) の出力スパイク列の ISI (inter-spike-interval) の分布、自己相関関数 (ACF)、パワースペクトル密度 (PSD) を示す。雑音を与えられないとき、ISI ヒストグラムには 3 つのピークが表われた [図 6.2(a)]。これは IFN 間の一定の位相差によって位相ロックした発振に起因する。このことは、IFN の集団を用いて効果的な PDM を行なうにはこの位相差を排除するために 3 つのニューロンの初期値を精密に設定しなければいけないことを意味している。図 6.2(b) から $\tau = 3$ ms の位置で強い相関が見てとれる。これは IFN の固有発火周波数 (333 Hz) の逆数である。図 6.2(c) は出力スパイク (図 6.1(c) の 'outputs') の PSD である。IFN の固有発火周波数 (333 Hz) の位置にピークがみられた (図の上方の矢印)。文献 [12, 13] にあるように、固有発火周波数以下において雑音が減少しているのは個々のニューロンの不応期によるものである。

特性バラツキのみあるとき (α_i がランダムであるとき)、ISI ヒストグラムは図 6.2 (a) でみられた極端に偏った分布と比較して遥かに滑らかな分布であった [図 6.2(d)]。この場合、特性バラツキが位相ロックした振動を破ったことで ISI の偏りを平均化したと考えられる。しかし、1.6 ms 付近に小さな偏りがまだ存在している。これはおそらく IFN 間の複雑な相互作用と抑制性結合によるものだろう。図 6.2(e) は ACF を示している。IFN はそれぞれ α_i に基づいた異なる固有発火周波数をもっている。集団発火周波数が 1 kHz、 $\alpha_i = 1.0, 1.1, 1.2$ であったとき、IFN

それぞれの発火周波数は 300 Hz, 333 Hz, 366 Hz となる。6.2(e) 図の上の矢印はそれぞれの固有発火周波数の逆数の位置を表わしている。抑制性結合の効果で相関値のピークは固有発火周波数の位置に現れるのではなくその左右に広く分布し、図 6.2 (a) に存在した ISI 間のギャップを埋めている。固有発火周波数の下のパワー (ノイズ) レベルは図 6.2(c) と比較して約 10 倍程度まで上昇している [図 6.2(f)]。その一方で発火周波数近傍と集団発火率 (1kHz) 以上の周波数においてはそのパワー (ノイズ) レベルは減少した。

特性バラツキおよび環境雑音の両方があるとき (α_i がランダムでランダムリセットが行なわれるとき)、ISI ヒストグラムは図 6.2(g) に示されるようにガウシアンに類似した分布となった。ランダムリセットが位相雑音を個々のニューロン回路に加えたことでニューロンの周期的な振動が抑制された。その結果図 6.2(d) でみられた僅かな偏りが平均化された。The ACF shown in Fig. 図 6.2(h) に示された ACF から約 1 ms の周期の振動が確認できる。つまり、ISI が平滑化されたことで他のどの場合よりも正しく PDM ができていることを意味している。図 6.2(i) はネットワークのパワースペクトル密度を示している。図 6.2(f) でみられた 100 Hz から 1 kHz 以下における不自然なピークがなくなりニューロンの発火周波数 (300 Hz) からネットワークの集団発火周波数 (1 kHz) においてノイズレベルが滑らかに推移している。

このネットワークの1ビットノイズシェイピングPDMの機能は通常の $\Delta-\Sigma$ AD コンバータのもつ機能と同じものであるが、動作原理はまったく違う。通常の $\Delta-\Sigma$ AD コンバータで高次のノイズシェイピングを行なう場合 $\Delta-\Sigma$ 変調器を直列に接続する [4] が、Mar らの抑制性ニューラルネットワークは積分発火型ニューロンを並列に接続することで高次のノイズシェイピングを行なうことができる [5]。

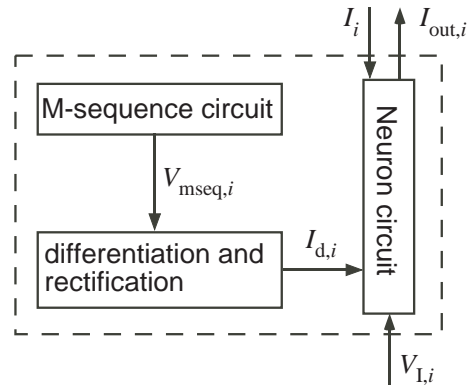


図 6.4: 雑音源を含んだニューロン回路のブロックダイアグラム。回路はニューロン回路、ダイナミックノイズを生成するための M 系列発生器、M 系列の出力を微分、整流するための回路から構成されている

この回路のダイナミクスは [14] において詳細に解析されているので、ここでは簡単に動作を説明する。回路の膜電位 ($V_{m,i}$) は M1(または M2) を介して C_1 を充電(または放電)することで上昇(または降下)する。M1 は興奮性シナプスとして働き、興奮性のアナログ入力を受ける。M2 は抑制性シナプスでありグローバルインヒビタの出力を受ける。 $V_{m,i}$ が増加するにつれ、M3 のソースドレイン電流は指数的に増加する。その電流はノード U_i に M4 と M5 からなるカレントミラーを介してコピーされ C_2 が充電される。その結果、 U_i が増加する。 U_i が M6 のしきい電圧を超えると、ノード $V_{m,i}$ が M6 によって短絡される。ここで $V_{m,i}$ が短絡される時刻をニューロンが発火した時刻だとみなす。 U_i は M7、M8 からなるカレントミラーにより放電されるので、不応期(興奮性の入力電流 I_i が与えられていても $V_{m,i}$ が増加できない(回路が発火できない)時期)は参照電流 I_{ref} の量に反比例する。M9 は U_i を受けるので、 I_{out} はニューロン回路が発火したとき増加する(M6 の短絡電流が増加する)。 I_{out} の最大値はリファレンス電流 I_{ref} で規格化された M8 および M10 からなるカレントミラーによって制限されている。

外部から与えられたアナログ入力は興奮性シナプス (M1) を介してニューロン回路に与えられる。そのため、Mar らのネットワークにおける i 番ニューロンの特

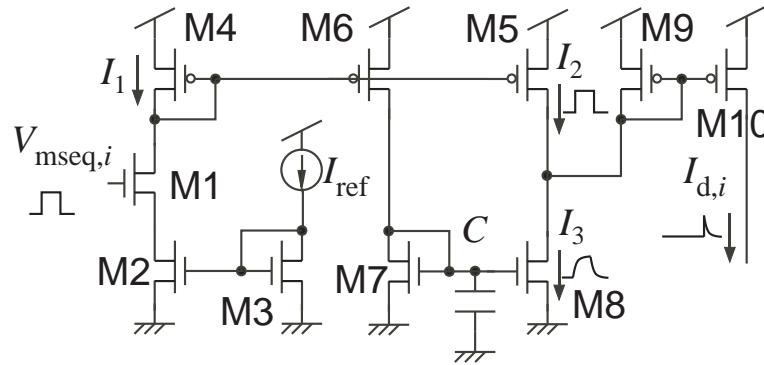


図 6.5: M 系列発生器の出力を微分および整流する回路

性バラツキ α_i をニューロン回路で模擬するにはそれぞれのニューロン回路の M1 のサイズ (W, L) は別々に設定すればよい。このバラツキはチップ製造時に自動的に付加されるものの、その効果を確認するためシミュレーション時には意図的にトランジスタサイズを変更してシミュレーションした。 α_i は M1 のサイズに比例する。環境雑音は別の方法を用いて模擬した。Mar らのネットワークにおいて、環境雑音はニューロンの発火の後リセットされる膜電位の値を毎回ランダムなものにすることで模擬された。電子回路において、小規模な回路を用いてアナログ値をランダムに生成することは困難であるため、M6 のソース電圧をランダムな値に設定するかわりにランダムな電流パルス ($I_{d,i}$) をノード $V_{m,i}$ および U_i に与えて用いて代用した。 $I_{d,i}$ の ISI はポワソン分布に従うものとした。Mar らのネットワークにおける位相は膜電位をリセットすることで増加するのに対し、提案回路の膜電位は電流パルス ($I_{d,i}$) によって増加する。よって、ノード $V_{m,i}$ および U_i にランダム電流パルスを与えることで Mar らのネットワークでのランダムリセットと質的に等価なものだと考えることができる。

図 6.4 は雑音源を含んだ i 番ニューロンの構成を表わしている。回路は 0,1 のデジタル乱数列 $V_{mseq,i}$ を生成する M 系列回路、 $V_{mseq,i}$ を微分した電圧を整流したランダム電流パルス $I_{d,i}$ ($= 0$ or I_{ref}) を生成する回路、図 6.3 で示したニューロン回路から構成されている。8-bit M 系列回路を通常のシフトレジスタと XOR 回路と用いて構成した。図 6.5 に微分および整流を行なう回路の構成を示す。この回路に

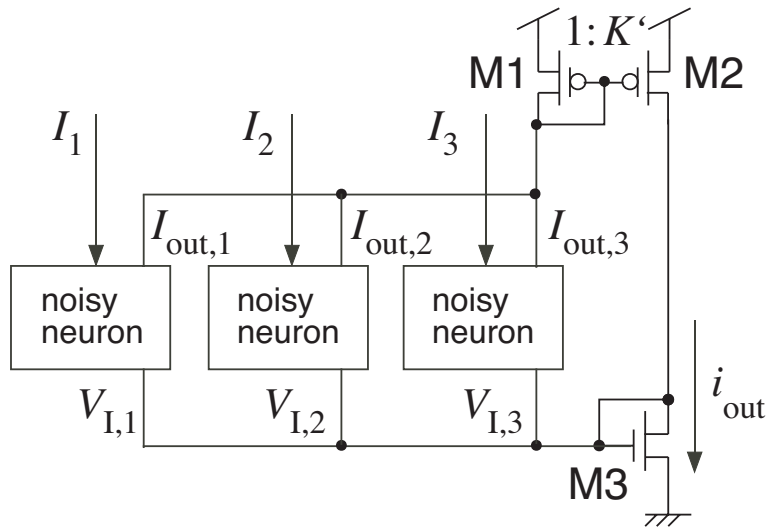


図 6.6: グローバルインヒビタ (M1, M2, M3 で構成) および三つの雑音源を含んだニューロン回路で構成されたネットワーク回路。

において、M1 は M 系列回路の出力 ($V_{mseq,i}$) を受ける。M1 の電流は M2 と M3 からなるカレントミラーとリファレンス電流 I_{ref} によって制限されているため、 $V_{mseq,i}$ が論理 “0” (または “1”) のとき I_1 は 0 (or I_{ref}) になる。この電流 (I_1) は M4 および M5 からなるカレントミラーによって I_2 にコピーされ、さらにキャパシタンス (C) の接続されているノードに M4 および M6 からなるカレントミラーによってコピーされる。キャパシタンス C は M7 と M8 からなるカレントミラーのゲートに接続されているので、 I_1 は時間遅れを伴ない I_3 にコピーされる。よって、 $I_2 - I_3$ は I_1 の時間微分に近似することができる。M9 と M10 からなるカレントミラーは $I_2 < I_3$ となる場合のみ $I_2 - I_3$ をコピーできる (M9 と M10 が $I_2 - I_3$ 整流する) ため、この回路の出力は $(I_{d,i}) V_{mseq,i}$ の立ち上がりでは 0 となり、 $V_{mseq,i}$ の立ち下がりでは出力電流が表われる。

図 6.6 は 6.1(c) におけるグローバルインヒビタを回路化したトランジスタ (M1, M2, M3) と雑音源を含んだニューロン回路から構成されるネットワーク回路の回路図である。雑音源を含んだニューロン回路の出力電流 ($I_{out,i}$) は M1 によって加算される。その加算された電流は M1 および M2 からなるカレントミラーによって

ミラー比 $1:K'$ でコピーされる。よって出力電流 (i_{out}) は $K' \sum_{i=1}^3 I_{out,i}$ で与えられる。図 6.6 の M3 と図 6.3 の M2 はカレントミラーを構成するため、ニューロンの膜電位 ($V_{m,i}$) は i_{out} が増加したとき減少する。つまり全てのニューロンの抑制になる。

6.4 回路シミュレーション結果

回路シミュレーションでは、 $1.5\text{-}\mu\text{m}$ CMOS パラメータを用いた (MOSIS, Vendor: AMIS). まず、環境雑音として与えたランダム電流パルスの効果を確認するため、図 6.3 のニューロン回路のシミュレーションを行なった。ここで全てのトランジスタは $W/L = 1.6\mu\text{m}/4\mu\text{m}$ であると仮定した (ただしカレントミラーを構成するトランジスタは $W/L = 16\mu\text{m}/4\mu\text{m}$ とした)。外部から与えたアナログ入力電流 (I_i) およびリファレンス電流 (I_{ref}) は 1 nA とした。キャパシタンス (C_1 および C_2) は 1 pF とし、抑制性入力電圧 ($V_{1,i}$) は 0 とした。ポワソン分布 ($\lambda = 5000$) に従うランダム電流パルス $I_{d,i}$ は 1 nA の振幅、 $10\ \mu\text{s}$ のパルス幅で生成した。図 6.7 は雑音を含まない場合 ($I_{d,i} = 0$) および雑音を含む場合 ($I_{d,i} \neq 0$) の膜電位の時間変化である。図 6.7(a) においてはシミュレーションは雑音源を含まず行なわれたので $V_{m,i}$ の周期的な振動を確認できた。図 6.7(b) においてはランダム電流パルス ($I_{d,i}$) によって図 6.7(c) に示すようにランダムに位相が増加するため $V_{m,i}$ の非周期的な振動となった。ニューロ回路は $V_{m,i}$ がリセットされるときにスパイク出力 ($I_{out,i}$) が生成されるため、図 6.7(b) に示される動作は発火した後膜電位がランダムな値にセットされるものと等価だということができる。

6.2 章で説明したように、抑制性ニューラルネットワークにおける競合の結果全てのニューロン回路が動作し続ける (生き残る) ことが重要である。抑制性結合の強度 (K) が増加 (減少) すると生存するニューロンの数が減少 (増加) するため、電子回路シミュレーションでこのネットワーク回路に適切な K を用いる必要がある。式 (6.3) を正規化して式 (6.1) と比較することで関係式 $K = K' I_{ref}/C_1$ (回路シミュレーションにおいて I_{ref}/C_1 は 10^3 であった) が得られる。これは 6.2 章におけ

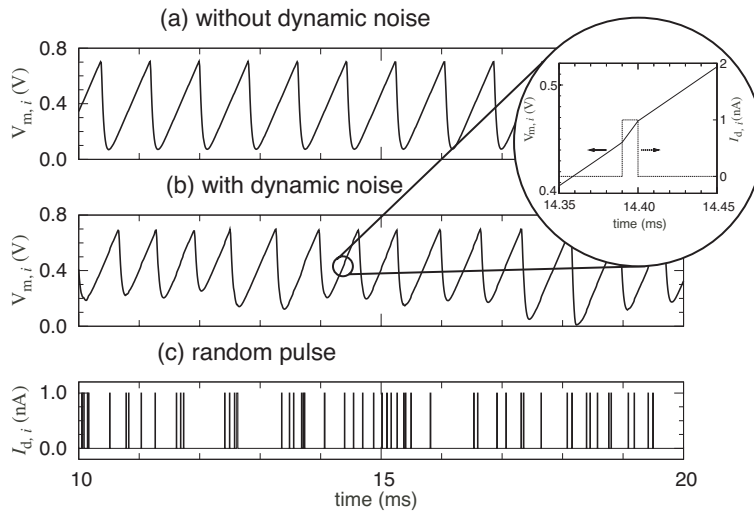


図 6.7: ニューロン回路のシミュレーション結果; 雑音を含まない場合のニューロン回路の膜電位の変化、(b) 雑音を含む場合のニューロン回路の膜電位の変化、(c) ニューロン回路に与えられるランダムパルス

る K の値 (10^3) と一致する結果である。シミュレーションにおいて三つのニューロンを用い ($N = 3$)、図 6.3 における M1 トランジスタの W の比率を変更して $(\alpha_1, \alpha_2, \alpha_3) = (1, 1.1, 1.2)$ とすることで $(I_1, I_2, I_3) = (1, 1.1, 1.2)$ となった。また、我々は図 6.7(b) に示したシミュレーションと同じくポワソン分布に従うランダム電流パルス $I_{d,i}$ を与えた。ネットワーク回路のシミュレーションの実行結果より、 $K' \leq 3$ にとき全てのニューロン回路が生き残ることがわかった。 $3 < K' < 6$ のとき、最も小さな入力 (I_1) を受けているニューロン (α_i が最も小さなニューロン) の膜電位が増加してしきい値に達することがなくなった。これはグローバルインヒビタより与えられる抑制性電流のほうが I_1 より大きいからである。 $K' \geq 6$ のとき、最も大きな入力電流 (I_3) を受けているニューロンのみが生き残った。 K' が 3 以下で最も適した K' を探すため、 $K' = 1, 2, 3$ のそれぞれの場合について量子化した $i_{\text{out}} [\equiv V(t)]$ の ACF を計算した。ただし量子化した i_{out} は i_{out} が 0.8 nA より小さい(大きい)とき 0 (1) とした。図 6.8 は $\alpha(\tau) = \langle V(t')V(t' - \tau) \rangle$ で与えられる ACF を計算した結果である。 K' が増加するにつれ、Mar らのニューラルネットワーク

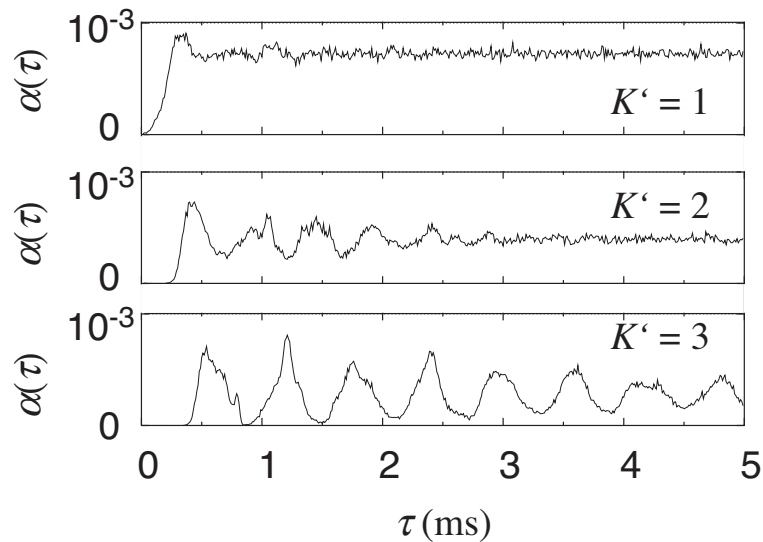


図 6.8: $K' = 1, 2, 3$ の場合のネットワーク回路の出力の自己相関関数

モデルのシミュレーションの場合と同様、相関にピークが表われるようになる。図 6.9 に膜電位 $V_{m,i}$ ($i = 1, 2$ and 3 および i_{out} の時間変化を $K' = 1, 2, 3$ の場合についてプロットした。 $K' = 1$ のとき、図 6.9(a) に示されりように全てのニューロンが生き残っているが、お互いの抑制が弱すぎるため i_{out} は非周期的な振動をみせている [Fig. 6.9(b)]。抑制が弱すぎるという同じ理由でニューロンが同時に発火しているため i_{out} はリファレンス電流 I_{ref} ($= 1$ nA) を頻繁に超えている。 $K' = 2$ のとき、同期発火は大幅に減ったもの、Zu 6.9(d) から読み取れるように i_{out} の ISI はまだランダムな要素が強い。 $K' = 3$ のとき、全てのニューロンが生き残った状態でありながら、[図 6.9(e)] 同期発火はほぼ確実に除去できている [図 6.9(f)]。また図 6.9(f) から i_{out} の ISI はほぼ均一であることも読み取れる。 i_{out} に含まれる雑音は $K' (\leq 3)$ を可能な限り増加したとき最も除去できるため、 K' を i) 全てのニューロンが生き残っている、ii) ACF が Mar らのモデルシミュレーションと類似した結果が得られる、iii) i_{out} の ISI がほぼ均一であり同期発火も少ないという理由から 3 に設定した。

図に 6.10 に $K' = 0$ (非結合) および $K' = 3$ (結合) の場合のネットワーク回路の

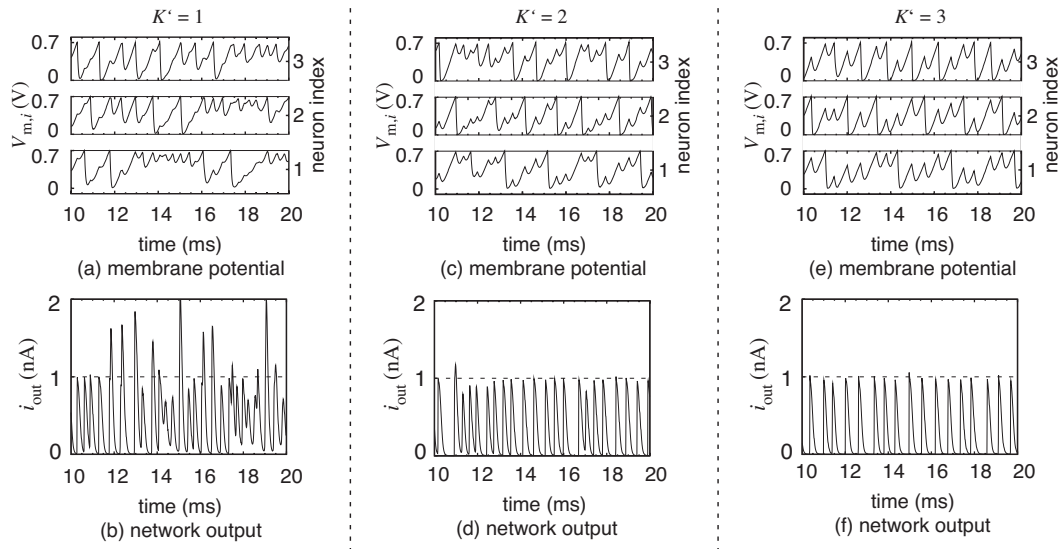


図 6.9: 抑制性結合強度 $K' = 1, 2, 3$ の場合の膜電位 $V_{m,i}$ ($i = 1, 2$ and 3) およびネットワーク出力 i_{out} の時間変化

動作の違いを示す。 $K' = 0$ のとき [Fig. 6.10(a)]、 i_{out} は非周期的な振動をみせた。ニューロン回路はお互い無相関な発火を繰り返す (図中のシンボル $+$, \times および $*$ は 1, 2, 3 番のニューロンの発火イベントが起きた時刻を示している)。結果として、出力スパイク列の ISI はランダムである。一方 $K' = 3$ のとき、 i_{out} はほぼ周期的な振動をみせた [Fig. 6.10(b)]。ラスタプロットから $K' = 3$ の場合 $K' = 0$ と比較してニューロンの発火周波数が大きく違うことがわかる。抑制により発火周波数が高いものはより高く、低いものはより低くなった結果である。効果的な抑制の結果、期待通り $K' = 03$ の場合の出力スパイク列の ISI はほぼ均一であった。

図 6.11 は非結合 ($K' = 0$) および結合 ($K' = 3$) の場合のネットワーク回路の ISI ヒストグラムである。1500 回の発火イベントを $\Delta = 0.01$ ms でヒストグラムを計算した。 $K' = 0$ のとき、ポワソン分布に類似した ISI の分布が得られた (図 6.11 の実線)。これはそれぞれのニューロンが独立した雑音源を受けお互い無相関に発火しているからである。 $K' = 3$ のとき、ガウシアン分布に類似した分布が得られた (図 6.11 の点線)。最も大きな入力を受けているニューロンが発火するとネット

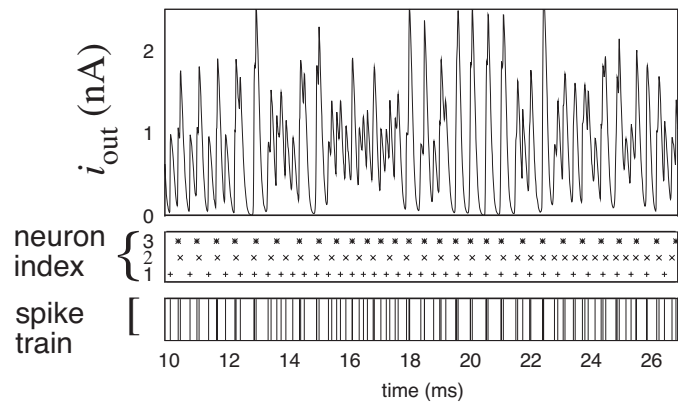
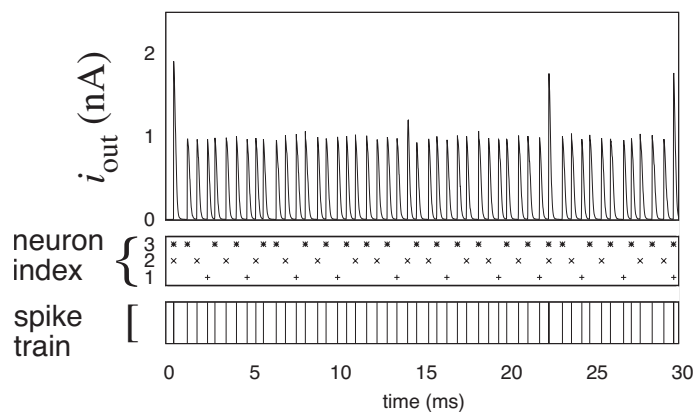
(a) uncoupled network ($K'=0$)(b) coupled network ($K'=3$)

図 6.10: $K' = 0$ (非結合ネットワーク) と $K' = 3$ (結合ネットワーク) のネットワーク回路の動作の比較

ワーク全体が抑制される。その後そのニューロンは不応期に入るため非結合の場合と比較して発火したニューロンの ISI は広くなる。そして最大の入力より小さな入力を受けているニューロンが発火したときそのニューロンは抑制されるため発火できない。よって、出力スパイク列は抑制結合によって平滑化される。

図 6.12 は結合した場合 ($K' = 3$) と結合していない場合 ($K' = 0$) のネットワークに正弦波入力を与えたときに得られたパワースペクトル密度である。ただし入力 は $I_i = I_0 + A \sin(2\pi ft)$, $I_0 = 1 \text{ nA}$, $A = 50 \text{ pA}$, $f = 100 \text{ Hz}$ とした。また、パワー

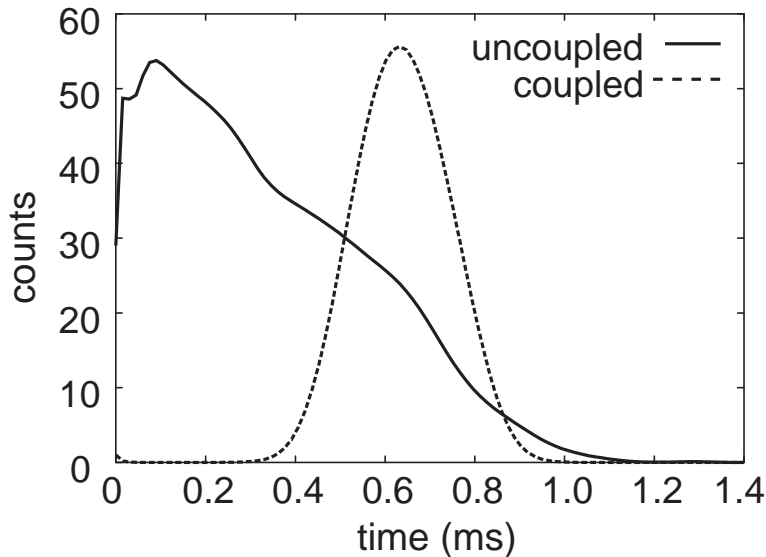


図 6.11: 非結合ネットワーク ($K' = 0$) および結合ネットワーク ($K' = 3$) の ISI ヒストグラム

スペクトル密度は M 系列の初期値を毎回変えながら 16 回計算したのち周波数領域で平均化を施して得た。非結合ネットワークの SNR は 10.2 dB であったのに対し、結合ネットワークの SNR は 18.1 dB であった。カットオフ周波数以下 ($< 10^3$ Hz) において結合ネットワークのノイズレベルは非結合ネットワークと比較した 10 分の 1 以下であった。ポワソン分布に従う外部から与えられるランダム電流パルスは反相関な雑音である。図 6.11 で示されたポワソン様からガウシアン様の分布への変化はグローバルインヒビタに効果で出力に含まれる雑音が減少したということを表している。図 6.10(b) のラスタプロットから観測できたように、それぞれのニューロンは不規則に発火しているため、一見アナログ信号からデジタルスパイク出力への信号変換には一切寄与していないように見える。さらに、ニューロンの発火順番もランダムであるため、それらは極めて相関なく発火しているように見える。しかしながら、全てのニューロンの出力の加算から得られるネットワークの出力 (図 6.10(b) の下図) はほぼ周期的な結果であった。この効果は PSD の結果 (図 6.12) において雑音の効果的な抑制という形で表われている。つまり、

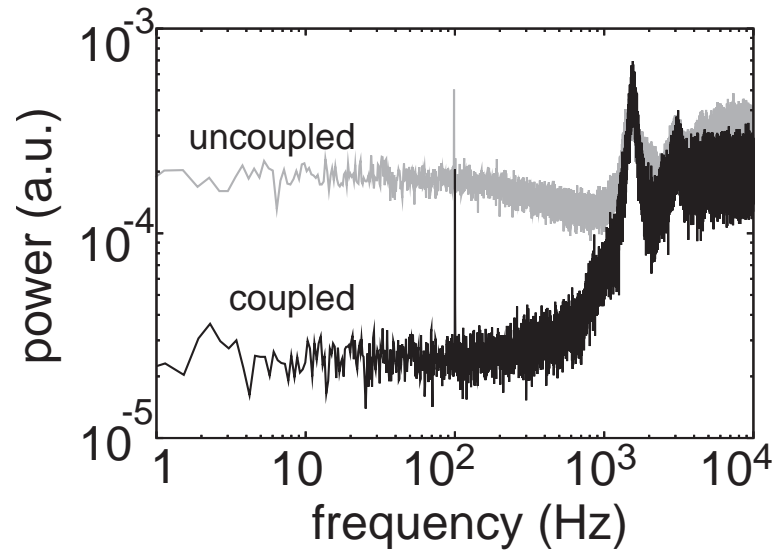


図 6.12: 非結合ネットワーク ($K' = 0$) および結合ネットワーク ($K' = 3$) のパワースペクトラム

結合ネットワーク回路は個々のニューロンの雑音の特性に強く依存している非結合ネットワークと比較して特性バラツキおよび環境雑音に対して耐性があると考えられる。

この提案回路の消費電力を見積った。図 6.3 のニューロン回路は 5 V の電源電圧で駆動し $O(10^{-9})$ A のバイアス電流であるため、ニューロン一つ当たりの消費電力は数 nW であると予測できる。図 6.4 に示される付加回路 (M 系列回路および「微分および整流を行なう」回路) はニューロン回路と同程度の消費電力だと考えられる。ニューラルネットワークモデルの回路化の際、可能な限り必要なニューロン回路の数を少なくし ($N = 3$)、グローバルインヒビタ (図 6.6 中の M1, M2, M3) を導入したため、消費電力は多く見積っても数十から数百 nW で済むと考えられる。一方、最新の研究報告 [16] によると、一般的な低消費電力 1 ビット AD コンバータは数 μW から数百 μW の消費電力であり、それらと比較してずっと低い消費電力であり極低消費電力な 1 ビット AD コンバータとして有望であると考えられる。

6.5 まとめ

電源供給が限られていて雑音にさらされた環境で効率的に動作する1ビット AD コンバータについて検討した。特性バラツキおよび環境雑音を効果的に利用して機能する生体様アーキテクチャをベースにニューラルネットワーク回路を作成した。スパイクングニューロンのネットワークモデル [5] を用いた。このモデルはノイズシェイピング特性をもつ抑制性結合を用いている。我々はこのモデルを低消費電力だが特性バラツキおよび雑音に鋭敏なサブスレッショルド CMOS 回路を用いてハードウェア化した。回路シミュレーションにおいて、ノイズシェイピングを効果的に引き起こすために必要な特性バラツキおよび環境雑音はニューロンに入力電流を分配するカレントミラーのサイズ比のミスマッチ、および ISI がポワソン分布に従うランダムインパルス電流を用いて模擬した。ネットワークを用いた場合 ISI の分布はガウシアン分布に類似したものであったが、用いない場合ポワソン分布に類似した幅の広い分布であった。回路シミュレーションより、ネットワークを用いた場合ノイズシェイピング特性の効果によりネットワークを用いない場合と比較して SNR が 7.9 dB 上昇するという結果を得ることができた。

参考文献

- [1] M. Hovin, D. Wisland, Y. Berg, J. T. Marienborg, T. S. Lande, "Delta-sigma modulation in single neurons," in Proc of 2002 IEEE International Symposium on Circuits and Systems, vol.5, 617-620, 2002.
- [2] M. N. Shadlen, and W. T. Newsome, "The variable discharge of cortical neurons: implications for connectivity computation, and information coding," *J. Neurosci.*, vol. 18, pp. 3870-3896, 1998.
- [3] W. R. Softky, and C. Koch, "The highly irregular firing of cortical cells is inconsistent with temporal integration of random EPSPs," *J. Neurosci.*, vol. 14, pp. 334-350, 1993.
- [4] S. R. Norsworthy, R. Schreier, and G. C. Temes, ed., *Delta-Sigma Data Converters*, IEEE Press, Piscataway, NJ, 1997.
- [5] D. J. Mar, C. C. Chow, W. Gerstner, R. W. Adams, and J. J. Collins, "Noise shaping in populations of coupled model neurons," *Neurobiology*, 96, pp. 10450-10455, 1999.
- [6] T. Asai, T. Fukai, and S. Tanaka, "A subthreshold MOS circuit for the Lotka-Volterra neural network producing the winners-share-all solutions," *Neural Networks*, vol. 12, no. 2, pp. 211-216, 1999.
- [7] T. Asai, M. Ohtani, and H. Yonezu, "Analog integrated circuits for the Lotka-Volterra competitive neural networks," *IEEE Trans. Neural Networks*, vol. 10, no. 5, pp. 1222-1231, 1999.

- [8] S. Kaski and T. Kohonen, "Winner-take-all networks for physiological models of competitive learning," *Neural Networks*, vol. 7, pp. 973-984, 1994.
- [9] J. G. Taylor and F. N. Alavi, "A global competitive neural network," *Biol. Cybern.*, vol. 72, pp. 233-248, 1995.
- [10] T. Fukai and S. Tanaka, "A simple neural network exhibiting selective activation of neuronal ensembles : from winner-take-all to winners-share-all," *Neural Computation*, vol. 9, pp. 77-97, 1997.
- [11] W. J. Wolfe, D. Mathis, C. Anderson, J. Rothman, M. Gottler, G. Brady, R. Walker, G. Duane, and G. Alagband, " K -winner networks," *IEEE Trans. Neural Networks*, vol. 2, pp. 310-315, 1991.
- [12] B. W. Edwards, and G. H. Wakefield, "The spectral shaping of neural discharges by refractory effects," *J. Acoust. Soc. Am.*, vol. 93, no. 6, pp. 3353-3364, 1993.
- [13] M. Spiridon, C. C. Chow, and W. Gerstner, ed., *Frequency Spectrum of Coupled Stochastic Neurons with Refractoriness*, Proc. ICANN'98, Springer-Verlag, pp.337-342, 1998.
- [14] T. Asai, Y. Kanazawa, and Y. Amemiya, "A subthreshold MOS neuron circuit based on the Volterra system," *IEEE Trans. Neural Networks*, vol. 14, no. 5, pp. 1308-1312, 2003.
- [15] E .A. Vittoz, "Micropower techniques," in *Design of MOS VLSI Circuits for Telecommunications*, Y. Tsividis and P. Antognetti, Ed. Prentice-Hall, NJ:Englewood Cliffs, 1985, pp. 104-144.
- [16] H.Y. Yang and R. Sarpeshkar, "A bio-inspired ultra-energy-efficient analog-to-digital converter for biomedical applications," *IEEE Trans. Circuits and Systems I*, vol. 53, no. 11, pp. 2349-2356, 2006.

第7章 総括

本研究は雑音を除去するかわりに積極利用して情報処理を行なう新しい集積回路アーキテクチャの構築を目的とした、脳の仕組みに学んだ低消費電力 CMOS 集積回路に関するものである。具体的には、生体の網膜から脳の一次視覚野にかけて存在する初期視覚系を模擬する事で、雑音やトランジスタの特性バラツキを利用して回路性能 (SN 比やシグナルの同期精度等) が向上する集積回路を設計した。

2章では、網膜に存在する視細胞の生理学実験から得られた見地から「確率共鳴」現象に着目し、その現象を用いて低い電源電圧で動作するロジックメモリ回路を開発した。確率共鳴現象とは、系が本来応答できないような入力信号が与えられた時、外部から中程度の雑音を与えられると入力の検出精度が最大になる現象のことである。中でも双安定系は本質的に2つの状態を保持する動作であるためロジックメモリ電子回路へ応用できる。今回ニューロンの動作を模擬した単純な構成のロジックメモリ回路を作成し、その低電圧化と雑音利用の可能性について検討した。その結果から、提案回路は通常よりも低い電源電圧で動作するため通常のラッチ回路で構成されたメモリセルと比較して1/100程度の小さな消費電力で動作する事が確認できた。さらに入力信号振幅が制限されている時、回路に雑音を加えると確率共鳴の効果でエラー率が低減する事を回路シミュレーションにより明らかにした。

3章では、暗画像検出に用いるイメージセンサへの応用を目的に、フォトセンサ間の特性ばらつきを低減できる受容野ネットワークモデルを構築し、その理論解析を行なった。微弱光検出には先に述べた「確率共鳴」が有効だが、フォトセンサ間にバラツキがあるとそのバラツキまで確率共鳴により検出されてしまう。そこで感覚神経に特有の「受容野」という概念をセンサ設計に応用する。単一のフォトレ

セプタ (センサ) の出力は網膜から外側膝状体 (Lateral Geniculate Nucleus, LGN) を経て大脳の視覚野へと至る過程で多数のニューロンへ投影される。この投影される範囲を「受容野」とよびこれが素子間のバラツキを効果的に抑制している。ここで、「確率共鳴」と「受容野」をとり入れた数理モデルを構築し、これら二つの概念により微弱光を効果的に検出でき SNR が最大になることを数値シミュレーションにより確認した。さらになぜ受容野の概念が素子間バラツキの抑制に効果があるのか、どの程度のサイズの受容野がハードウェア実装の時に最適なのかを理論的に解明した。

4章では、網膜から得た視覚情報より眼球運動を制御する前庭眼反射 (Vestibulo Ocular Reflex, VOR) と呼ばれる機能を元に、高速パルス密度変調を行なうアナログ集積回路を設計した。VOR とは頭が回転した時眼球を反対方向に回転させることで注視しているものがぶれないように補正する機能である。VOR ネットワーク内に存在するニューロンは低速であり頭の回転速度に対して追従する事ができない。しかし、複数個のニューロンに特性バラツキが存在しておりそれぞれ雑音の影響下にあるとき頭の回転速度に対してネットワーク全体が追従できるようになる。この機能を応用すると、低速だが低消費電力かつコンパクトな電子回路を複数集積することで消費電力を抑えつつ必要な性能を得る事が可能となる。低速動作を目的としたニューロン型 PDM 電子回路を作成することで集積度に比例して処理周波数が線形に増加する事を回路シミュレーションおよび電子回路実験により確認することができた。

5章では、網膜から脳の上丘 (Superior Colliculus, SC) へ至る経路での生理学実験から、雑音を利用して位相同期を行なうオンチップクロック源回路の開発を行なった。これは互いに完全に独立したニューロン同士が定常入力では同期せず雑音入力により同期するという「雑音誘起同期現象」を利用したものである。ここで、周期的に発火するパルスニューロンを論理回路で用いるクロック発生器とみなし、クロック信号が必要な要素回路近傍にニューロン回路を分配する。その上で雑音をチップ全体に与えることによりチップ内全てのニューロン回路が同期するため、位相遅れの無いクロック信号分配が実現できる。回路シミュレーション

および電子回路実験より、雑音を与えた時全てのクロック源回路が同期する事が確認でき、また分配したいクロック周波数に対してノイズの周波数帯域は1/2程度で済む事がわかった。

6章では、大脳の一次視覚野 (Primary Visual Cortex) に存在する負のフィードバックを持ったニューラルネットワークより1bit Δ - Σ 型ADコンバータを作成した。効果的に雑音を取り入れるため、トランジスタをしきい値以下でバイアスするサブスレッショルドCMOS集積回路の設計手法を用いている。回路シミュレーションよりネットワーク回路は出力に含まれる低周波のノイズを高周波に転送する「ノイズシェイピング」機能を持つためネットワークを構成しない回路と比較して高いSNRを実現できた。また通常の雑音利用を行わない1bit ADCと比較して1/10程度の消費電力である事がわかった。

以上は、雑音や素子の特性バラツキといった「ゆらぎ」を積極利用して動作する脳型機能LSIの設計手法の確立を目的として行なった研究である。検討した回路全てにおいて、「ゆらぎ」を積極的に利用して回路性能を向上させることができた。本研究の成果が、低消費電力動作が要求される環境モニタLSIおよび将来のナノエレクトロニクスを開発する際、重要な役割を担うことを期待する。

謝辞

本論文は、北海道大学 情報科学研究科 情報エレクトロニクス専攻において2006年から現在に至るまでの五年間に行った研究をまとめたものである。

本研究を遂行するにあたり、終始懇切なご指導を賜った北海道大学 情報科学研究科 情報エレクトロニクス専攻 雨宮 好仁教授に厚く御礼申し上げます。また常日頃より貴重なご意見およびご助言をくださった北海道大学 情報科学研究科 情報エレクトロニクス専攻 浅井 哲也准教授に厚く御礼申し上げます。

本学位論文をまとめるにあたり、有益なご討論をして頂いた北海道大学大学教授 山本 眞史先生、福井 孝志先生に厚くお礼申し上げます。研究遂行の際、ご専門の立場から示唆に富むご意見をくださった神戸大学大学院工学研究科電気電子情報専攻 廣瀬 哲也准教授に厚く御礼申し上げます。本研究を遂行するにあたり、様々なご助言およびご指導して頂いた横浜国立大学 大学院工学研究院 電子情報工学科 大矢 剛嗣 准教授に厚く御礼申し上げます。

本研究を遂行するにあたり、スイス工科大学ローザンヌ校 Alexandre Schmid 氏より雑音利用デジタル LSI に関するご指導頂き厚く御礼申し上げます。また雑音誘起同期に関して詳細な理論解析をご指導して頂いた理化学研究所脳科学総合研究センター 深井 朋樹氏および寺前 順之介氏に厚く御礼申し上げます。

また、上野 憲一 氏、キコンボ アンドリュー キリング氏、トバー ジェシカ マリア氏を始めとする研究室の皆様方には有意義な議論をして頂きました。

最後に、研究活動を進めていった中で、心身ともに助け励ましてくれた両親、妹に感謝いたします。

第8章 本研究に関する発表論文

1. 学術論文

1. Utagawa A., Asai T., and Amemiya Y., "High-fidelity pulse density modulation in neuromorphic electric circuits utilizing natural heterogeneity," *Nonlinear Theory and Its Applications*, vol. 2, no. 3, (2011), in press.
2. Utagawa A., Sahashi T., Asai T., and Amemiya Y., "Stochastic resonance in an array of locally-coupled McCulloch-Pitts neurons with population heterogeneity," *IEICE Transactions on Fundamentals of Electronics, Communications and Computer*, vol. E92-A, no. 10, pp. 2508-2513, (2009).
3. Utagawa A., Asai T., Hirose T., and Amemiya Y., "Noise-induced synchronization among sub-RF CMOS analog oscillators for skew-free clock distribution," *IEICE Transactions on Fundamentals of Electronics, Communications and Computer*, vol. E91-A, no. 9, pp. 2475-2481 (2008).
4. Utagawa A., Asai T., Hirose T., and Amemiya Y., "An inhibitory neural-network circuit exhibiting noise shaping with subthreshold MOS neuron circuits," *IEICE Transactions on Fundamentals of Electronics, Communications and Computer*, vol. E90-A, no. 10, pp. 2108-2115 (2007).

2. 書籍／チャプター

1. Utagawa A., Asai T., Hirose T., and Amemiya Y., "Noise shaping pulse-density modulation in inhibitory neural networks with subthreshold neuron circuits," Brain-Inspired IT III, Natsume K., Hanazawa A., and Miki T., Eds, International Congress Series, vol. 1301, pp. 71-74, Elsevier, Netherlands (2007).
3. 招待講演／セミナー
 1. 宇田川 玲, "次世代ナノエレクトロニクスに向けたゆらぎの役割と応用～双安定系を例にとって～," 第15回情報バイオトロニクス研究会, Sapporo, Japan (Jun. 11, 2010).
4. 国際会議
 1. Utagawa A., "Stochastic resonance in bistable electronic systems," Hokkaido University-Seoul National University Joint Symposium on Frontiers in Convergence Science and Technology - Students Session-, Sapporo, Japan (Nov. 25-26, 2010).
 2. Utagawa A., Asai T., and Amemiya Y., "Stochastic resonance in a simple electric circuit having a double-well potential —Circuit experiments with a single operational amplifier—," Proceedings of 2010 International Symposium on Nonlinear Theory and its Applications, pp. 55-59, Krakow, Poland (Sep. 5-8, 2010).
 3. Utagawa A., Asai T., and Amemiya Y., "Stochastic resonance in neuromorphic semiconductor devices having a double-well potential," Proceedings of the 14th International Conference on Cognitive and Neural Systems, p. 86, Boston, USA (May 19-22, 2010).
 4. Utagawa A., Asai T., and Amemiya Y., "Neural network circuit exhibiting high-fidelity pulse-density modulation based on a model of

- vestibulo-ocular reflex," Proceedings of the 3rd International Symposium on Global COE Program of Center for Next-Generation Information Technology Based on Knowledge Discovery and Knowledge Federation, pp. 232-233, Sapporo, Japan (Jan. 18-20, 2010).
5. Utagawa A., Asai T., and Amemiya Y., "Noise-driven image processing based on array-enhanced stochastic resonance with population heterogeneity," Proceedings of the 2009 International Symposium on Intelligent Signal Processing and Communication Systems, pp. 437-440, Kanazawa, Japan (Dec. 7-9, 2009).
 6. Utagawa A., Asai T., and Amemiya Y., "A noise-driven neuromorphic pulse-density modulator: experimental results with discrete MOS devices," Proceedings of the 2009 International Symposium on Nonlinear Theory and its Applications, pp. 206-209, Sapporo, Japan (Oct. 18-21, 2009).
 7. Utagawa A., Asai T., and Amemiya Y., "Noise-induced phase synchronization among analogue oscillator circuits: Experimental results with discrete MOS devices," Proceedings of the 17th International Workshop on Nonlinear Dynamics of Electronic Systems, pp. 110-113, Rapperswil, Switzerland (Jun. 21-24, 2009).
 8. Utagawa A., Asai T., and Amemiya Y., "High-fidelity neuromorphic pulse-density modulator based on a model of vestibulo-ocular reflex," Proceedings of the 13th International Conference on Cognitive and Neural Systems, p. 140, Boston, USA (May 27-30, 2009).
 9. Utagawa A., Asai T., and Amemiya Y., "High-fidelity pulse-density modulation with noisy neuromorphic circuits based on a model of vestibulo-ocular reflex," Proceedings of the 2009 RISP International Workshop on Nonlinear Circuits and Signal Processing, pp. 293-296, Honolulu,

- USA (Mar. 1-3, 2009).
10. Sahashi T., Utagawa A., Asai T., and Amemiya Y., "Theoretical analysis of collective stochastic resonance with population heterogeneity," Proceedings of the 2009 RISP International Workshop on Nonlinear Circuits and Signal Processing, pp. 605-608, Honolulu, USA (Mar. 1-3, 2009).
 11. Asai T., Utagawa A., and Amemiya Y., "On-chip CMOS clock generators exhibiting noise-induced synchronous oscillation," Proceedings of the 9th Japan-Korea Joint Workshop on Advanced Semiconductor Processes and Equipments, pp. 150-159, Hakodate, Japan (Oct. 9-11, 2008).
 12. Utagawa A., Asai T., Sahashi T., and Amemiya Y., "Stochastic resonance in retinomorph neural networks with nonidentical photoreceptors and noisy McCulloch-Pitts neurons," Proceedings of the 2008 International Symposium on Nonlinear Theory and its Applications, Budapest, pp. 124-127, Republic of Hungary (Sep. 7-10, 2008).
 13. Utagawa A., Asai T., Hirose T., and Amemiya Y., "Noise-induced phase synchronization between nonidentical analog CMOS oscillators," Proceedings of the 2008 RISP International Workshop on Nonlinear Circuits and Signal Processing, pp. 160-163, Gold Coast, Australia (Mar. 6-8, 2008).
 14. Utagawa A., Asai T., Hirose T., and Amemiya Y., "Noise-induced synchronization among sub-RF CMOS neural oscillators for skew-free clock distribution," Proceedings of the 2007 International Symposium on Nonlinear Theory and its Applications, pp. 329-332, Vancouver, Canada (Sep. 16-19, 2007).
 15. Utagawa A., Asai T., Hirose T., and Amemiya Y., "An inhibitory neural

network circuit exhibiting noise shaping with subthreshold MOS neuron circuits,” Proceedings of the 2007 RISP International Workshop on Nonlinear Circuits and Signal Processing, pp. 165-168, Shanghai, China (Mar. 3-6, 2007).

16. Utagawa A., Asai T., Hirose T., and Amemiya Y., ”Noise shaping pulse-density modulation in inhibitory neural networks with noise-sensitive subthreshold neuron circuits,” Abstracts of the 3rd International Conference of Brain-inspired Information Technology, p. 42, Kitakyushu, Japan (Sep. 27-29, 2006).
17. Utagawa A., Asai T., Hirose T., and Amemiya Y., ”A neuromorphic LSI performing noise-shaping pulse-density modulation with ultralow-power subthreshold neuron circuits,” Proceedings of the 10th International Conference on Cognitive and Neural Systems, p. 53, Boston, USA (May 17-20, 2006).

5. 受賞

1. Sahashi T., Utagawa A., Asai T., and Amemiya Y., ”Theoretical analysis of collective stochastic resonance with population heterogeneity,” The Research Institute of Signal Processing - NSCP’09 Student Paper Award, Mar. 2009.
2. 宇田川 玲, 電子情報通信学会北海道支部長賞 (大学院部門) , 2008年3月.
3. Utagawa A., Asai T., Hirose T., and Amemiya Y., ”An inhibitory neural network circuit exhibiting noise shaping with subthreshold MOS neuron circuits,” The Research Institute of Signal Processing - NSCP’07 Outstanding Student Paper Award, Mar. 2007.