

集積アーキテクチャ研究室

大学院情報科学研究科
情エ専攻 集積システム講座



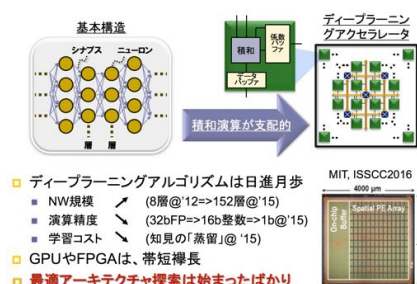
スタッフ：本村 真人 教授, 高前田 伸也 准教授, 三浦 由貴 秘書, H29年度の学生：博士2名, 修士7名, 学部3名

キーワード：SoC, FPGA・動的再構成可能プロセッサ, 画像・ストリーム処理プロセッサ, 機械学習, 低電力プロセッサ

研究テーマ：ハードとソフトの境界をまたいだシステムLSIの未来を開拓する

ムーアの法則が終焉を迎える近未来においても情報処理の効率化を持続的に実現し続けることを目指し、ソフトウェア-ハードウェア共創による先端的なアーキテクチャ技術とシステムウェアな集積回路技術の研究を行います（集積ナノシステム研究室と密に連携して研究・教育を行っています）。近未来の社会ニーズに即した実践的な研究活動を主体として、産学連携・大学間連携を積極的に進めています。学生の皆さんが一線級で活躍できるような研究室を目指していますので、ハードウェア設計やシステム設計に興味を持つ、やる気のある新メンバーの参加を歓迎します！

深層学習アクセラレータ

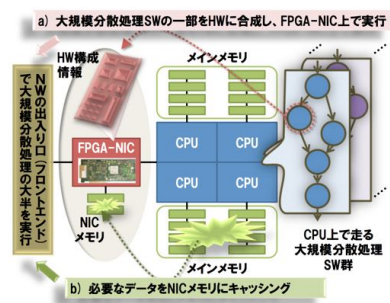


- ディープラーニングアルゴリズムは日進月歩
 - NW規模 (8層@12⇒152層@15)
 - 演算精度 (32bFP⇒16b整数⇒1b@15)
 - 学習コスト (知見の「蒸留」@15)
- GPUやFPGAは、帯短楯長
- 最適アーキテクチャ探索は始まったばかり

コンピュータサイエンスと脳科学の融合により、大規模ニューラルネット（いわゆる深層学習=ディープラーニング）の技術開発が爆発的に進展しつつあります。古典的な情報処理の発想とは様々な面で大きく異なるこの新しい分野に向

けて、学習や識別・予測処理の大幅な高速化・低電力化が可能なハードウェア方式を開拓します。深層学習アルゴリズム自体の解析や新方式考案にも積極的に取り組み、ソフトウェア-ハードウェア共創による世界最先端の成果を目指しています。

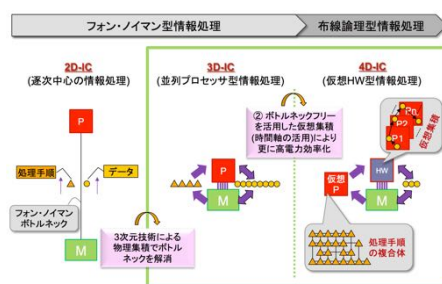
反射型情報処理アクセラレータ



多数のセンサから送られてくる大量のストリームデータを一手に裁くクラウド側では、瞬時にデータを判別・分類・加工する「反射的」な情報処理が求められています。ところが、従来型CPUのベースとなっているノイマン型アーキテクチャは、より深い情報処理を想定して過去に発想されたものであるため、このような新しいニーズにはあまりマッチしていません。我々は、ハードウェア構成を自在に切替えられる「リコンフィギュラブルハードウェア技術」をベースとして、近未来に向けた新しい「反射型情報処理アーキテクチャ」とそのシステム適用にチャレンジしています。

定して過去に発想されたものであるため、このような新しいニーズにはあまりマッチしていません。我々は、ハードウェア構成を自在に切替えられる「リコンフィギュラブルハードウェア技術」をベースとして、近未来に向けた新しい「反射型情報処理アーキテクチャ」とそのシステム適用にチャレンジしています。

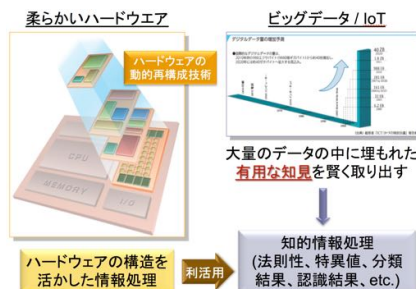
三次元集積システム



近年、LSIの集積度を更に高める三次元集積技術（LSIを縦積みすること）が注目されています。我々は、世界最先端の三次元集積技術を有する慶應大学と連携して、三次元化効果を最大限に引き出すことを

目指した集積システムアーキテクチャとその利用技術の研究を進めています。特に、三次元積層によるチップ間の高バンド幅結合(大量のデータを一般にやり取りできること)に着目し、これがもたらす情報処理概念の変革を最大限に活かす「仮想ハードウェア型情報処理の研究を行います。

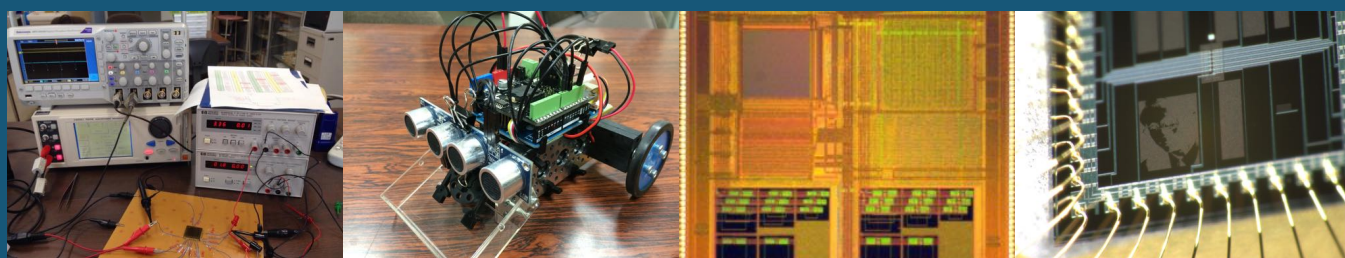
柔らかいハードウェアによる情報処理



我々は、今後の情報処理技術は、ソフトウェアとハードウェアがより融合する方向に進化していき、普通のプログラマが高位言語を使ってハードウェアを直接プログラムしたり、巨大なプログラムがハードウェア上で直接実行するようになっていくと考えています。このような時代に向けて、ビッグデータ処理やストリームデータ処理、大規模ニューラルネット処理など、広い意味での「知的情報処理」を題材として、ハードウェア向き処理アルゴリズム、ハードウェアプログラム実行方式の研究を進めています。

集積ナノシステム研究室

大学院情報科学研究科
情エレ専攻 集積システム講座

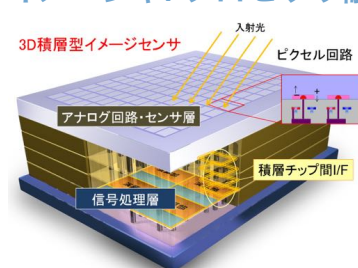


スタッフ：浅井 哲也 教授, 池辺 将之 准教授, 百瀬 啓 研究員, 三浦 由貴 秘書, H29年度の学生：博士1名, 修士4名, 学部4名
キーワード：システム・回路・デバイス融合, 人工知能 (ディープラーニング・生体模倣), 感性・知的情報処理システム

研究テーマ：回路・デバイス融合による新規情報処理システムの開拓

来たるべき「モノのインターネット」時代に向けて、回路・デバイス工学の革新的融合技術とそれらを活用する集積ナノシステムの創出に挑戦しています。半導体物理・回路学・情報学・非線形理論・神経科学等の領域を縦断し、新規ナノ材料・デバイスの本質を理解して有効活用するデバイスウェアな回路・情報処理システム；具体的には、ナノCMOSや単電子/分子素子, ナノメモリ素子 (メモリスタ) 等のための新規情報処理方式と回路技術の開拓、深層学習/脳型/非線形アナログ/非ノイマン型などの情報処理アーキテクチャとそれら回路/デバイス融合技術の構築、機能イメージングや新規画像処理方式とその集積システム、などの研究を行っています。集積アーキテクチャ研究室と密に連携して研究・教育を行っています。

イメージャ/プロセッサ融合情報処理システム



近年、イメージセンサとプロセッサを融合し、画像取得と高度な処理を両立するセンサが注目されています。本研究室では、

(1) 三次元積層によるチップ間の高バンド幅結合(大量のデータを一般にやり取りできること)を活用した、高速撮像とイメージ処理を実現するイメージングシステム (集積アーキテクチャ研と連携), (2) 超解像技術とテラヘルツイメージング技術を組み合わせ、物体内部を透過撮像できるシステム (量子集積センサと連携), (3) SOIプロセスを用いた新規量子イメージング (例:イオン質量分析器用センサ) を研究しています。

人工知能集積デバイス・システム



生物の精巧な神経ネットワークモデルを集積回路・デバイス上に再構築してそこから逆に脳機能を解明しようとするサイエンス指向の「ニューロモルフィック工学」と、抽象度の高い脳モデルを専用集積回路や計算機・演算アクセラレータ上に実装して活用を目指す応用指向の「脳型機械学習ハードウェア」に関する研究・教育を行なっています (集積アーキテクチャ研と連携)。

現在は主に、画像認識や時系列予測のための深層学習向けメモリスタ・単電子素子・単分子素子・デバイス・回路・システムや、FPGA・マイコンなどを駆使した人工知能の新価値創出のための研究を行っています。

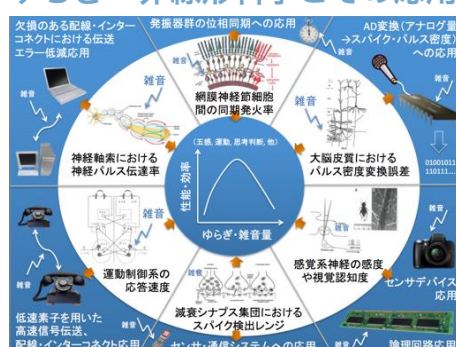
「感性」をも含む知的情報処理システム



今後の情報処理技術は、様々な機器による膨大な情報のやり取りが行われます。そこでは、深層学習や脳型コンピューティングのように知的なデータの認識・抽出などが求められます。本研究室では、

(1) 人が明暗をバランスよく捉えるように、大局・局所ごとの特徴に合わせた2次元輝度補正や、(2) 人が物体を様々な角度から眺めて形状を認識するように、2次元動画から3次元画像を復元する技術、(3) 少ない情報から全体を推測するように、間引かれたデータ群を滑らかに結合する理論や階調・解像度を任意制御する技術など、高度な知的処理を担うシステムに向けた研究を行っています。

ゆらぎ・非線形科学とその応用



素子のゆらぎや非線形要素はナノシステムの設計において非常に悩ましい存在です。一方、自然が生み出した生物の神経系は、神経素子のゆらぎや非線形性を排除するのではなく活用する方向に進化したと考えられています。

生物や自然界に学んだナノ情報処理システムの基礎を構築することで、現代のナノ材料・デバイスの微細化限界に歯止めをかける新しい「デバイスウェア」な非ノイマン型・非線形アナログ情報処理アーキテクチャの設計学の構築に挑んでいます。