

# 視覚対象に追従するアナログ電子回路の試作と評価

Analog CMOS circuits for attention based visual tracking

加藤 博武, 浅井 哲也, 雨宮 好仁

Kato Hiromu, Asai Tetsuya, and Amemiya Yoshihito

北海道大学 工学部

Department of Electrical Engineering, Hokkaido University

## 1. はじめに

近年、視覚対象の動きを捕らえてその動きに追従する「能動視覚システム」が提案されている。その中で、視覚情報の「選択的注意」にもとづく追従モデルは、構成が比較的簡単であるため、アナログ電子回路によるコンパクトなハードウェア実装が期待できる [1]。本稿では、このシステムの中で最も重要な「受光面の対数配置回路」、「エッジ検出回路」および「速度検出回路 (VSC: Velocity Sensing Circuit)」の構成方法と測定結果を報告する。

## 2. 選択的注意に基づく視覚対象追従モデル

図 1 に回路化する追従モデルを示す。ネットワークは、対数配置受光面、エッジ検出層 (Edge Detectors), 速度検出層 (Velocity Sensors), 競合層 (Winner Take All) および運動制御層 (Motor Controller) からなる [1]。

速度検出層は、非対称結合を持つ二つの速度検出ネットワークから構成される。速度検出ネットワークは、アナログ電子回路化が容易な相関型神経ネットワークにより構成される [1]。図 1 の中心から右 (または左) の速度検出ネットワークは、視覚対象の右方向 (または左方向) の動きに対してのみ応答する。速度検出層は、エッジ検出された入力群を一時的に蓄える遅延層 (D) および入力群と遅延層の出力群の積を計算する相関層 (C) で構成される。相関層が出力を出しつづける時間は速度に反比例するため、相関層の出力は視覚対象の速度の増加に伴い減少する。競合層は、二つの競合ネットワークから構成される。一つの競合ネットワークは複数の興奮性細胞 (E) と一つの抑制性細胞 (F) からなる。一方の競合ネットワークが活動状態にあるとき、他方のネットワークの抑制性細胞が強い入力を受け、ネットワーク内のすべての興奮性細胞の出力は零になる。

## 3. 回路構成

追従モデルの動作を確認するため、実際に電子回路を構成した (背景除去を行う競合層の実装は省略)。受光面およびエッジ検出回路にカレントモード非同期デジタル回路を用いる。図 2 に VSC の回路構成を示す。VSC は遅延回路、相関回路および積分回路から構成される。VSC は、エッジ検出回路の出力 ( $V_{e,i}$ ) を受ける。同時に、遅延回路にて  $V_{e,i}$  の遅れ電圧 ( $D_{out,i}$ ) が生成され、相関回路が  $V_{e,i} \times D_{out,i-1}$  を計算する。遅延回路は pMOS ソース接地形アンプからなり、遅延信号はアンプのミラー効果により生ずる。遅延の時定数は、制御電圧  $V_{th}$  によって外部から調整可能である。相関回路は単利得オペアンプからなり、 $V_{e,i}$  と前段の遅延信号  $D_{out,i-1}$  の相関値  $V_{c,i}$  を出力する。入力が零 ( $V_{e,i} = 0V$ ) の場合、単利得アンプのソース電流が零になり、アンプの出力が不安定になる。そこで、トランジスタ (M1) を設けて、 $V_{ref}$  により単利得アンプの出力をプルダウンする。相関回路の出力はコンパレータにより二値化され、コンパレータの出力は無安定マルチバイブレータ型オシレータの出力を制御する nMOS トランジスタのゲートに接続されている。このマルチバイブレータの出力パルス列で追従用のステッピングモータを動かす。

相関回路は、入力信号が  $I_{i-1}$  から  $I_i$  へ移動する時間だけ  $V_{c,i}$  を出力する。相関回路の出力を (コンパレータによ

り) 二値化して積分した量は、速度に反比例する。したがって、視覚対象が等速で受光面を横切った場合、図 1 のネットワークの中心の相関回路の出力は、遠方の相関回路の出力と比べて小さくなる (受光器の対数配置による)。つまり、視覚対象が遠方で動いている場合、相関回路の出力時間は長くなり、その結果多数のパルスが発生して、モータの回転角が大きくなる。モータの動きに伴って、視覚対象がネットワークの中心に近づくと、相関回路の出力時間が短くなるため (モータの回転角が小さくなる)、ネットワークは常に動いている対象を中心に捕らえようとして動く。

## 4. 実験結果

MOS トランジスタを用いて、ネットワーク ( $N=2$ ) を試作した。VSC の相関出力およびオシレータの測定結果を図 4 に示す [受光器間隔 =  $2^n$  cm ( $n = 1, 2$ ), 対象速度 = 2 m/s, オシレータ周波数 = 432 Hz, コンパレータの比較電圧 = 2.5V,  $V_{dd} = 5$  V,  $V_{th} = 0.92$  V,  $V_{ref} = 1.2$  V]。エッジ入力時間が長いほど ( $n$  が大きいほど) 相関出力  $V_{c,i}$  が得られる時間も長くなり、オシレータの出力パルス数も増加することが確認できた。

## 参考文献

- [1] T.Asai, M.Ohtani, and H.Yonezu, "Analog MOS circuit systems performing the visual tracking with bio-inspired simple networks", in Proc. of the Seventh International Conference on Microelectronics for Neural, Fuzzy, and Bio-inspired Systems, pp. 240-246, 1999.

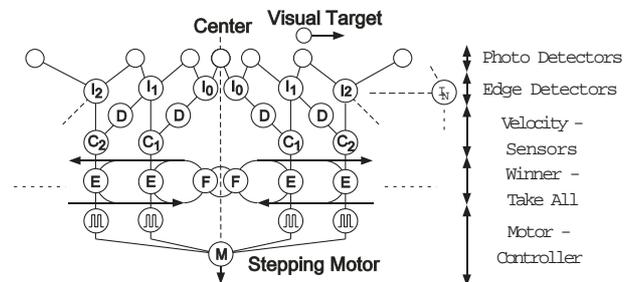


Fig. 1 Model of visual tracking

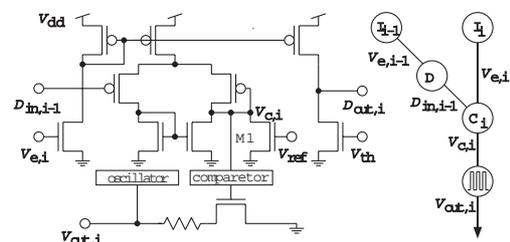


Fig. 2 Velocity sensing circuit

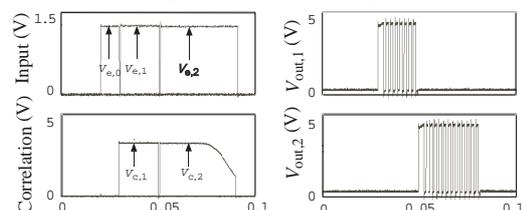


Fig. 3 Correlation and pulse output of the VSC