

サブスレッショルド MOS 回路による Winner-Take-All 回路

Winner-Take-All circuits consisting of subthreshold MOS circuits

小川太一 廣瀬哲也 浅井哲也 雨宮好仁
Ogawa Taichi Hirose Tetsuya Asai Tetsuya Amemiya Yoshihito

北海道大学 情報科学研究科
Department of Electrical Engineering Hokkaido University

1. はじめに

情報ネットワーク社会の進展により、極めて低い消費電力で動くセンサ LSI が要求されるようになった。このような低電力 LSI では MOS 論理ゲートをサブスレッショルド領域で動作させることが必要となる。そのような LSI の構築に向けて、高性能論理ゲートの一つ「しきい論理ゲート」をサブスレッショルド MOS 回路で構成する方法を先に提案した[1]。本稿では、しきい論理ゲートの応用例として Winner-Take-All (WTA) 回路を設計し、その動作特性をシミュレーションで解析した。以下に結果を示す。

2. しきい値スライド型しきい論理ゲート

WTA 回路は「多数の単位素子のうち最も大きい入力を受けた単位素子のみが論理 1 を出力する回路」である。この WTA 回路を構成するために、単位素子として図 1 のような「しきい値スライド型のしきい論理ゲート」を考えた。このゲートは n 個の入力端子 (X_1, X_2, \dots, X_n) をもつ。論理 1 の入力の個数 (入力値 s) がしきい値を超えると、pMOSFET (M_1, M_2, \dots, M_n) の電流の総和が nMOSFET (M_k) の電流より小さくなり、加算ラインの電位が 1 から 0 に反転する。その反転しきい値は M_k に電流を流すためのゲート電位 V_{gg} で決まる。なお、電源電圧 V_{dd} はサブスレッショルド電源回路で生成する[1]。

いま定電流 I_{gg} とキャパシタ C_{gg} により、ゲート電位 V_{gg} をランプ波形で増加させる。すると nMOSFET の電流が増加し、反転しきい値は時間とともに小さくなる。したがって、ゲートに加わる入力値 s が大きいほど、加算ライン電位は早く 0 に反転する。その加算ライン電位を出力回路で受けて出力を出す。出力回路には抑制入力 V_{stop} とリセット入力 V_{reset} も加える。 V_{stop} が 0、 V_{reset} が 1 であるときに限り、加算ライン電位が反転したとき出力が 1 になる。

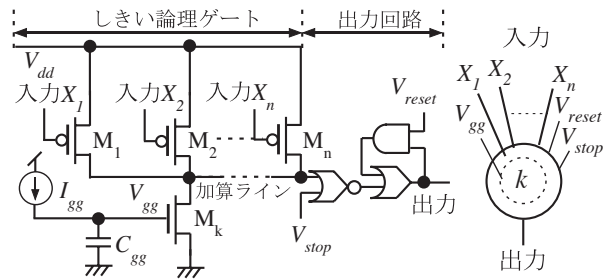
図 2 に、入力端子数 $n = 10$ の時のシミュレーション解析を示す (MOSFET はすべて $W/L = 0.4 \mu\text{m} / 0.35 \mu\text{m}$)。 $I_{gg} = 1 \text{ nA}$ 、 $C_{gg} = 1 \text{ pF}$ としてランプ電圧 V_{gg} を生成した。入力値 s が 1 から 9 までの場合について、ゲート出力波形を同一グラフ上にプロットしてある。なお $V_{stop} = 0$ 、 $V_{reset} = 1$ とした。論理 1 の入力数が減少するに従い反転しきい値が上昇する様子が確認できる。

3. WTA 回路の構成と動作

このしきい論理ゲートを多数並べて図 3 の WTA 回路を設計した。各ゲートの出力を多入力 OR 回路でまとめ、その出力を各ゲートの抑制入力とする。各ゲートにいろいろな入力値 s が加わったとき、 s が最大のゲートの出力だけが 1 となればよい。

入力端子数 $n = 10$ のゲートを 50 個並べた WTA 回路のシミュレーション解析を行った。三番目のゲートに最大の入力値 $s = 9$ が加わっているとした。結果を図 4 に示す。最大入力を受けた三番目のゲートの出力が他ゲートに先んじて 1 になる。これが他のすべてのゲートの抑制入力となってそのゲートの出力を 0 のままに抑える。以上により、WTA 動作を低電力・小面積で実現することの見通しを得た。

[1] 小川他, 第 20 回 回路とシステム 軽井沢ワークショップ, pp.337-341, 2007 年 4 月。



【回路構成】 (記号)
図 1: しきい値スライド型のしきい論理ゲート

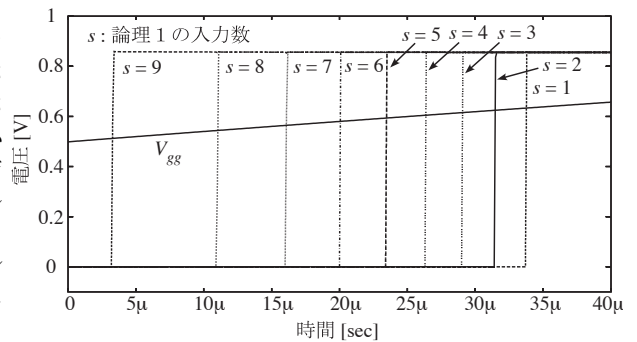


図 2: しきい値スライド型しきい論理ゲート回路の動作

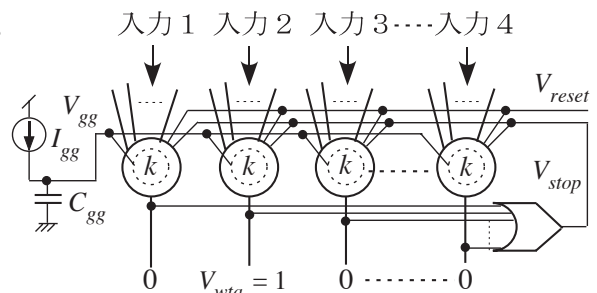


図 3: WTA 回路

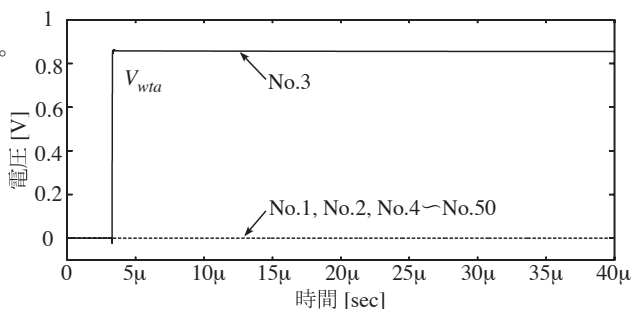


図 4: WTA 回路の動作 (No.1~No.50 はゲート番号)