

サブスレッショルド LSI のためのオンチップ電源

～スイッチングレギュレータとシリーズレギュレータの比較～

On-Chip Power Supply for Subthreshold - operated LSIs

嶋田 英人 上野 憲一 浅井 哲也 雨宮 好仁
Hideto Shimada Ken Ueno Tetsuya Asai Yoshihito Amemiya

北海道大学 大学院 情報科学研究科
Department of Electrical Engineering, Hokkaido University

1. まえがき

電圧 0.5 V 以下で動かすサブスレッショルド LSI のためのオンチップ電源を設計した。外部電圧を 0.5 V 以下に降圧するにはスイッチングレギュレータ(SWR) かシリーズレギュレータ(SR)を使用する。その両者の動作をシミュレーション解析して電力効率を比較した。

2. 電源回路の構成

サブスレッショルド LSI は極低エネルギーで動かす必要があるので、所定の動作速度が得られる範囲で供給電圧を最小に設定する。そのため図1のような電源回路を用いる。外部電圧 V_{ex} をレギュレータで V_{out} に降圧して負荷 LSI に供給する。その電圧 V_{out} でリングオシレータを動かして LSI ゲート速度をモニタする。リング発振周波数 f を基準の時定数 RC と比較し、その結果を電圧信号としてレギュレータに帰還する。 $f = 1/(RC)$ となるように V_{out} の値が自動設定される。

3. レギュレータ回路の構成

レギュレータとして容量分圧型の SWR (図2(a))と MOS 抵抗による SR (図2(b))を検討した。SWR のスイッチング信号 (Φ_1, Φ_2) は VCO で供給し、その制御電圧でスイッチング周波数を変えて出力電圧 V_{out} を制御する。VCO として電流制御リングオシレータ (ゲート速度モニタ用とは別) を使用し、その電流を図2の比較回路で制御して周波数を変化させた。一方、SR ではトランジスタ M1 のゲート電圧を変えて V_{out} を制御した。

4. 電力効率とリップル (シミュレーション)

回路動作のシミュレーション例を図3と図4に示す。外部電圧 V_{ex} として 3 V (リチウム電池) を想定し、デバイスパラメータには $0.18 \mu m$ -CMOS の高耐圧 MOSFET の数値を用いた。また LSI ゲート遅延時間を 20 ns と/or するようにモニタ回路を設定した (モニタリングオシレータの段数 = 11, $R = 4.5 \text{ M}\Omega$, $C = 0.1 \text{ pF}$)。なお SWR の容量 C_S は 50 pF、負荷 LSI の容量は 500 pF とした。

図3は電力効率を示す。SWR の総合効率は負荷電流によって大きく変動し、かつ本体効率に比べてかなり低い。これは VCO を含む制御回路の消費電力が大きいことによる。SWR と SR の出力電圧とリップルを負荷電流 I_{out} の関数として図4に示す。出力電圧は 0.45 V であり、これは上記のゲート速度を得るのに必要な値である。SWR では負荷電流を大きくとるために高周波スイッチングが必要であるが、高周波では電荷再分配が不十分になる。そのため、大電流になると出力は 0.45 V を保てず急減する。

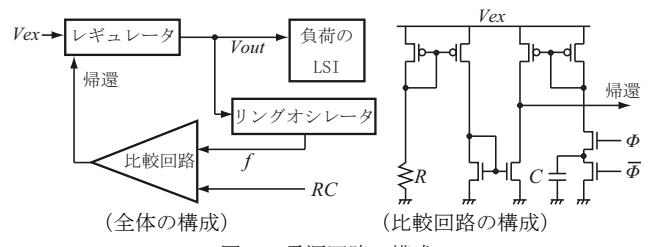


図1 電源回路の構成

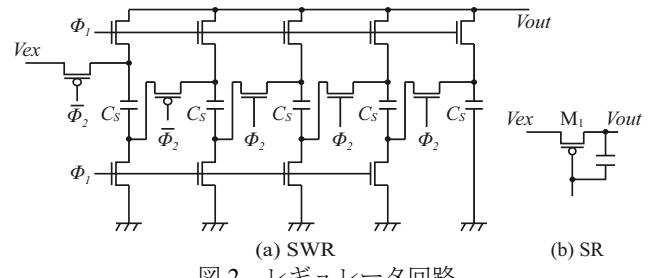


図2 レギュレータ回路

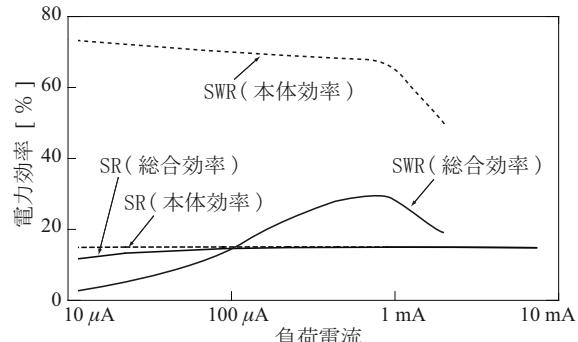


図3 電力効率と負荷電流の関係。「本体効率」はレギュレータ回路だけの効率、「総合効率」は制御回路を含む全体の効率。

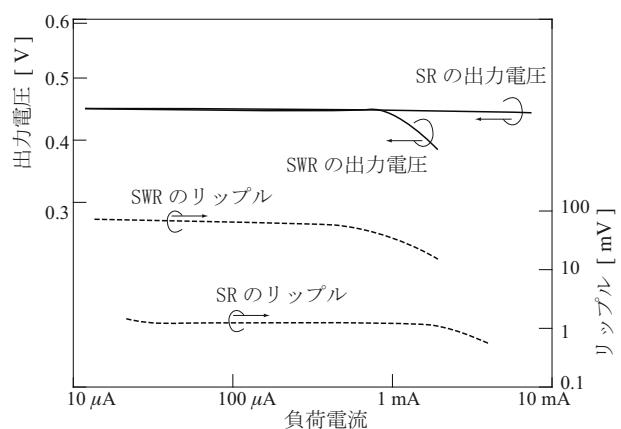


図4 出力電圧とリップル