

雑音誘起位相同期の応用に向けた水晶発振器の位相変調回路

Phase Modulation in Crystal Oscillators toward an Application of Noise-induced Phase Synchronization

松浦 正和
Masakazu Matsuura

浅井 哲也
Tetsuya Asai

本村 真人
Masato Motomura

北海道大学大学院情報科学研究科
Graduate School of Information Science and Technology, Hokkaido University

1 まえがき

我々は、異なる位相を持つ独立した振動子群（それぞれの振動子の固有振動数は同じ）に共通雑音を与えることでそれらの位相が揃う「雑音誘起位相同期」と呼ばれる現象に着目し、アナログ CMOS 回路を用いてその現象を数値的および実験的に示してきた [1, 2]。結合された非線形振動子系における引き込み現象とは異なり、共通雑音を受ける独立した振動子系では、個々の振動子の固有振動数が大きくばらつくと、位相同期が困難になる（同期→非同期→同期…の繰り返しになる）。本稿では、振動数のばらつきが少ない水晶振動子を用いた雑音誘起位相同期の観測を目的として、水晶発振器の位相変調方式に関する検討を行う。

2 水晶振動子の位相変調

水晶振動子の共振周波数付近における等価回路を図 1 に示す。減衰抵抗がないもの ($R = 0$) とすれば、この回路は L と C_s (C_s は C と C_0 の直列容量) からなる LC 発振回路であり、そのダイナミクスは

$$L \dot{i} = v, \quad (1)$$

$$C_s \dot{v} = -i \quad (2)$$

で表される。位相変調を行うためには、(1) の右辺に電圧を加えるか、(2) の右辺に電流を加えればよい。前者はインダクタに直列にパルス電圧源を、後者は並列にパルス電流源を加えることに相当する。

原理確認のため、インダクタに直列にパルス電圧源を加えたとき (図 2) の位相応答を HSPICE を用いて調べた。その結果 (位相応答) を図 3 に示す ($L = 210 \text{ mH}$, $C_s = 7 \text{ fF}$, 発信周波数: 4.15 MHz)。これは、振幅 1.8 V 、パルス幅 48 ns の電圧パルスを位相 ϕ ($\equiv \tan^{-1} v(t)/i(t)$) の時刻で加えたときの、電圧パルス前後の位相変動量 $\Delta\phi$ をプロットしたものである。 $0 < \phi < \pi$ で $\Delta\phi$ が正、 $-\pi < \phi < 0$ で $\Delta\phi$ が負であることから、これらの LC 発振回路を複数用意して共通の雑音電圧を加えれば、全ての発振器の位相が π 近傍に集中して同期するはずである。上記のパラメータにおける最大の位相変動量は 0.1 rad 程度であり、この場合、位相を π ラジアン変動させるためには 30 回程度電圧パルスを加えればよい。

上記のパルス電圧源を水晶振動子内部に組み込むことはできない。従って、図 1 の等価回路において、水晶振動子の外部から位相を変調させるような仕組みが必要である。また、電圧源のマイナス端子は接地されることが望ましい。そこで、図 4(a) と (b) の二種類の回路を用いて、電圧パルスによる位相変動量を調べた。ここでも減衰抵抗はないものとする (減衰振動は反転増幅器で水

晶振動子を挟むことでなくすことができ、この増幅回路は位相変調に寄与しない)。その結果を図 5 と 6 に示す (LC 発振器の ' パラメータは図 2 のものと同じ, $C_L = 8 \text{ pF}$)。この条件では、図 5 と 6 いずれも最大の位相変動量は 0.03 rad 程度であった (位相を π ラジアン変動させるために、百回程度の電圧パルスが必要)。今後は、 C_L の発振周波数依存性と最大位相変動量との関係、および $R > 0$ における増幅回路を用いた水晶発振器における位相応答を調べ、実際に複数の水晶発振器における雑音誘起同期を観測する予定である。

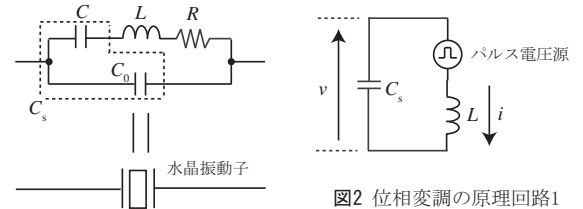


図2 位相変調の原理回路1

$$\text{共振周波数 } f_0 = \frac{1}{2\pi\sqrt{LC_s}}$$

図1 水晶振動子の等価回路

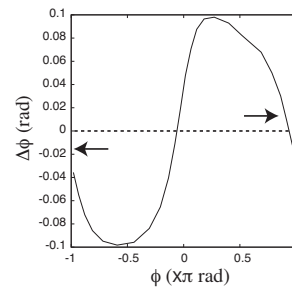


図3 図2の回路の位相応答

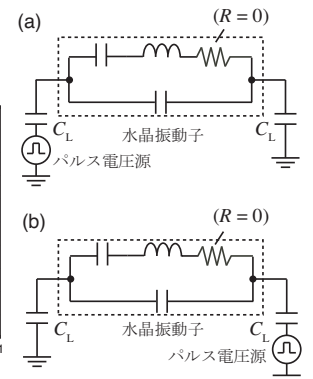


図4 位相変調の原理回路2

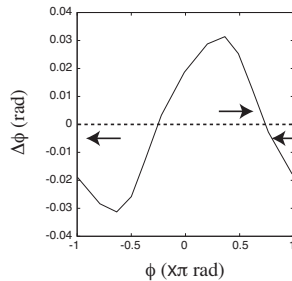


図5 図4(a)の回路の位相応答

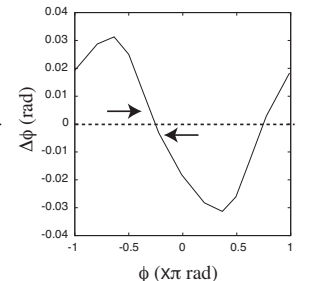


図6 図4(b)の回路の位相応答

参考文献

- [1] Utagawa A., Asai T., et. al, IEICE Trans. A, E91-A(9), 2475-2481, 2008.
- [2] Utagawa A., Asai T., et. al, Int. Workshop on Non-linear Dynamics of Electronic Syst., 110-113, 2009.