

デジタル発振器群における雑音誘起位相同期

Noise-Induced Phase Synchronization in Digital Oscillators

松浦 正和
Masakazu Matsuura

浅井 哲也
Tetsuya Asai

本村 真人
Masato Motomura

北海道大学 大学院 情報科学研究科
Graduate School of Information Science and Technology, Hokkaido University

1 まえがき

デジタルカウンタ (アップカウンタ) のカウント値は、クロックが立ち上がる毎に1ずつ加算され、最大値に到達したあとにクロックが立ち上がると0になる。クロックが与えられている限りアップカウンタはこの動作を繰り返す。そのため、デジタルカウンタを発振器とみなすことができる。初期位相の異なるアナログ発振器群に共通の雑音を与えると、それらの位相が同期することが既に示されている [1]。デジタルカウンタを発振器とみなした系でも、同等の位相同期現象が起こるはずである。本稿では Verilog シミュレーションにより、デジタル発振器系における位相同期現象を示す。

2 雑音誘起同期に適したデジタル発振器

位相同期現象を起こすために、位相変調が可能な発振器を設計する。その際、状態"0"のときにパルスを入れると位相が遅れ、状態"1"のときにパルスを入れると位相が進むという構成にする必要がある。この二つの状態をカウンタの最上位ビット Q_{n-1} で表し、このカウンタを発振器とみなす。具体的には、 $Q_{n-1} = "0"$ のときに発振器にパルスが入ったときはカウンタのクロック入力を遮断し、 $Q_{n-1} = "1"$ のときに発振器にパルスが入ったときはカウンタのクロック入力に関わらずカウント値を増加させるようにする。カウンタの入力クロック (CCK) を論理式で表すと、 $CCK = Q_{n-1} \cdot N + \phi \cdot \bar{N}$ (ϕ はシステムクロック, N はパルス入力) となる。これは、 $N = "0"$ のときは Q_{n-1} に関係無く ϕ の立ち上がりだけでカウント値が増加し、 $N = "0"$ かつ $Q_{n-1} = "1"$ のときに N が立ち上がるとカウント値が増加するが、 $N = "1"$ かつ $Q_{n-1} = "0"$ のときは $CCK = "0"$ となりカウントがストップすることを示す。図1に提案回路を示す。

3 Verilog シミュレーション結果

二つの発振器のシステムクロックを共通にし、16ビット M 系列疑似乱数を N として与えた系のシミュレーションを行なった。図2(a)に二つの4ビットデジタル発振器のカウント値の時間変化を示す。しばらく時間が経つと二つの発振器の位相が同期することを確認した。次に、(発振器の独立性を考慮し)二つの発振器のシステムクロックの位相差を π に設定した。図2(b)に二つの4ビットデジタル発振器のカウント値の時間変化を示す。クロックが約1,200周期与えられたあと、二つの発振器の位相が同期した。発振器のシステムクロックの位相が異なるとき、同期が乱れることがあるが、発振の位相差はおおよそ $1/2^n$ (n はカウンタのビット数) で与えられるので、ビット数が多いほど同期が補償されると考えられる。

システムクロックの位相差を π としたときの、ビット数 n に対する二つの発振器のカウント値間の相関係数を図3に示す。発振器のビットが多ければ多いほど相関係数は1に近づき、更に4ビット以上で相関係数が0.99以上となった。つまり、発振器本体に4ビット以上のデジタルカウンタを採用すれば、それぞれ独立したクロックで動くデジタル発振器を同期させることができると考えられる。

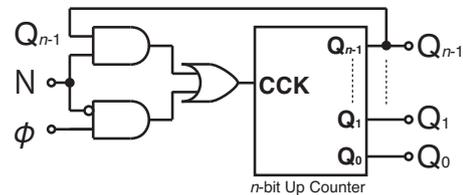
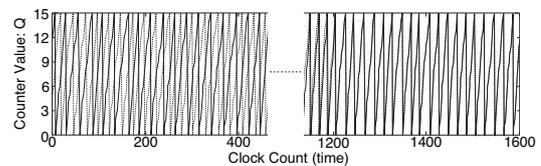
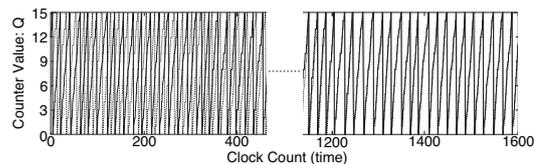


図1 位相変調が可能なデジタル発振器



(a) システムクロックの位相差なし



(b) システムクロックの位相差あり

図2 二つの発振器の位相同期

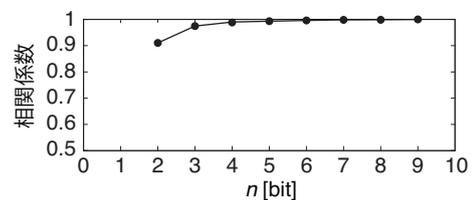


図3 カウンタのビット数に対する相関係数の変化

参考文献

- [1] Utagawa A., Asai T., Hirose T., and Amemiya Y., "Noise-induced synchronization among sub-RF CMOS analog oscillators for skew-free clock distribution," IEICE Transactions on Fundamentals of Electronics, Communications and Computer, vol. E91-A, no. 9, pp. 2475 - 2481, 2008.