

Wilson-Cowan 神経振動子モデルに基づくアナログ CPG 回路の構成

An analog CPG circuit based on the Wilson-Cowan neural oscillator

中田一紀 (PY), 浅井哲也, 雨宮好仁

Kazuki Nakada(PY), Tetsuya Asai and Yoshihito Amemiya

北海道大学工学部電子工学科

nakada@sapiens-ei.eng.hokudai.ac.jp

Abstract— We propose an analog CMOS circuit implementing a controller for quadruped locomotion. The proposed circuit is based on the concept of the central pattern generator (CPG). We make use of the Wilson-Cowan neural oscillator as a CPG model, and construct a controller for quadruped locomotion. The controller is designed as analog circuit using multiple input floating-gate MOS FETs and switched-capacitor resistors. We show that the controller has the capability to generate rhythmic patterns corresponding to vertebrate locomotor patterns by computer simulations.

Keywords— analog CMOS circuit, CPG, Wilson-Cowan neural oscillator, quadruped locomotion, multiple input floating-gate MOS FETs.

1 はじめに

本研究では、ロボティクスにおける歩行運動の制御を目的としたアナログ CMOS 回路の提案を行う。生物の歩行や遊泳、飛翔などの移動運動は、脊髄や神経節に存在する CPG (Central Pattern Generator) が生成する自律的かつ周期的なリズム運動により駆動される [1]。このリズム運動により制御対象である物理系の協調が行われ、柔軟かつ安定した移動運動が実現される。近年、このような CPG による移動運動の制御をロボティクスに応用した研究が数多く進められてきた。しかし、そのような研究のほとんどは、デジタルプロセッサによる逐次処理を行うものであり、実時間処理に伴う計算量や消費面積などの問題点が少なくない。そこで本研究では、ロボティクスにおける歩行運動の制御を行う CPG のアナログ CMOS 回路化を行う。また、アナログ回路の非線形性を生かすために、Wilson-Cowan 神経振動子に基づく CPG モデルを提案し、その回路化を行う。

2 CPG モデル

本研究では、歩行運動の制御を行う CPG のモデルとして、神経振動子モデルのひとつである Wilson-Cowan neural oscillator [1] の結合系を考える。

このモデルは、興奮性-抑制性ニューロン対 (図 1) の

ひとつであり、そのダイナミクスは次の微分方程式:

$$\begin{cases} \tau \dot{u} = -u + f_{\mu}(A \cdot u - C \cdot v + S_u) \\ \tau \dot{v} = -v + f_{\mu}(B \cdot u - D \cdot v + S_v) \end{cases} \quad (1)$$

に従う。ここで、 $f_{\mu}(x) = \tanh(\mu x)$ であり、 μ はその制御パラメータである。また、 u, v はそれぞれ興奮性および抑制性神経細胞の平均膜電位であり、 A, B, C および D は結合係数、 $S_u(t), S_v(t)$ は外部入力、 τ は時定数を表す。この振動子は、結合係数、外部入力および制御パラメータの値に応じて、多様な挙動を示す [2]。

この神経振動子を相互結合させることにより、歩行運動を制御する CPG ネットワークを構成する (図 2)。このとき、そのダイナミクスは、次の微分方程式:

$$\begin{cases} \tau \dot{u}_i = -u_i + f_{\mu}(\sum_j A_{ij} u_j - \sum_j C_{ij} u_j + S_{u_i}) \\ \tau \dot{v}_i = -v_i + f_{\mu}(\sum_j B_{ij} v_j - \sum_j D_{ij} v_j + S_{v_i}) \end{cases} \quad (2)$$

に従う。

次に、CPG ネットワークの具体的な構成について説明する (図 2)。ここで、2 重丸は各関節を制御する神経振動子を表す。また、RF, RH, LF および LH は四脚型ロボットの各肢にそれぞれ対応しており、添え字の (0,1) はそれぞれ腰関節および膝関節に対応している。ネットワークの結合構造に応じて、多様な振動パターンつまり歩行運動のパターンが得られる。図 2 は、Trot とよばれる脊椎動物の歩行パターンに対応した結合構造であり、互いに対角線上にある肢が同相同期し、左右の肢が逆相同期する振動パターンを生成する。

3 回路構成

ネットワークを構成する基本回路 (図 3) について説明する。基本回路は、カレントミラー、差動対、RC 回路および電流源によるアナログ回路として構成した。ただし、入力電圧の重み付加算を行うために、差動対の入力部には、フローティングゲート MOS FETs [3] を用いた。また、集積回路上で高抵抗を実現するために、スイッチトキャパシタ回路 [3] を用いた。これは、回路動作時の電流を抑え、低消費電力化を図るためである。

この回路の動作は次式:

$$C_r \dot{V}_i = -\frac{V_i}{R} + I_{\mu}(V_{dif}) \quad (3)$$

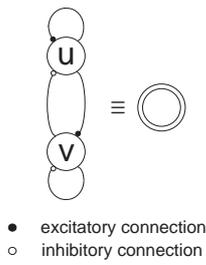


Fig. 1

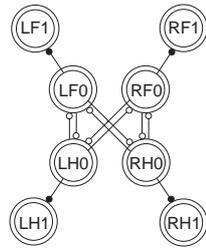


Fig. 2

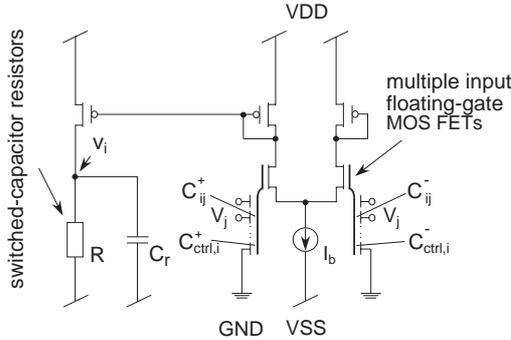


Fig. 3

に従う。ここで、 V_i は電圧、 C_r は容量、 R は抵抗の値をそれぞれ表す。また、 $I_{\mu}(\cdot)$ は差動対の出力電流を表し、式(1)の非線形特性を近似する。さらに、 V_{dif} は差動対の差動入力部、すなわちフローティングゲートの電位差を表す。フローティングゲートと各入力ゲートの結合容量を $C_j (j = 1, \dots, n)$ 、フローティングゲートと基板間の容量を C_{fg} としたとき、フローティングゲートの電位 V_{fg} は次式:

$$V_{fg} = \frac{\sum_j C_j V_j}{\sum_j C_j + C_{fg}} \simeq \sum_j \left(\frac{C_j}{\sum_j C_j} \right) V_j, \quad C_{fg} \ll C_j \quad (4)$$

に従う。ここで、 $V_j (j = 1, \dots, n)$ は各入力ゲートの電位を表す。また、初期電荷は0とした。

この回路を、興奮性および抑制性細胞と見立て、相互に結合することで式(1)に対応した神経振動子回路を構成する。さらに、神経振動子回路を、図2の結合構造に従って相互結合し、ネットワーク回路を構成する。このとき、振動子間の相互結合は容量結合により容易に実現することができる。

4 シミュレーション結果

CPG ネットワーク回路の動作特性を確認するために、HSPICE による回路シミュレーションを行った。以下のシミュレーションでは、MOSIS AMIS 1.5- μm CMOS デバイスパラメータ BSIM LEVEL 49 を用いた。

図4に、Trot に対応した振動パターンが生成される様子を示す。また、図5に、腰関節および膝関節の動きに対応した振動パターンが生成される様子を示す。さらに、外部からの入力により、振動の振幅が変化する様子を示す(図6)。このとき、入力がある程度の大きさであれば、結合振動子の引き込みの性質により、振動子間

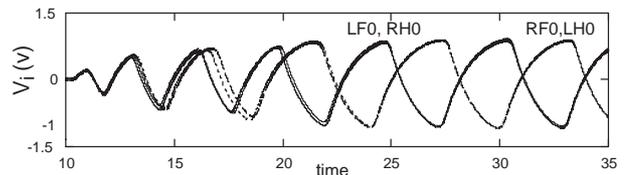


Fig. 4

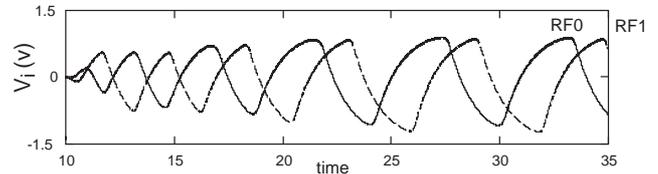


Fig. 5

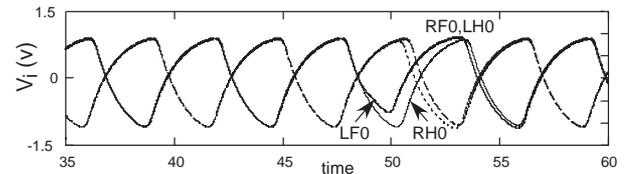


Fig. 6

の相対位相を変化させることなく、一時的に振動の振幅を変化させることができる。

歩行運動において、比較的小さい障害物を回避する場合、各肢間の相対位相を変化させることなく、各肢の関節角を変化させた方が安定した運動を維持することができる。たとえば、小石などの小さい障害物を回避する場合、外部入力をセンサフィードバックとして利用することにより比較的簡単に回避運動を行うことができる。

5 まとめ

ロボティクスにおける歩行運動の制御を目的としたアナログ CMOS 回路について提案した。提案回路を構成するフローティングゲート MOS FETs やスイッチトキャパシタの精度は、集積化した際の容量比により決定される。そのため、提案回路は、正確に動作することが期待できる。提案回路は、集積化の際の低消費面積および低消費電力化が期待できる。そこで、今後の研究としてチップ化および小型歩行ロボットへの実装を考えている。

参考文献

- [1] F. Delcomyn, Foundations of Neurobiology, W.H. Freeman and Co., New York, 1997.
- [2] F. C. Hoppensteadt and E. M. Iznikevich, Weakly connected neural networks, Springer, Heidelberg, 1997.
- [3] S. Sinencio and A. G. Andreau (Ed.), Low-voltage/Low-power integrated circuits and systems: low-voltage mixed-signal circuits, IEEE Press, New York, 1999.