

# CMOSデバイスの非線形特性を利用した反応拡散システム ～ Wilson-Cowan型回路と Lotka-Volterra型回路～

加藤 博武      林 秀樹      浅井 哲也      雨宮 好仁

北海道大学 工学部 電子工学科

〒 060-8628 札幌市北区北 13 条西 8 丁目  
Phone : 011-706-6080, Fax : 011-707-6585

E-mail: asai@sapiens-ei.eng.hokudai.ac.jp

反応拡散系を模擬する「シリコン反応拡散チップ」を構成するためのアナログ CMOS 回路を提案する。本稿で提案する回路は、半導体デバイス ( CMOS トランジスタ ) の非線形特性を積極的に利用した「シリコン上の新しい反応拡散系」の基本回路である。本稿では、低消費電力かつ回路構成がコンパクトな Wilson-Cowan 神経振動子モデル, Lotka-Volterra の競合モデルおよび May-Leonard の競合モデルに基づく三種のアナログ CMOS 回路を提案し、SPICE シミュレーションおよび試作回路によりそれらの回路の基本動作特性を示す。

反応拡散系, シリコン反応拡散チップ, Wilson-Cowan 神経振動子, Lotka-Volterra 競合モデル,  
May-Leonard の三種競合モデル

## Nonlinear Analog Circuits for Silicon Reaction-Diffusion Systems: Wilson-Cowan Neural Circuits and Lotka-Volterra Circuits

Hiromu Katoh, Hideki Hayashi, Tetsuya Asai, and Yoshihito Amemiya

Department of Electrical Engineering, Hokkaido University

Kita 13, Nishi 8, Kita-ku, Sapporo, 060-8628, Japan

Phone : 011-706-6080, Fax : 011-707-6585

E-mail: asai@sapiens-ei.eng.hokudai.ac.jp

We propose analog CMOS circuits for developing reaction-diffusion chips that implement dissipative reaction-diffusion systems. The proposed circuits are primary components of novel reaction-diffusion systems on silicon utilizing nonlinear properties of semiconductor devices (CMOS transistors). In this paper, we propose three types of compact and low-power CMOS circuits based on the Wilson-Cowan neural model, the Lotka-Volterra competitive model, and the May-Leonard competitive model. SPICE simulation and experimental results show essential properties of the proposed circuits.

reaction-diffusion system, reaction-diffusion chip, Wilson-Cowan neural oscillators,  
Lotka-Volterra competitive model, May-Leonard competitive model

# 1 はじめに

反応拡散系とは、化学物質などの反応種がダイナミクスを伴って空間を拡散する系の総称である [1]。個々の反応種のダイナミクスを表す反応方程式の非線形性が強くなると、線形システムでは見られないような興味深い反応が現われてくる。この性質を利用して、新しい情報処理形態を発見・応用できる可能性がある。本稿では、このような系を模擬するシリコン集積回路（反応拡散チップ）の開発を目的とする。

本稿で提案する反応拡散チップは、半導体デバイス（CMOS トランジスタ）が持つ非線形特性を利用した「シリコン上の新しい反応拡散系」である。このチップを用いれば、自然界では起こりえないような新しい現象を発見できる可能性がある。このような反応拡散チップの開発の第一段階として、反応拡散系の基本モデルである「活性・抑制型反応種」のキネティクスに学んだアナログ CMOS 回路の設計と試作を行った。

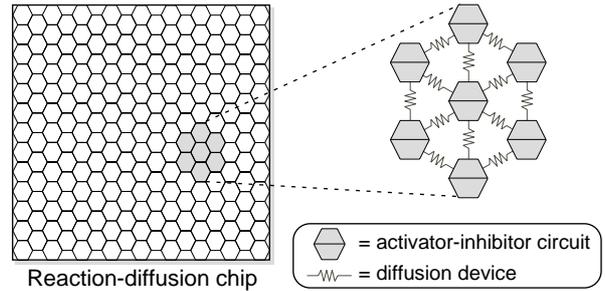


図 1 反応拡散チップの概要

# 2 活性・抑制型反応種のダイナミクスを模擬するアナログ CMOS 回路

反応拡散チップの基本デバイスは、i) 反応種のダイナミクスを生成するための「活性・抑制回路」と、ii) 「拡散デバイス」である。チップ上に活性・抑制回路を正方または六角格子状に敷き詰めて配置し、拡散デバイスを通してそれらを互いに局所結合させる（図 1）。チップが模擬できる反応拡散系の空間規模は、1チップに搭載できる活性・抑制回路と拡散デバイスの数によって決まる。すなわち、大規模な反応拡散系を模擬するためには、コンパクトな構成の活性・抑制回路と拡散デバイスを開発しなければならない。そのためには、チップの基本デバイスをアナログ CMOS 回路により構成する必要がある（設計条件 1）。このとき、多数の回路を 1チップに搭載すると、チップの消費電力の増加に伴う「熱変動によるアナログデバイスの特性変化」が大きな問題となる。この問題を避けるためには、回路の電源電圧またはトランジスタの電流を極力低く抑える必要がある（設計条件 2）。本稿では、上記設計条件（コンパクトな構成および低消費電力）を満たす基本デバイスの開発に主眼を置く。

拡散デバイスは、アナログ CMOS ビジョンチップ [2] などに用いられている水平抵抗回路（高抵抗を模擬する CMOS 電子回路）[3]、拡散抵抗回路（線形抵抗体）[5]、MOS 型抵抗回路（非線形高抵抗体）[4] などにより、比較的容易にコンパクトな構成が可能である。一方、活性・抑制回路は、模擬しようとする反応拡散系の非線形性に応じて回路構成が複雑になる可能性が高い。しかし逆に、CMOS デバイスが持つ非線形特性を巧く取り入れた回路を構築す

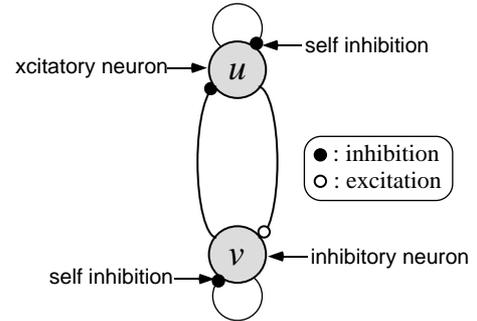


図 2 Wilson-Cowan 型神経振動子モデル

れば、その回路構成は極めてコンパクトになりえる。加えて、そこから新しい反応拡散現象を発見できる可能性がある。本稿では、このような「新しいシリコン反応拡散系」を構築するために、前述の設計条件 1 と 2 を満たす以下の三種の回路:

- Wilson-Cowan 型アナログ CMOS 回路
- Lotka-Volterra 型アナログ CMOS 回路
- May-Leonard 型アナログ CMOS 回路

の設計を行った。

## 2.1 Wilson-Cowan 型アナログ CMOS 回路

まず、興奮・抑制性神経細胞のカップリングモデル（Wilson-Cowan 型神経振動子）[6] のアナログ CMOS 回路設計を行った。モデルが必要とする非線形関数はシグモイド関数のみである。シグモイド関数は差動アンプにより容易に実現できる。また、差動アンプの消費電力はアンプのバイアス電流により決まるため、バイアス電流を低く抑えることができれば、コンパクトかつ低消費電力なアナログ CMOS 回路の実現が可能になる。

図 2 に、Wilson-Cowan 型神経振動子モデルの概略を示す。二つの神経細胞が互いに興奮性と抑制性のシナプスを介して結合しており、それぞれの細胞は自己抑制を受ける。モデルのダイナミクスは

$$\tau \dot{u} = -u + f_{\beta}(u - bv - \theta_u), \quad (1)$$

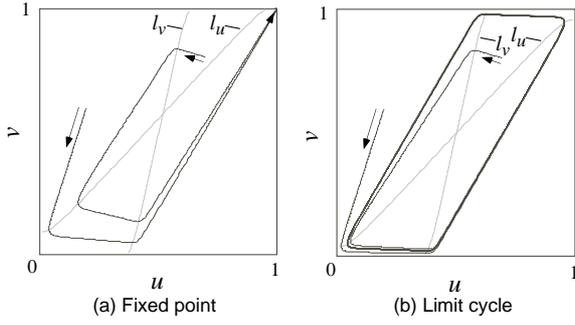


図 3 Wilson-Cowan モデルの安定性

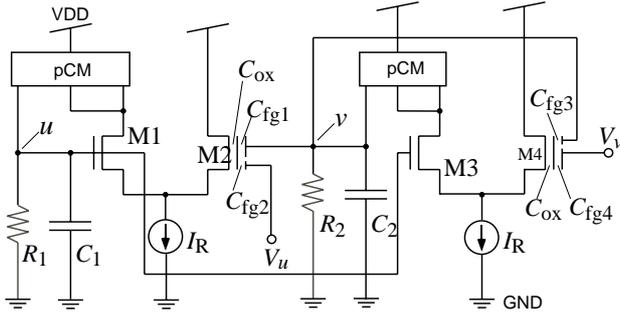


図 4 Wilson-Cowan 型アナログ CMOS 回路

$$\tau \dot{v} = -v + f_{\beta}(au - cv - \theta_v), \quad (2)$$

で与えられる [6]。ここで、 $\tau$  は時定数、 $f_{\beta}(x)$  はシグモイド関数  $[(1 + \tanh \beta x)/2]$ 、 $u$  と  $v$  はそれぞれ興奮性と抑制性の神経細胞の内部電位を表す。また、 $a, b, c, \theta_u, \theta_v$  は系の安定性を決定するパラメータである。

Wilson-Cowan モデルのダイナミクスは、 $(u, v)$  空間 (相空間) 上の二本のヌルクライン  $[l_u (\dot{u} = 0)$  と  $l_v (\dot{v} = 0)]$  の位置により決まる [7, 8]。図 3(a) の例では、 $l_u$  が  $v > u$  の領域にあり、この条件では系は固定点アトラクタを持つ。一方、図 3(b) の例では、 $l_u$  の傾きが正かつ 1 以下であり、この条件でリミットサイクルが生じる。

図 4 に、Wilson-Cowan モデルを基に考案したアナログ CMOS 回路を示す。回路は、二つの差動対 (M1 ~ M4)、pMOS カレントミラー (pCM) および積分回路 ( $C_1, R_1, C_2, R_2$ ) により構成される。回路のダイナミクスは

$$C_1 \dot{u} = -u/R_1 + I_R f_{\beta}(u - bv - \theta_u), \quad (3)$$

$$C_2 \dot{v} = -v/R_2 + I_R f_{\beta}(u - (c/a)v - \theta_v/a), \quad (4)$$

で表される。ここで、 $u$  と  $v$  をそれぞれ興奮・抑制性電圧、 $\beta = \kappa/V_T$ 、 $c/a \equiv C_{fg3}/(C_{fg3} + C_{fg4} + C_{ox})$ 、 $b \equiv C_{fg1}/(C_{fg1} + C_{fg2} + C_{ox})$ 、 $\theta_u \equiv C_{fg2} V_v/(C_{fg1} + C_{fg2} + C_{ox})$ 、 $\theta_v/a \equiv C_{fg4} V_v/(C_{fg3} + C_{fg4} + C_{ox})$  である。ここで、 $C_{ox} \ll C_{fgi}$  ( $i = 1, 2, 3, 4$ )、 $\beta \rightarrow \infty$  を仮定すれば、(3) と (4) はそれぞれ (1) と (2) と等価になる。

この回路構成では、CR 回路が自己抑制の役割を果たし、差動アンプが興奮・抑制性シナプスとして働く。ま

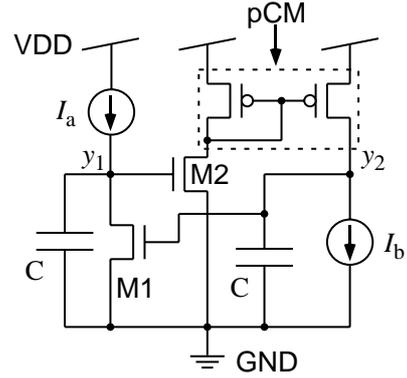


図 5 Lotka-Volterra 型アナログ CMOS 回路

た、差動アンプのフローティングゲート MOS トランジスタ (M2 と M4) に加える制御電圧  $V_{u,v}$  によって、回路の安定性を外部から制御できる。この回路は、比較的コンパクトかつ見通しがよいため、反応拡散チップの「活性・抑制回路」として利用できる。

## 2.2 Lotka-Volterra 型アナログ CMOS 回路

次いで、生態系における種の競合現象 (捕食者-被捕食者のダイナミクス) を表す「Lotka-Volterra モデル [9]」の回路設計を行った。捕食者と被捕食者の数を、それぞれ活性と抑制型反応種の量と見なして反応拡散系を構築する [10, 11]。モデルは二次の非線形性を持つが、簡単な変数変換により指数関数の線形結合で表すことができる [12, 13]。指数関数はほとんど全ての半導体デバイスに共通の非線形特性であるため、この特性を利用すれば極めてコンパクトな構成の回路が設計できそうである。本稿では、低消費電力化が容易な「しきい値以下領域 (subthreshold 領域) で動作する電流モード CMOS 設計法 [14, 15]」を用いて、Lotka-Volterra モデルをアナログ CMOS 回路化ことにした。

図 5 に、Lotka-Volterra 型のアナログ CMOS 回路を示す。全ての MOS トランジスタが subthreshold 領域で動作するとき、回路のダイナミクスは:

$$C y_1 = I_a - I_0 e^{\kappa y_2/V_T} (1 - e^{-y_1/V_T} + y_2/V_0) \quad (5)$$

$$C y_2 = I_0 e^{\kappa y_1/V_T} (1 + y_2/V_0) - I_b \quad (6)$$

に従う (トランジスタ M1 は飽和/非飽和領域、M2 は飽和領域で動作すると仮定)。ここで、 $C$  はキャパシタンス、 $I_{a,b}$  は入力電流、 $V_T = 26$  mV、 $V_0$  はアーリー電圧を表す。また、 $I_0$  と  $\kappa$  は製造プロセスに依存するパラメータである。この回路は、 $y_1$  が増加 (または減少) すると、 $y_2$  が減少 (または増加) する興奮-抑制型回路であり、反応拡散チップの活性・抑制回路として利用できる。

M1 と M2 にチャネルが十分に長いトランジスタを用い

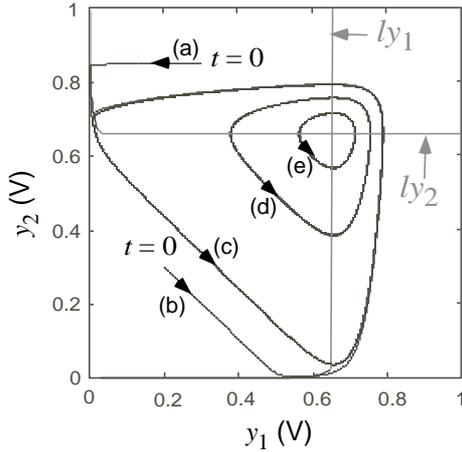


図 6 Lotka-Volterra 型回路の相空間上の振舞い

てアーリー効果を小さくすれば ( $V_0 \rightarrow \infty$ ),  $y_{1,2} > 4V_T$  の条件下で (5) と (6) はそれぞれ

$$Cj_1 = I_a - I_0 e^{\kappa y_2 / V_T}, \quad (7)$$

$$Cj_2 = I_0 e^{\kappa y_1 / V_T} - I_b, \quad (8)$$

で近似できる。ここで、(7) と (8) を無次元化して  $y_i = \ln x_i$  なる変数変換を行えば、最も単純な初期値依存型の Lotka-Volterra モデル [9]

$$\dot{x}_1 = x_1(a - x_2), \quad (9)$$

$$\dot{x}_2 = x_2(x_1 - 1), \quad (10)$$

を得る ( $a$  は定数) つまり、 $y_{1,2} > 4V_T$  における回路の振舞いは、Lotka-Volterra の捕食-非捕食モデルと同じになる。

Lotka-Volterra 回路の特異点は、(5) と (6) において  $y_1 = y_2 = 0$  として得られる二つのヌルクライン:

$$y_1 = \frac{V_T}{\kappa} \ln \frac{I_b}{I_0} (1 + y_2 / V_0), \quad (l_{y1}) \quad (11)$$

$$y_2 = \frac{V_T}{\kappa} \ln \frac{I_a}{I_0} (1 - e^{(-y_1 / V_T)} + y_1 / V_0), \quad (l_{y2}) \quad (12)$$

の交点で表される。図 6 に、典型的な回路パラメータを用いた場合のヌルクライン ( $l_{y1}$  と  $l_{y2}$ ) を示す。式 (7) と (8) を得たときと同じ条件 ( $y_{1,2} > 4V_T$ ,  $V_0 \rightarrow \infty$ ) を用いると、特異点は

$$(y_1^*, y_2^*) \approx \frac{V_T}{\kappa} \left( \ln \frac{I_b}{I_0}, \ln \frac{I_a}{I_0} \right), \quad (13)$$

で表される。

Lotka-Volterra 回路では、接地による制限 ( $y_{1,2} \geq \text{GND}$ ) により、 $y_{1,2} \approx \text{GND}$  において初期値依存性がキャンセルされる。初期状態が周回軌道外に置かれた場合は、軌道が  $y_{1,2} \approx \text{GND}$  に達した時点で周回軌道に引き込まれる。典型的な回路パラメータを用いた SPICE シミュレ

ーション例を図 6 に示す。図中の軌道 (a) および (b) は、それぞれ  $y_1 \approx \text{GND}$  および  $y_2 \approx \text{GND}$  となった時点で周回軌道 (c) に引き込まれる。この接地制限により、系はあたかもリミットサイクルアトラクタを持つような振る舞いを示す。一方、初期状態を特異点近傍に置いた場合は、回路のダイナミクスは (7) と (8) に従うことになる。この状態では、系は (9) と (10) 同様の初期値依存性を持つ。典型的な回路パラメータを用いた場合の軌道の例を図 6(d) と (e) に示す。この状態での系は構造不安定かつ摂動に対して極めて弱いため、外界からノイズを受けると軌道が容易に変化する。ノイズの影響を受けて軌道が偶然  $y_{1,2} \approx \text{GND}$  に達すると、周回軌道に引き込まれる。このように、Lotka-Volterra 型の活性・抑制回路は、初期値依存性とリミットサイクルの両性質を合わせ持つ。

## 2.3 May-Leonard 型アナログ CMOS 回路

Lotka-Volterra の捕食-被捕食モデルを拡張した「May-Leonard の三種競合モデル」[16] のアナログ CMOS 回路設計を行った。このモデルは、反応拡散系の基本モデルである「活性・抑制型反応種」の範疇から外れるが、後に示すようにアナログ CMOS 回路化が極めて容易かつ回路の見通しが良いことから、反応拡散チップの基本回路として取り入れることにした。

May-Leonard の三種競合モデルは、巡回対称性を持つ Lotka-Volterra 系

$$\dot{n}_i = \left(1 - \sum_{j=1}^3 u_{ij} n_j\right) n_i + \varepsilon, \quad (i = 1, 2, 3) \quad (14)$$

である。上式の特別な場合として、 $\varepsilon = 0$ ,  $u_{ii} = 1$ ,  $u_{i,i+1} = \alpha$ ,  $u_{i,i+2} = \beta$ ,  $0 < \beta < 1 < \alpha$ ,  $\alpha + \beta > 2$  ( $i$  は 3 を法とする) を想定すれば、 $n_i$  が増加すると  $n_{i+1}$  が減少し、 $n_i$  が減少すると  $n_{i+2}$  が増加するといういわば「三すくみ」の関係が得られる。この条件下での (14) の解の軌道は、特異点を含む曲面上を螺旋状に広がりながら、 $(n_1, n_2, n_3) = (1, 0, 0)$ ,  $(0, 1, 0)$ ,  $(0, 0, 1)$  を結ぶヘテロクリニックサイクルに漸近する。

式 (14) において  $\varepsilon = 0$  の場合、 $(n_1, n_2, n_3)$  が  $(1, 0, 0)$ ,  $(0, 1, 0)$  または  $(0, 0, 1)$  に漸近すると  $n_i \approx 0$  となることから、時間の経過とともに系の時定数が増加することが予想される ( $t \rightarrow \infty$  において系は定常状態に落ち着く)。式 (14) の摂動項が零でない正の値 ( $\varepsilon \approx 0$ ) であれば、 $n_i$  が零にならず周期振動解が得られる。

May-Leonard の三種競合モデルは二次の非線形性を持つが、前節の Lotka-Volterra 系と同様に変数の対数変換 ( $y_i = \ln n_i$ ) を行うと、指数関数の線形結合

$$\dot{y}_i = 1 - \sum_{j=1}^3 u_{ij} e^{y_j} + \varepsilon e^{y_i}, \quad (15)$$

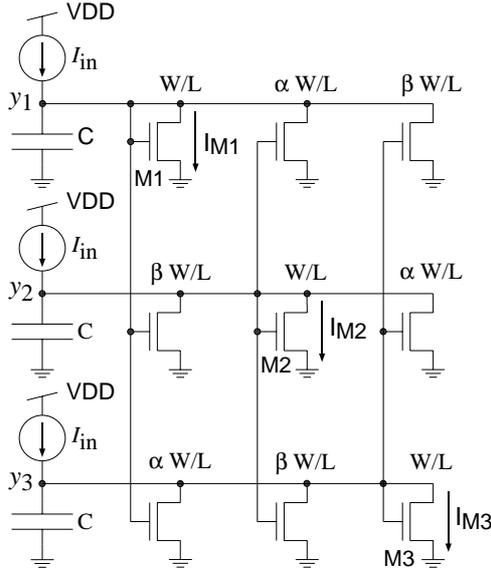


図7 May-Leonard 型アナログ CMOS 回路

で表すことができる。したがって、前節と同様に「しきい値以下で動作する電流モード CMOS 設計法」を用いてモデルをアナログ回路化することが容易である。

図7に、May-Leonard の三種競合モデルを基に考案したアナログ CMOS 回路を示す。回路のダイナミクスは

$$C y_i = I_{in} - \sum_{j=1}^3 u_{ij} I_0 e^{\kappa y_j / V_T}, \quad (16)$$

で表される。ここで、

$$u_{ij} = \begin{pmatrix} 1 & \alpha & \beta \\ \beta & 1 & \alpha \\ \alpha & \beta & 1 \end{pmatrix},$$

である(ただし全てのトランジスタのチャネルが十分に長く、かつ  $y_{1,2,3} > 4V_T$  を満たすとする)。ここで、 $I_{in}$  は入力電流を表す。モデルパラメータ  $(\alpha, \beta)$  は、トランジスタのプロセスパラメータ  $I_0$  に含まれる。プロセスパラメータは、トランジスタのチャネル幅 ( $W$ ) とチャネル長 ( $L$ ) のサイズ比 ( $W/L$ ) に比例するため ( $I_0 \sim W/L$ )、チップの設計段階でモデルパラメータの値が決定される。

この回路が周期振動解を持つためには、(14)における摂動項の効果回路に取り入れる必要がある ( $\varepsilon \neq 0$ )。この摂動効果は外界のノイズとトランジスタの漏れ電流により、回路に自然に取り込まれている。実際、 $y_i = 0$  V (ゲート電圧が 0 V) における MOS トランジスタの電流は、 $I_0$  (通常は  $O(10^{-15})$  A 程度) を大きく上回る (通常は  $O(10^{-12})$  A 程度) ため、この結果、回路は周期振動解を持つようになる。

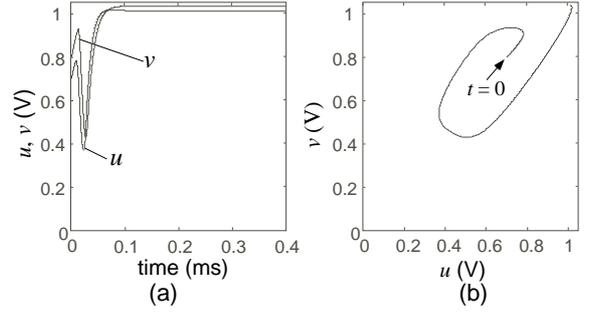


図8 Wilson-Cowan 型回路の定常解

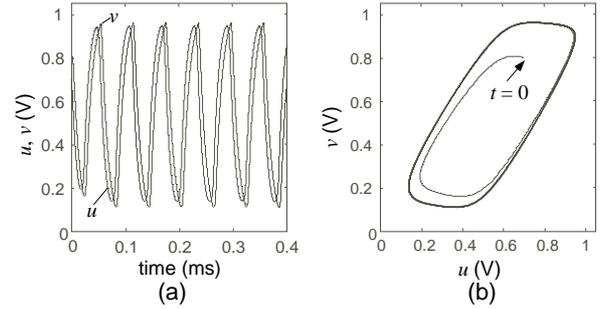


図9 Wilson-Cowan 型回路の振動解

### 3 シミュレーションおよび実験結果

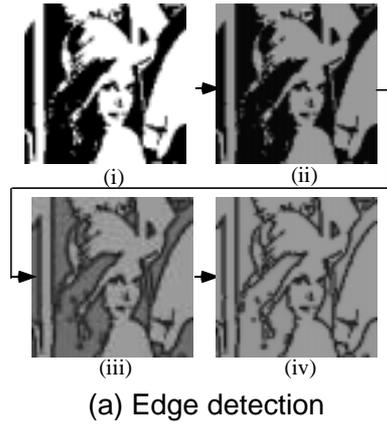
#### 3.1 Wilson-Cowan 型アナログ CMOS 回路

図4に示した Wilson-Cowan 型アナログ CMOS 回路の SPICE シミュレーションを行った。回路の基本動作を確認するために、比較的大きな容量と高抵抗を導入してシミュレーションを行った ( $C_1 = C_2 = 1$  pF,  $C_{fg1} = 0.9$  pF,  $C_{fg2} = 0.1$  pF,  $C_{fg3} = 0.1$  pF,  $C_{fg4} = 0.4$  pF,  $R_1 = R_2 = 10$  M $\Omega$ ,  $I_R = 100$  nA,  $V_{DD} = 3$  V, and  $V_v = 0.5$  V)。制御電圧  $V_u$  を  $-1.2$  V ( $\theta_u = -0.12$  に相当) としたときの回路の応答を図8に示す。図8(a)に示した変数  $u$  と  $v$  の時間発展より、系が定常状態に落ち着くことが確認できた。図8(b)は、このパラメータでの相空間上の軌道を表す。また、 $V_u = 0$  V ( $\theta_u = 0$  に相当) としたときの回路の応答を図9に示す。図9(a)と(b)より系が緩和型の振動解を持つことと、相空間上の特異点 ( $u \approx v \approx 0.6$  V) を中心としたリミットサイクルの存在を確認できた。また、この時の回路の平均消費電力はおよそ  $1.5 \mu$ W であった。

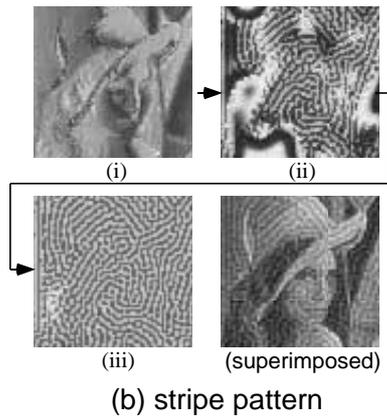
次いで、Wilson-Cowan 回路を局所結合した反応拡散系のシミュレーションを行った。回路間の拡散が差動アンブ(シナプス)を介して行われることを想定して、以下の反応拡散方程式

$$\begin{aligned} \frac{\partial u}{\partial t} &= -u + f(u - bv - \theta_u + D_u \nabla^2 u) \\ \frac{\partial v}{\partial t} &= -v + f(av - cu - \theta_v + D_v \nabla^2 v) \end{aligned}$$

をたててシミュレーションを行った。



(a) Edge detection



(b) stripe pattern

図 10 Wilson-Cowan 型反応拡散系の振舞い

図 10 に、画像処理を例にとった Wilson-Cowan 型反応拡散系の振舞いを示す。シミュレーションでは、チューリングパターン的な応答を確認するために、抑制細胞 ( $v$ ) の拡散定数 ( $D_v$ ) を興奮細胞 ( $u$ ) の拡散定数 ( $D_u$ ) よりも大きくした状態で系の振舞いを調べた。また、画像の輝度を位相に変換したものを初期値として与えた。

図 10(a) に、 $D_u \ll D_v$  における系の位相分布の時間変化 [(i)  $\rightarrow$  (iv)] を示す (画像の濃淡は系の位相を表す)。この条件では、振動を止めようとする力が極めて強く、かつ近傍の回路が同じ位相を持つように動作するため、入力画像中の境界部で位相が  $\pi/2$  ずれた状態で系が平衡する。この結果、入力画像の輪郭が強調されることが確認できた。一方、 $D_u$  の大きさのオーダーが  $D_v$  に近づいてくると、図 10(b) に示したような縞状パターンが自己形成されることが確認できた [(i)  $\rightarrow$  (iii)]。図 10(b) 右下に、初期画像と系の平衡分布を重ね合わせたものを示す。平衡分布は一定の空間周波数を維持しており、 $D_v$  で決まる拡散長の間隔で振動子の位相が  $\pi/2$  ずれた状態にある。これは、入力画像の特徴を保ったまま縞模様を形成するフィルタであると考えることができる。

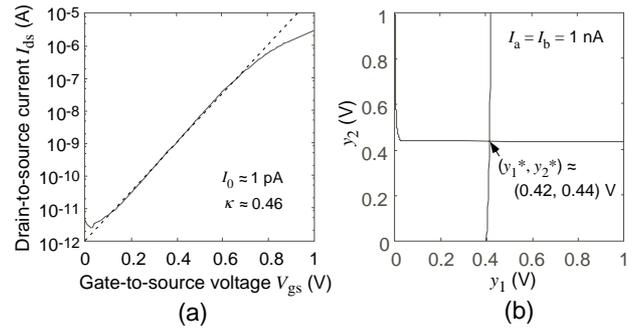


図 11 Lotka-Volterra 型回路の静特性

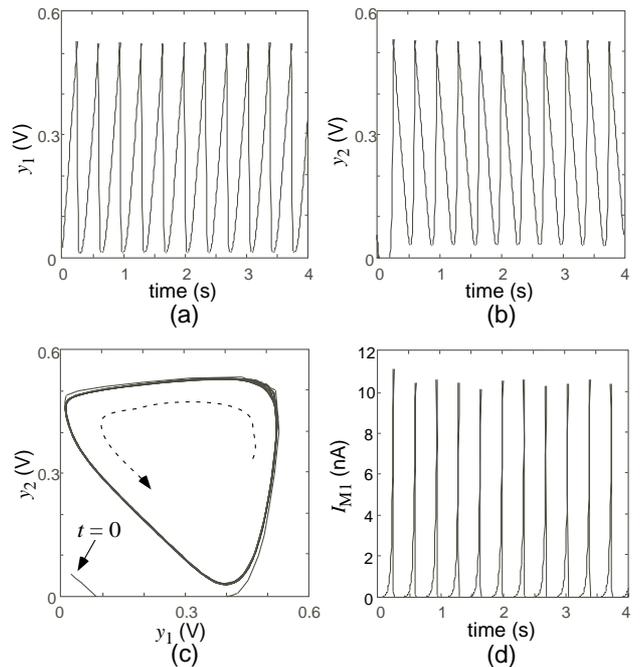


図 12 Lotka-Volterra 型回路の動特性 I

### 3.2 Lotka-Volterra 型アナログ CMOS 回路

試作 MOS IC (  $5 \mu\text{m}$  nMOS および pMOS プロセス ) を用いて Lotka-Volterra 型アナログ CMOS 回路を作成し、測定を行った。試作 IC の MOS トランジスタの静特性を図 11(a) に示す。トランジスタのプロセスパラメータ  $I_0$  と  $\kappa$  は、それぞれおよそ  $1 \text{ pA}$  と  $0.46$  であった。また、回路の入力電流  $I_{a,b}$  を  $1 \text{ nA}$  としたときのヌルクラインの測定結果を図 11(b) に示す。ヌルクラインの交点はおよそ  $(y_1, y_2) = (0.42, 0.44) \text{ V}$  であり、(13) の計算結果 ( $y_1$  と  $y_2$  とともに約  $0.39 \text{ V}$ ) と比較的良く一致した。

初期状態を周回軌道外に置いた場合の回路の応答を図 12 に示す。測定を容易にするために、比較的大容量のキャパシタンス ( $C = 470 \text{ pF}$ ) をチップに外付けして測定を行った。図 12(a), (b) および (d) は、それぞれ  $y_1$ ,  $y_2$  およびトランジスタ M1 の電流の時間変化を表す。図 12(c) は相空間上の軌道を表したものであり、周回軌道外におかれた初期状態が周回軌道に引き込まれていることが確認で

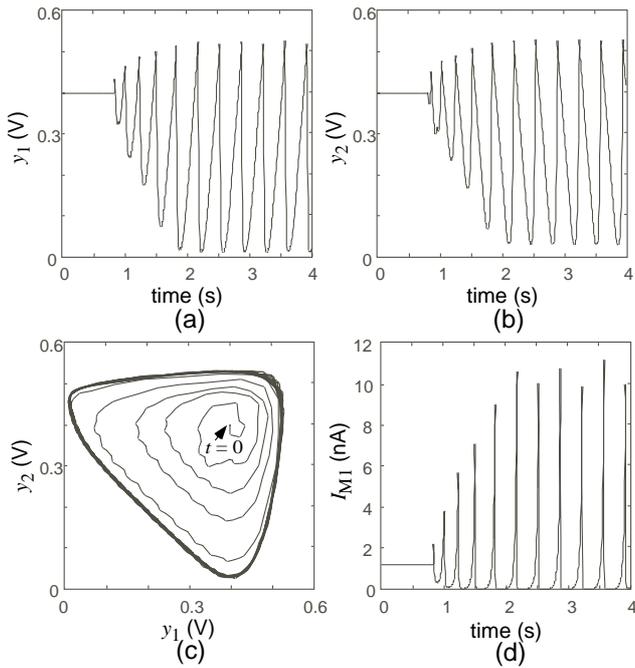


図 13 Lotka-Volterra 型回路の動特性 II

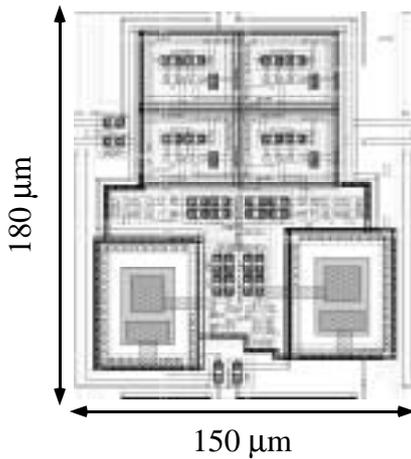


図 14 レイアウトパターン

きた。

初期状態を周回軌道内（特異点近傍）に置いた場合の回路の応答を図 13 に示す。図 13(a), (b) および (d) は、それぞれ  $y_1$ ,  $y_2$  およびトランジスタ M1 の電流の時間変化を表す。図 13(c) は相空間上の軌道であり、周回軌道内におかれた初期状態が、外界のノイズの影響を受けながら次第に周回軌道に引き込まれていることが確認できた。また、SPICE シミュレーションにより得られた回路の消費電力はおよそ 17 nW であった。

この回路を 0.6  $\mu\text{m}$  CMOS プロセスのもとで設計したレイアウトパターンを図 14 に示す。 $C = 700$  fF として設計した場合、1 セルのサイズは 150  $\mu\text{m} \times 180 \mu\text{m}$  程度となった。

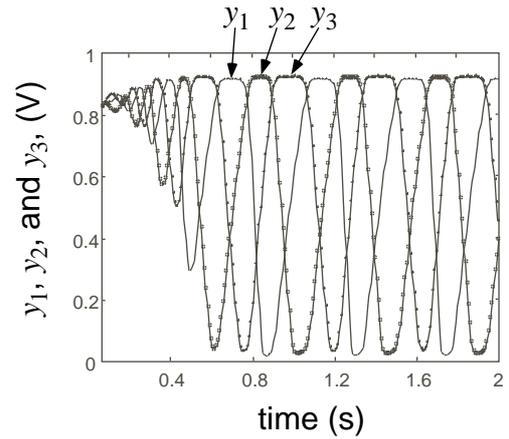


図 15 May-Leonard 型回路の動特性

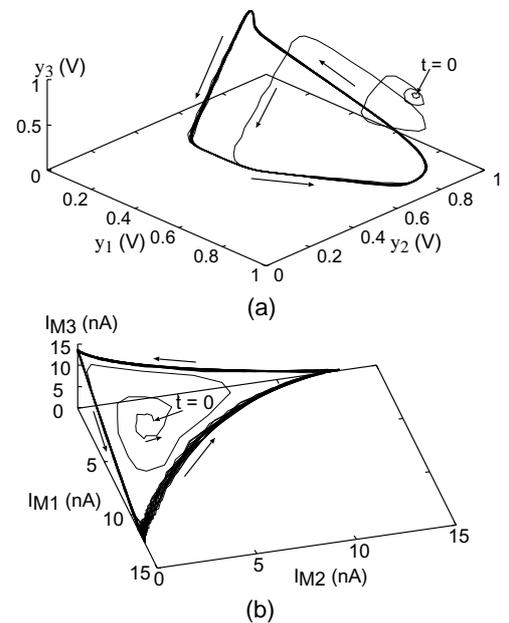


図 16 相空間上での振舞い

### 3.3 May-Leonard 型アナログ CMOS 回路

May-Leonard 振動子の基本回路を試作した。モデルパラメータを、 $\alpha = 2$ ,  $\beta = 0.5$  として、回路のトランジスタのサイズ比を決定した（図 7 の M1~M3 の W と L を基準値として、 $\alpha = 2$  に対応するトランジスタの W を基準値の二倍、 $\beta = 0.5$  に対応するトランジスタの L を基準値の半分の長さの設定）。M1~M3 のプロセスパラメータ  $I_0$  と  $\kappa$  は、それぞれおよそ 1 fA と 0.45 であった。なお、測定上の制限により、比較的大容量のキャパシタ ( $C = 680$  pF) を用いて測定を行った。

回路の初期電圧と入力電流 ( $I_{in}$ ) をそれぞれ 0.85 V (特異点近傍) と 10 nA としたときの時間応答を図 15 に示す。また、図 16 に相空間上の軌道を示す。回路が三相の振動解を持ち（図 15）、軌道がヘテロクリニックサイクルに引き込まれる（図 16）ことが確認できた。

## 4 まとめ

シリコン上の新しい反応拡散系である「反応拡散チップ」を構成するためのアナログ CMOS 回路( Wilson-Cowan 型回路, Lotka-Volterra 型回路および May-Leonard 型回路)を提案し、SPICE シミュレーションと試作回路によりこれらの回路の正常動作を確認した。また、Wilson-Cowan 型回路を用いた反応拡散系のシミュレーションを行い、画像の輪郭抽出および空間構造を維持した縞状パターンの形成を確認した。

本稿で提案した回路を用いたシリコン反応拡散系は、これまで調べられている反応拡散系と根本的に異なるものである。このシリコン反応拡散系から、自然界では起こりえないような新しい現象や情報処理形態を発見できれば、極めてコンパクトかつ低消費電力の反応拡散チップの応用が期待できる。

## 参考文献

- [1] G. Nicolis and I. Prigogine, *Self-organization in Nonequilibrium Systems — From Dissipative Structures to Order through Fluctuations*. John Wiley & Sons, Inc., 1977.
- [2] C. Koch and H. Li, *Vision chips: implementing vision algorithms with analog VLSI circuits*. IEEE computer Society Press, Los Alamitos, 1988.
- [3] C. Mead, *Analog VLSI and neural systems*. Addison Wesley, New York, 1989.
- [4] H. Ikeda, K. Tsuji, T. Asai, H. Yonezu, and J. K. Shin, "A novel retina chip with simple wiring for edge extraction," *IEEE Photon. Technol. Lett.*, vol. 10, pp. 261-263, 1998.
- [5] C. Y. Wu and C. F. Chiu, "A new structure of the 2-D silicon retina," *IEEE J. Solid-State Circuits*, vol. 30, pp. 890-897, 1995.
- [6] H. R. Wilson and J. D. Cowan, "Excitatory and inhibitory interactions in localized populations of model neurons," *Biophys. J.*, Vol. 12, pp. 1-24, 1972.
- [7] T. Fukai, "A model of cortical memory processing based on columnar organization," *Biol. Cybern.*, Vol. 70, pp. 427-434, 1994.
- [8] C. von der Malsburg and J. Buhmann, "Sensory segmentation with coupled neural oscillators," *Biol. Cybern.*, Vol. 67, pp. 233-242, 1992.
- [9] S. N. Goel, C. S. Maitra, and W. E. Montroll, "On the Volterra and other non-linear models of interacting populations," *Rev. Mod. Phys.*, Vol. 43, pp. 231-276, 1971.
- [10] J. Jorné, "The diffusive Lotka-Volterra oscillating system," *J. theor. Biol.*, Vol. 65, pp. 133-139, 1977.
- [11] J. Satulovsky, "Lattice Lotka-Volterra models and negative cross-diffusion," *J. theor. Biol.*, Vol. 183, pp. 381-389, 1996.
- [12] T. Asai, T. Fukai, and S. Tanaka, "A subthreshold MOS circuit for the Lotka-Volterra neural network producing the winners-share-all solutions," *Neural Networks*, Vol. 12, pp. 211-216, 1999.
- [13] T. Asai, M. Ohtani, and H. Yonezu, "Analog integrated circuits for the Lotka-Volterra competitive neural networks," *IEEE Trans. Neural Networks*, Vol. 10, pp. 1222-1231, 1999.
- [14] E. A. Vittoz, "Micropower techniques," in *Design of MOS VLSI Circuits for Telecommunications*, Y. Tsividis and P. Antognetti, Ed. Prentice-Hall, NJ:Englewood Cliffs, 1985, pp. 104-144.
- [15] A. G. Andreou, K. A. Boahen, P. O. Pouliquen, A. Pavasović, R. E. Jenkins, and K. Strohhahn, "Current-mode subthreshold MOS circuits for analog VLSI neural systems," *IEEE Trans. Neural Networks*, vol. 2, pp. 205-213, 1991.
- [16] M. R. May and W. Leonard, "Nonlinear aspects of competition between three species," *SIAM J. Appl. Math.*, vol. 29, pp. 243-252, 1975.