

微小電流による位相変調が可能なアナログ CMOS 発振器群における 雑音誘起位相同期

松浦 正和[†] 宇田川 玲 浅井 哲也[†] 本村 真人[†]

[†] 北海道大学 大学院情報科学研究科 〒 060-0814 札幌市北区北 14 条西 9 丁目
E-mail: [†matsuura@lalsie.ist.hokudai.ac.jp](mailto:matsuura@lalsie.ist.hokudai.ac.jp)

あらまし 本稿は、雑音を利用して位相同期を行なう基準クロック源の構築を目的とした雑音利用 LSI に関するものである。生体において観測された互いに関連性を持っていない非線形振動子（ニューロン）が共通の雑音を受けたときに位相同期するという現象に着目した。例えば、ニューロンを周期的に振動する回路とみなすと、これは LSI 内で用いられるクロック源回路ととらえることができる。ここではまず、雑音誘起同期現象の理論解析を紹介する。具体的には、位相縮約理論により振動子の微分方程式を記述した上で、リアプノフ指数が常に負となり振動子間の位相が縮小することについて紹介する。そして、光源が生成した雑音（電流ノイズ）を鋭敏に受け取ることができるアナログ CMOS 発信器を提案し、回路シミュレーションによりそれらの発振器間の位相同期現象を示す。

キーワード 光電流雑音、位相同期、アナログ CMOS 回路

Noise-Induced Phase Synchronization among Current-Noise-Sensitive Analog CMOS Oscillators

Masakazu MATSUURA[†], Akira UTAGAWA, Tetsuya ASAI[†], and Masato MOTOMURA[†]

[†] Graduate School of Information Science and Technology, Hokkaido University
Kita 14, Nishi 9, Kita-ku, Sapporo, 060-0814 Japan
E-mail: [†matsuura@lalsie.ist.hokudai.ac.jp](mailto:matsuura@lalsie.ist.hokudai.ac.jp)

Abstract This report aims at the development of on-chip distributed clock sources on synchronous digital VLSIs. We focused attention on noise-induced phase synchronization among independent nonlinear oscillators (neurons). When the neurons are regarded as electronic oscillator circuits whose phases are synchronized by noises, one can regard the circuits as distributed clock-skew-free oscillators on VLSIs. First, we review theoretical analysis of noise-induced phase synchronization where variables of oscillator dynamics are described in terms of phases, and the transient phase difference is decreased by applying common noises, because of the negative Lyapunov exponent of the phase dynamics. We then propose an analog oscillator circuit which is able to accept weak photo-current noises, and demonstrate phase synchronization among the oscillators by SPICE simulations.

Key words Photo-current Noises, Phase Synchronization, Analog CMOS Circuits

1. ま え が き

近年、互いに関連性を持っていない複数の非線形振動子が共通雑音を受けることにより位相同期する現象が注目されている [1] [2]。この現象はいくつもの生理学実験から報告されており [3] [4] [5]、このことは生体内のニューロンの同期発火に雑音が重要な役割を果たしていることを表している。高精度で同期発火する現象は工学的にも利用価値が高く、この現象を利用して高速動作を前提とする集積回路において発生するクロック信

号の配線遅延を低減する手法も提案されている [6]。

本稿では、集積回路内で発生する配線遅延ではなく、物理的に隔離されたシステムを雑音誘起同期現象を用いて同期させる手法を提案する。例えば、照明を部屋の中にくまなく存在する雑音源とみなし、屋内に分散配置されたセンサ群の基準クロック源を照明光のゆらぎで同期させる、といった応用が考えられる。この手法をセンサノードに用いると、センサ間で互いに通信して同期させる必要がなくなる。本稿では光源が生成した雑音（電流ノイズ）を受け取ることができる非線形振動子回路を提

案し、それらの回路間の位相同期現象を回路シミュレーションにより示す。

以下、2章において、リーキー積分発火ニューロンモデルを用いた非線形振動子の雑音誘起同期現象を紹介する。3章において、提案回路およびその回路構成を説明する。4章において、提案回路の回路シミュレーションを行ない、その結果を説明する。5章を、本論文のまとめとする。

2. 雑音誘起同期現象

非線形振動子は単独であっても、解が求まるものが少なく、またその振動子をお互いに結合しているような場合は集団の挙動を数学的に表すのは困難である。ここで用いられるのが縮約理論であり、これにはいくつか方法があるが、ここではその内の1つである位相縮約法 [7] を紹介する。位相縮約は位相のみで多次元の振動子の挙動を記述するものである。振動子は結合や外力を受けていない場合、安定してリミットサイクル上を運動する。この軌道上の運動を保っている限り、位相のみで記述することができる。更に、結合および外力が十分小さければ軌道上からずれてもすぐに元のリミットサイクル上に戻るため、結合および外力破綻に振動子の位相を変化させたと解釈できる。

この位相縮約において、最も簡単な例として1変数のリーキー積分発火ニューロン (Leaky Integrate-and-Fire Neuron, LIFN) モデルを紹介する。LIFN モデルは、

$$\tau \dot{v} = V - v \quad (1)$$

で与えられる。ただし、 $v > v_1 \Rightarrow v = v_0$ かつ $V > v_1 > v_0 \geq 0$ が条件で、 v を膜電位、 V を定常入力電位、 v_0 をリセット電位、 v_1 をしきい値電圧、 τ を時定数とする。ここで、位相 ϕ を導入し、 $\dot{\phi} = \omega$ となるような角速度 ω を考える。これを計算すると、

$$\omega = -2\pi/\tau \ln \left(\frac{V - v_1}{V - v_0} \right) \quad (2)$$

となる。図1に $\tau = 1$, $V = 1$, $v_0 = 0.1$, $v_1 = 0.9$ の場合の v の時間変化 [図1(a)] および v を位相記述した位相 ϕ の時間変化 [図1(b)] を示す。

LIFN モデルに外力を含んだ場合、特に雑音誘起同期を考える上で、以下のように式 (1) の右辺に雑音項を与える。

$$\tau \dot{v} = V - v + \xi(t) \quad (3)$$

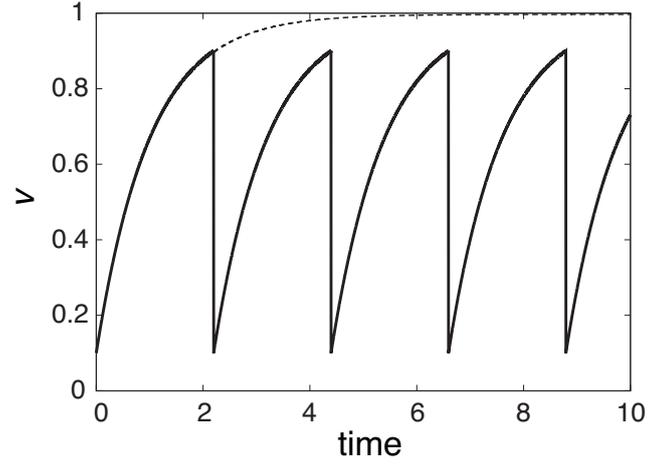
ただし、 $\xi(t)$ は白色ガウスノイズ ($\langle \xi(t) \rangle = 0$, $\langle \xi(t)\xi(t') \rangle = \sigma^2 \delta(t-t')$, $\langle \xi \rangle$ は ξ の平均を表す) である。このとき、位相 ϕ の時間微分 $\dot{\phi}$ は、

$$\dot{\phi} = \frac{d\phi}{dt} = \frac{d\phi}{dv} \frac{dv}{dt} = \frac{d\phi}{dv} \cdot \frac{V - v + \xi(t)}{\tau} = \omega + \frac{d\phi}{dv} \cdot \frac{\xi(t)}{\tau} \quad (4)$$

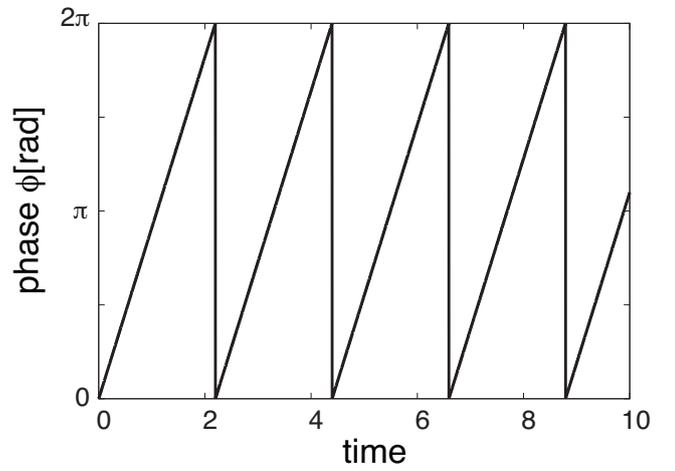
となり、同じ大きさの $\xi(t)$ を与えても ϕ によって位相の変化量が異なることが分かる。また、式 (1) から、

$$v = V - (V - v_0) \exp \left(-\frac{t}{\tau} \right) \quad (5)$$

となり、ここから、



(a) 膜電位 v の時間変化



(b) 位相 ϕ の時間変化

図1 リーキー積分発火ニューロン

$$t = -\tau \ln \left(\frac{V - v}{V - v_0} \right) \quad (6)$$

が得られ、 ϕ は、

$$\phi = \omega t = -\tau \omega \ln \left(\frac{V - v}{V - v_0} \right) \quad (7)$$

となるので、 $d\phi/dv = Z(\phi)$ とおくと、

$$Z(\phi) = \frac{\tau \omega}{V - v_0} \exp \left(\frac{\phi}{\tau \omega} \right) \quad (8)$$

となる。ここで、 $\tau = 1$, $V = 1$, $v_0 = 0.1$, $v_1 = 0.9$ の場合、 $\omega = -2\pi/\ln(0.1/0.9) \approx 2.86$ となるので、 $Z(\phi)$ は、 $Z(\phi) = 3.18 \exp(\phi/2.86)$ となる。振動子を位相のみの変数で記述することが確認でき、外力が加わったときの位相変化量を判別できる。

式 (4) から、

$$\dot{\phi}_j = \omega + Z(\phi_j) \cdot \frac{\xi(t)}{\tau} \quad (9)$$

で与えられる共通雑音を受けた共通の固有周波数を持つ非線形

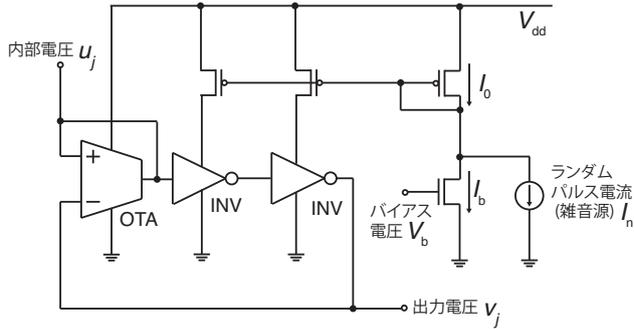


図2 振動子回路の回路構成

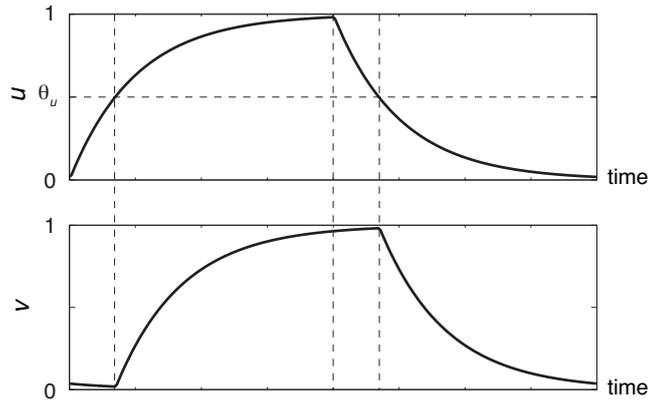


図3 振動モデル

振動子群を考える．ここでは，振動子群の位相同期について考えるとき， N 個の振動子の位相の同期をみるのではなく，2 個の振動子の位相差の変化をみる．そこで，非線形系において解の安定性を評価するため，リアプノフ指数 χ ：

$$\chi = \lim_{n \rightarrow \infty} \frac{1}{n} \sum_{j=0}^{n-1} \ln \left| \frac{d}{dx_j} f(x_j) \right| \quad (10)$$

を用いる．ただし， x_j は j ($j = 0, 1, 2, \dots$) 番目の状態の非線形システムを表し，関数 $f(x_j)$ は $x_{j+1} = f(x_j)$ を満たす．2 個の振動子の位相差を $\psi = \phi_1 - \phi_2$ とすると，式：

$$\dot{\psi} = \frac{Z(\phi_1) - Z(\phi_2)}{\phi_1 - \phi_2} \frac{\phi_1 - \phi_2}{\tau} \xi(t) = \frac{Z'(\phi_2)\xi(t)}{\tau} \psi \quad (11)$$

が得られ，更にリアプノフ指数 χ は $\lim_{T \rightarrow \infty} \{\psi(T) - \psi(0)\}$ で定義されるので，十分に大きい T に対し，

$$\chi = \left\langle \int_0^T \frac{Z'(\phi_2)\xi(t)}{\tau} dt \right\rangle_{\xi(t)} \quad (12)$$

から求めることができ [8]，

$$\chi \approx -\frac{\sigma^2}{\omega T} \int_0^{2\pi} \{Z'(\phi_2)\}^2 d\phi_2 < 0 \quad (13)$$

となり，位相応答関数 $Z(\phi)$ が微分可能ならば，リアプノフ指数は常に負となるので，2 個の振動子の位相差は時間ごとに縮小する．

3. 回路構成

前章にて，複数の独立な非線形振動子の位相差が外部雑音により縮小することを紹介した．この章では非線形振動子の電子回路化について考える．図2に提案回路を示す．この回路は差動増幅器 (OTA) と2つのインバータ回路 (バッファ回路) から成る．

この回路の振動原理を説明する．ここで， u は $0 \leq u \leq 1$ を示す内部状態， v は $0 \leq v \leq 1$ を示す出力状態であり，その内部状態 u をあるデジタルメモリに保持することを考える．また， θ_u は u のしきい値で， $0 < \theta_u < 1$ を示す．図3から， u が0のとき v は1から0に向けて減少し， u が1のとき v は0から1に向けて増加する．このことを電子回路で表すと，図

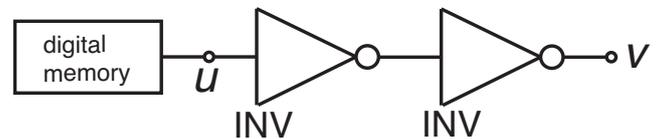


図4 2つのインバータの接続

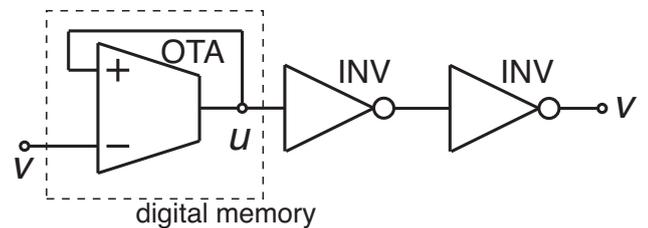


図5 OTA とインバータの接続

4に示すようにインバータ2個を接続したものになる．また， v が0付近の値をとると u は0から1に向けて増加し， v が1付近の値をとると u は1から0に向けて減少する．これに加え，前述にある通り以前の状態を保持するものと考えれば，図5に示すように正帰還をかけた OTA で表すことができる．そして，OTA の入力部分とインバータの出力部分が共通であるため，それらを接続することにより発振器ができる．

また，電流ノイズに鋭敏な電子回路を考える．ここでは，図6のようにインバータに流れる電流をカレントミラーで制御し，その電流量を電流ノイズ (ランダムパルス電流) により変化させるような構成にした．バイアス電位 V_b がインバータの基準電流 I_b を決め，その電流によりランダムパルス電流側の電流量を決定する．ランダムパルス電流 (光源が生成する雑音を模擬している) I_n を用いて I_0 を変化させることにより i 番目の

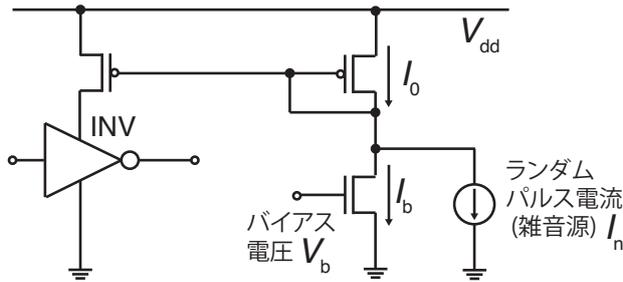
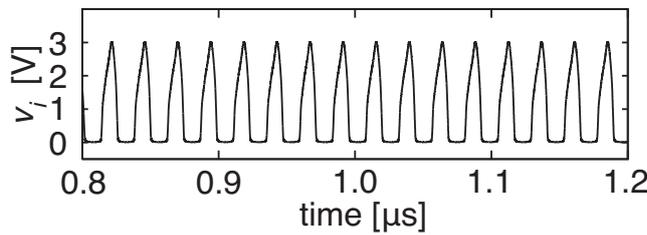
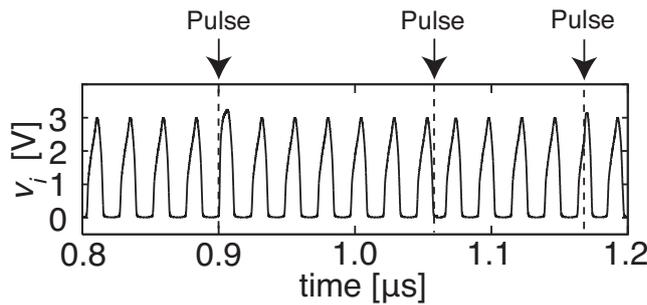


図6 電流ノイズを与える回路



(a) ランダムパルスなし



(b) ランダムパルスあり

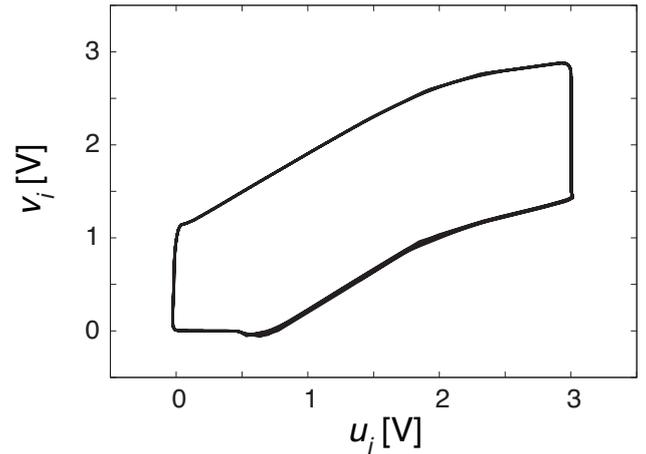
図7 v_i の時間変化

発振器の出力電位 v_i を変化させ、雑音誘起同期現象を引き起こす。ただし、パルス電流 I_n を与えるとき、その向きは常に I_b と同じとする。また、図2にある通り、このランダムパルス電流は2つのインバータそれぞれに与える構成とする。

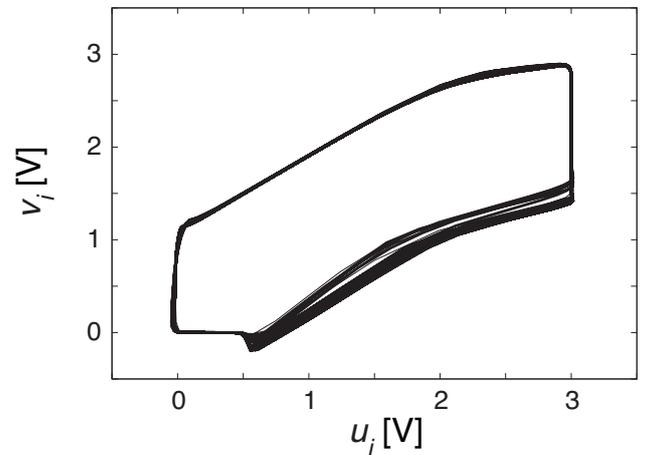
4. 回路シミュレーション結果

ランダムパルス電流によって振動子回路の位相が変化することを確認するため、提案回路の回路シミュレーションを行なった。このシミュレーションでは、TSMC 0.18 μm CMOS パラメータを用いて、 $W/L = 0.27 [\mu\text{m}] / 0.18 [\mu\text{m}]$ にて設計し、電源電圧は $V_{dd} = 3.0 [\text{V}]$ に設定した。また、ランダムパルス電流 I_n はインパルス (パルス幅: 5 ns, 振幅: 350 nA) とした。

図7および図8に振動子回路単体の回路シミュレーション結果を示す。図7はランダムパルス電流を与えなかったときの



(a) ランダムパルスなし



(b) ランダムパルスあり

図8 $u_i - v_i$ 平面上の軌跡

v_i [図7 (a)] およびランダムパルス電流を与えたときの v_i [図7 (b)] の時間変化である。パルス電流を与えなかったときは一定の周期で振動したのに対し、パルス電流を与えたときは位相が変化し、振動の周期が一定にならないことを確認した。また、図8はランダムパルス電流を与えたときの振動子回路の $u_i - v_i$ 平面上での軌跡である。パルス電流を与えなかったとき [図8 (a)] は一定の軌跡を描くのに対し、パルス電流を与えたとき [図8 (b)] はそのパルスにより軌跡が揺らぐことを確認した。また、バイアス電圧が $V_b = 0.29 [\text{V}]$ であったとき、振動子回路の振動周波数は 41.1MHz であった。

位相変化の大きさが、ランダムインパルスが与えられるタイミングによって変化することを確認するため、提案回路の位相応答曲線 (Phase Response Curve, PRC) を計算した。PRC は時刻 t 、つまり振動子の位相 $\phi(t)$ のときに外部からインパルス電流を与えられた場合の位相の変化量 $\Delta\phi$ を表している。図9がその結果である。このシミュレーションでは、位相 ϕ ($-\pi < \phi < \pi$) のときにインパルス電流 I_n を与え、その結果変

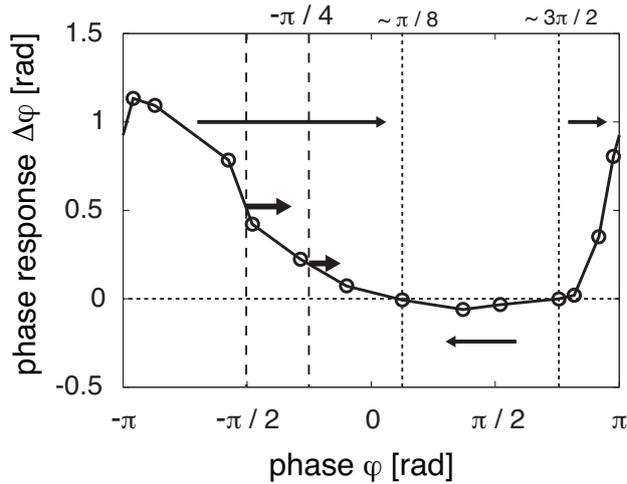


図9 位相応答曲線

化した位相 $\Delta\phi$ を観測した。 $\phi < \pi/8$ あるいは $3\pi/2 < \phi$ のとき、 $\Delta\phi$ は正であった。 このことは、 振動子の位相がこの範囲であったとき振動子にインパルスが加えられると振動子の位相は増えるということを意味している。 一方、 ϕ が $\pi/8 < \phi < 3\pi/2$ の範囲内のタイミングでインパルスが加わった場合、 $\Delta\phi$ は負であるので位相が減少する。 また、 $\phi < \pi/8$ あるいは $3\pi/2 < \phi$ の範囲での位相増加が最大 1 rad (およそ $\pi/3$) であるのに対し、 $\pi/8 < \phi < 3\pi/2$ の範囲での位相減少は 0.1 rad にも満たないことが分かった。

ここで、 初期位相の異なる振動子回路 1 (位相: $\phi_1(t)$) および 2 (位相: $\phi_2(t)$) を考える。 $\phi_1(t) \approx -\pi/2$ rad, $\phi_2(t) \approx -\pi/4$ rad とすると、 図 9 より $\Delta\phi_1 \approx +0.5$ rad, $\Delta\phi_2 \approx +0.2$ rad であるため $|\phi_1(t) - \phi_2(t)|$ は $\pi/4$ rad 程度から $3\pi/20$ rad 程度へ減少する。 このことは、 複数の振動子回路を作成することで、 振動子回路が共通のランダムパルス電流を受けたときにそれらの位相差が減少していくことを意味している。

そのことを確認するために、 10 個 ($N = 10$) の振動子回路を用いて回路シミュレーションを行なった。 ここでは、 すべての振動子回路に共通のランダムパルス電流を与え、 またそれぞれの振動子回路の初期位相を異なるものにするためそれぞれの内部電位 u_j , v_j の初期値はランダムに与えた。

図 10 に振動子回路のラスタープロットを示す。 縦線は $v_j > 1.5$ [V] かつ $dv_j/dt > 0$ となった時刻を示している。 ランダムパルス電流が与えられなかったときすべての回路は独立した振動をみせ位相差が殆ど変化しなかったのに対し [図 10 (a)], ランダムパルス電流が与えられたときは時間が経過するごとに位相差が減少し、 最終的にはすべての振動子が同期した [図 10 (b)].

位相同期の度合いを評価するために、 次式で表されるオーダーパラメータ $R(t)$ を導入する。

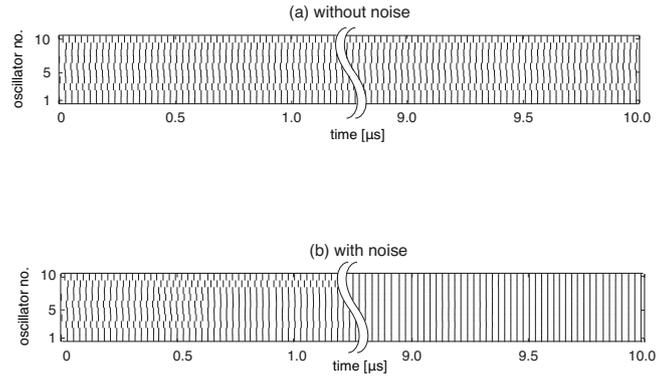


図10 ラスタープロット; (a) パルスなし, (b) パルスあり

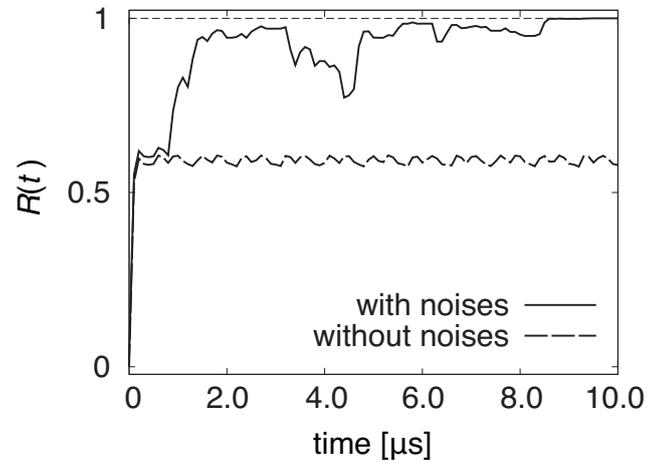


図11 オーダーパラメータ; 点線: パルスなし, 実線: パルスあり

$$R(t) = \frac{1}{N} \left| \sum_j \exp(i\phi_j) \right| \quad (14)$$

ここで、 N は振動子回路の数、 i は虚数単位を表す。 すべての振動子が同期するとき ϕ_j ($j = 1, 2, \dots, N$) は何番目の振動子かによらずすべて同じ値になるため $R(t)$ は 1 になるが、 振動子が同期しないとき ϕ_j はすべてが同じ値にはならないので $R(t)$ は 1 より小さな値になる。 図 11 にオーダーパラメータの時間変化を示す。 ランダムパルス電流が回路に与えられなかったとき $R(t)$ は常に 1 よりも小さな値をとるのに対し、 ランダムパルス電流が与えられたとき $t \approx 8.5\mu\text{s}$ 以降で $R(t)$ は 1 で安定した。

これらの結果から、 互いに独立した複数の振動子回路は、 共通のランダムインパルス電流を与えることで位相差が減少し、 最終的に位相同期することが分かった。

5. まとめ

CMOS 発振器群の基準クロック源を電流ノイズにより同期

させる手法を提案した。ここでは、生体において観測された互いに独立した複数の非線形振動子 (ニューロン) の位相が共通雑音を受けたときに同期するという「雑音誘起同期現象」と呼ばれる現象を利用した。まず、雑音誘起同期現象の理論解析法の一つとして位相縮約法 [7] を紹介した。そして、周期的に発火するパルスニューロンをクロック源とみなし、それぞれ独立したニューロン回路を電子回路化し、その上で電流ノイズ (ランダムパルス電流) をそれぞれの振動子回路に同時に与えることにより、互いに独立したすべての回路が同期することを回路シミュレーションで示した。

以上は、光源によるランダムパルスを生成する前段階として、電流ノイズによる互いに独立した CMOS 発振器群の位相同期現象を示すものである。この研究を踏まえて、今後、振動子回路のランダムパルス電流源をフォトダイオードに置き換え、実際に光源が生成するランダムパルスにより CMOS 発振器群の位相同期を実験で確認する予定である。

文 献

- [1] H. Nakao, K. Arai, and K. Nagai, "Synchrony of limit-cycle oscillators induced by random external impulses," *Physical Review E* vol. 72, 026220, 2005.
- [2] P. Reinagel and R. Clay Reid, "Temporal Coding of Visual Information in the Thalamus," *The Journal of Neuroscience*, vol. 20, no. 14, pp. 5392 - 5400, 2000.
- [3] M. J. Berry, D. K. Warland, and M. Meister, "The structure and precision of retinal spike trains," *Proceedings of the National Academy of Sciences of the United States of America*, vol. 94, no. 10, pp. 5411 - 5416, 1997.
- [4] Bair W. and Koch C., "Temporal Precision of Spike Trains in Extrastriate Cortex of the Behaving Macaque Monkey," *Neural Computation*, vol. 8, pp. 1185 - 1202, 1996.
- [5] J. Haag and A. Borst, "Encoding of Visual Motion Information and Reliability in Spiking and Graded Potential Neurons," *The Journal of Neuroscience*, vol. 17, no. 12, pp. 4809 - 4819, 1997.
- [6] Utagawa A., Asai T., Hirose T., and Amemiya Y., "Noise-induced synchronization among sub-RF CMOS analog oscillators for skew-free clock distribution," *IEICE Transactions on Fundamentals of Electronics, Communications and Computer*, vol. E91-A, no. 9, pp. 2475 - 2481, 2008.
- [7] Teramae J. and Tanaka D., "Robustness of the Noise-Induced Phase Synchronization of a General Class of Limit Cycle Oscillators," *Physical Review Letters*, vol. 93, no. 20, 204103, 2004.
- [8] Teramae J. and Tanaka D., "Noise Induced Phase Synchronization of a General Class of Limit Cycle Oscillators," *Progress of Theoretical Physics Supplement*, no. 161, pp. 360 - 363, 2006.