

サブスレッシュホールド LSI のための極低消費電力バンドギャップ参照電圧源回路

An ultra-low Power Band-gap Reference Circuit for Subthreshold LSIs

北海道大学 情報科学研究科¹, 神戸大学 電気電子工学科² ○上野 憲一¹, 廣瀬 哲也², 浅井 哲也¹, 雨宮 好仁¹

Hokkaido Univ.¹, Kobe Univ.²,

OKen Ueno¹, Tetsuya Hirose², Tetsuya Asai¹, Yoshihito Amemiya¹

k_ueno@sapiens-ei.eng.hokudai.ac.jp

はじめに: センサネットワーク LSI や医療用の埋め込みデバイス等の極低消費電力 LSI は、極めて限られた電力供給のもとで長時間に渡る連続動作を行わなければならない。このような LSI は、様々な使用環境が想定されるため、広い温度範囲や電源電圧の変動のもとで安定に動作する参照電圧源回路が不可欠である。これまで、低消費電力で動作する参照電圧源回路がいくつか報告されている[1]。しかし、これらの回路は消費電力が数十 μW 以上と大きい問題がある。そこで、本研究では、極低消費電力 LSI 用途に適したバンドギャップ参照電圧源回路を提案する。さらに、提案回路はプロセスバラツキが小さい定電流を回路のバイアス電流として使用しているため、出力電圧のプロセスバラツキを小さくすることが可能である。

結果: 提案回路の回路動作を SPICE シミュレーションにより確認した。図 1 は、参照電圧のモンテカルロシミュレーション結果である。比較として既存のバンドギャップ参照電圧源[2]の結果も示している。既存回路の変動係数が 1.3% なのに対し、提案回路の変動係数は 0.3% である。よって、出力電圧のプロセスバラツキを改善できることを確認した。なお、提案回路の消費電力は 1 μW の極低消費電力化を実現した。

[1] P. K. T. Mok., *et al.*, Proc. of CICC, pp.635-642, 2004. [2] P. R. Gray., *et al.*, Analysis and Design of Analog Integrated Circuits, John Wiley & Sons Inc, 2001.

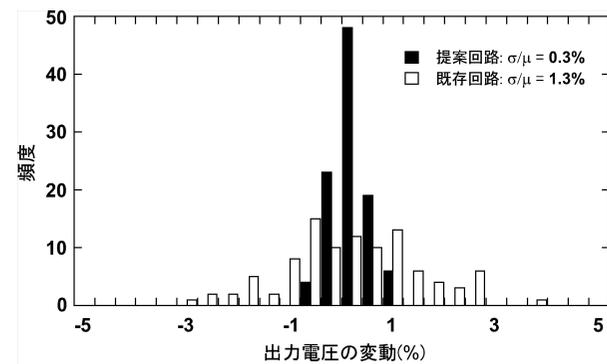


図 1. 出力電圧のモンテカルロシミュレーション結果