

サブスレッショルド領域におけるCMOSディジタル回路動作の解析

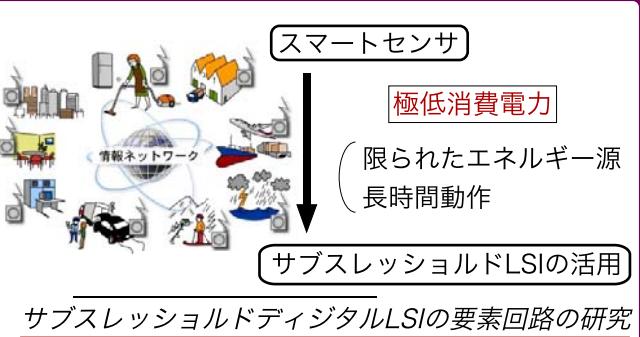
小川太一¹ 廣瀬哲也² 浅井哲也¹ 雨宮好仁¹

～超ローパワーLSI実現への布石～

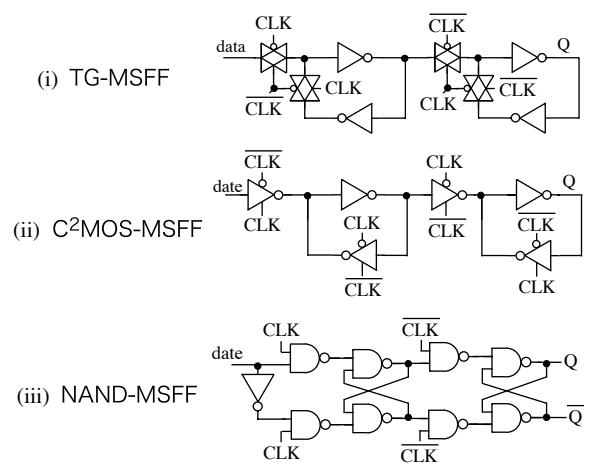
¹北海道大学大学院 情報科学研究科 機能システム学研究室

²神戸大学 大学院工学研究科 集積回路情報研究室

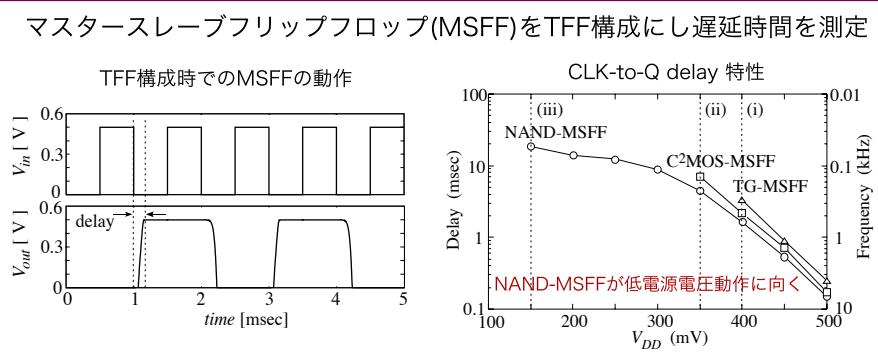
1. 背景・目的



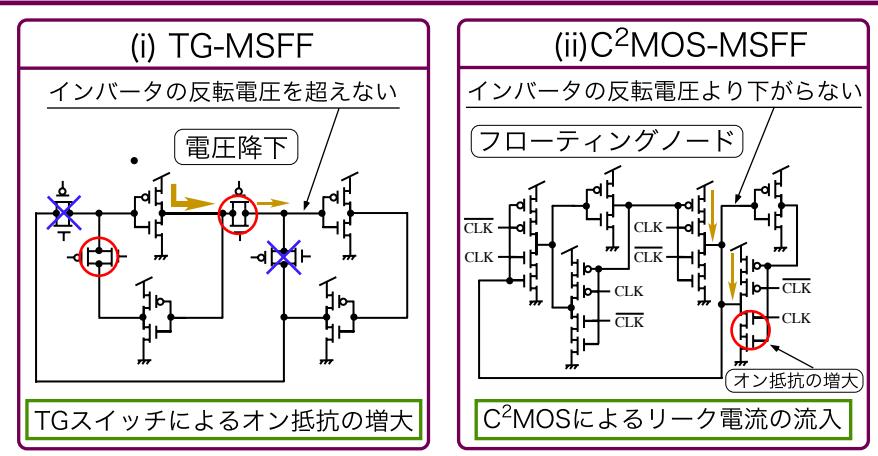
解析したマスタースレーブフリップフロップ



2. マスタースレーブフリップフロップの低電源電圧動作限界

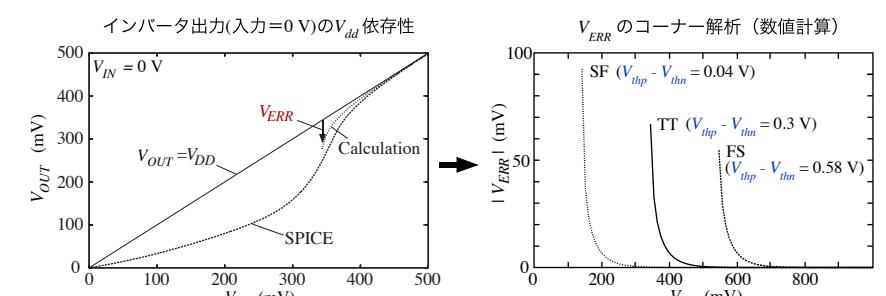
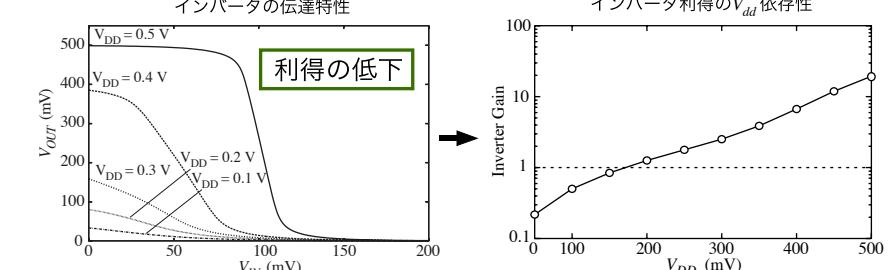
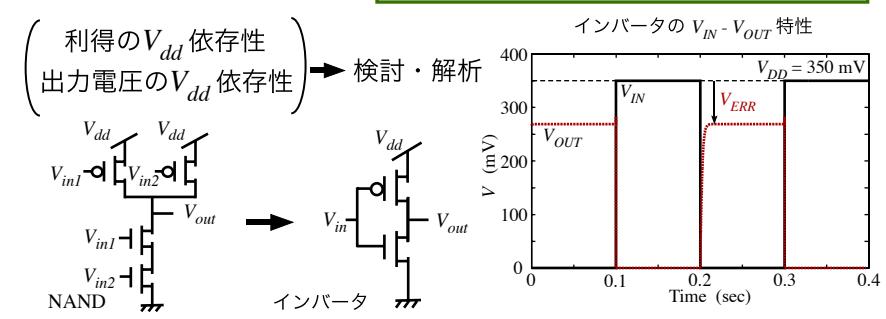


3. 各MSFFの低電源電圧動作検討



4. インバータの低電源電圧動作解析

(iii) NAND-MSFF TGスイッチ・フローティングノードがない



出力電圧の低下

電源電圧と出力電圧の差 V_{ERR}

$$V_{OUT} = V_{DD} - |V_{ERR}|$$

低電源電圧動作時の出力電圧 V_{OUT}

$$V_{ERR} = V_T \ln \left(1 - \frac{I_{on}}{I_{op}} \exp \left(\frac{(V_{thp} - V_{thn}) - V_{DD}}{\eta V_T} \right) \right)$$

150mVで利得が1より小さい

→ NAND-MSFFの動作限界のV_{DD}

しきい値電圧の差を小さく

→ 低電源電圧動作

V_{dd}にしきい値電圧の差をフィードバックすることで
バラつきに強い低電源電圧動作を見込める